

相鎖迴路 (PLL) 之拉氏分析 及於接收機應用之研究

摘 要

林 坤 池

本文就相鎖迴路 (PHASE LOCKED LOOP) 簡稱 PLL 在接收機方面作一實際的探討。其基本原理是用數字選台，閉迴路鎖住本地振盪的頻率，所以選台非常快捷，準確性高且不會因溫度的變化而引起頻率的偏移。

第一章 PLL 的理論分析，以拉氏分析作一簡單的介紹。第二章 PLL 的重要電路結構作概要說明。第三章詳細的說明相鎖回路在接收機方面設計要點，至於其它接收電路不是本論文重點，則以簡單圖文介紹，第四章結論，介紹 PLL 在其它方面的應用。

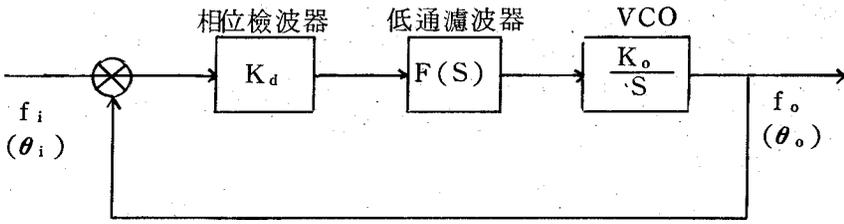
隨著積體電路技術發展，以及電子產品的高級化，相鎖迴路配合時代潮流，恰好合乎此要求，而其應用除接收機、馬達的速度控制等外，其應用範圍正在擴大中。

第一章 相鎖迴路 (PLL) 之拉氏理論分析

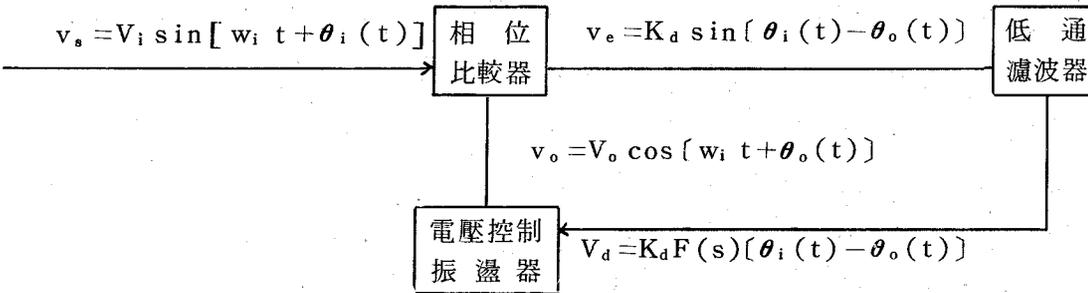
PLL 係一種迴授網路，其動作信號在閉迴路循環，使某一部分發生變化將影響整個系統，所以對於 PLL 系統的設計及動作分析以迴授理論的觀點來處理。

不僅限於數位式 PLL，即使一般交換型相位比較器 (SWITCHING PHASE COMPARATOR) 的直線性 PLL，其相位比較係不連續性，即所謂抽樣值控制系 (SAMPLE AND HOLD)。可是成爲抽樣信號之 VCO (VOLTAGE CONTROLLED OSCILLATOR) 之振盪頻率，如果其所檢出的相位差之時間變化可以視爲足夠恢復時，則 PLL 可以當作線性控制系統來討論，線性控制系統可以利用拉氏變換 (LAPLACE TRANSFORMATION) 的方法來分析。

首先討論傳輸函數 (TRANSFER FUNCTION)，設相位檢波器的增益常數爲 K_d (VOLTS / RADIAN)，低通濾波器的傳輸函數爲 $F(s)$ ，VCO 的感度常數爲 K_v (RADIANS / VOLT SECOND)，如以拉氏變換表示成爲 K_v / s ，於是可繪成如圖一。



圖一 線性模型化 PLL 方塊圖



圖二 PLL 的基本構成

由圖二輸入信號 v_s 與 VCO 的輸出信號 v_o ，可以下式表示

$$v_s = V_i \sin[w_i t + \theta_i(t)] \dots\dots\dots(1)$$

$$v_o = V_o \cos[w_i t + \theta_o(t)] \dots\dots\dots(2)$$

經過相位比較，其信號差值成爲

$$v_e = K_d \sin[\theta_i(t) - \theta_o(t)] \doteq K_d [\theta_i(t) - \theta_o(t)] \dots\dots\dots(3)$$

因低通濾波器濾除高頻成份，而取出直流信號

$$\begin{aligned} V_d &= K_d F(s) \sin[\theta_i(t) - \theta_o(t)] \\ &\doteq K_d F(s) [\theta_i(t) - \theta_o(t)] \dots\dots\dots(4) \end{aligned}$$

由於 v_d 的影響導致 VCO 頻率變化分量 ΔW_o 爲

$$\Delta W_o = 2\pi \Delta f_o = \frac{d\theta_o(t)}{dt} = K_o V_d \dots\dots\dots(5)$$

用拉氏變換解這些式子的解：

$$\text{由(5)式 } \mathcal{L} \left\{ \frac{d\theta_o(t)}{dt} \right\} = S \theta_o(s) = K_o V_d(s)$$

$$V_d(s) = \frac{s\theta_o(s)}{K_o} \dots\dots\dots(6)$$

$$\text{由(4)式 } V_d(s) = K_d F(s) = K_d F(s) [\theta_i(s) - \theta_o(s)] \dots\dots\dots(7)$$

把(6)式的 $V_d(s)$ 代入(7)式

$$\frac{S\theta_o(s)}{K_o} = K_d F(s) [\theta_i(s) - \theta_o(s)]$$

$$S\theta_o(s) = K_o K_d F(s) \theta_i(s) - K_o K_d F(s) \theta_o(s)$$

$$S\theta_o(s) + K_o K_d F(s) \theta_o(s) = K_o K_d F(s) \theta_i(s)$$

$$\frac{\theta_o(s)}{\theta_i(s)} = \frac{K_o K_d F(s)}{S + K_o K_d F(s)} \dots\dots\dots(8)$$

$$\frac{\theta_i(s) - \theta_o(s)}{\theta_i(s)} = \frac{S + K_o K_d F(s) - K_o K_d F(s)}{S + K_o K_d F(s)} = \frac{S}{S + K_o K_d F(s)}$$

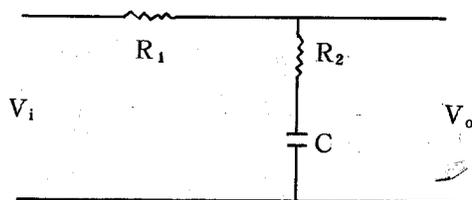
設 $\theta_e(s) = \theta_i(s) - \theta_o(s)$

$$\therefore \frac{\theta_e(s)}{\theta_i(s)} = \frac{S}{S + K_o K_d F(s)} = \frac{1}{1 + K_o K_d F(s)/S} \dots\dots\dots(9)$$

假設加入首階輸入 $U(t)$ ，而求其響應

$$\begin{aligned} \text{由(8)式 } \theta_o(s) &= \frac{K_o K_d F(s)}{S + K_o K_d F(s)} \theta_i(s) \\ &= \frac{K_o K_d F(s)}{S + K_o K_d F(s)} \mathcal{L}\{U(t)\} \\ &= \frac{K_o K_d F(s)}{S[S + K_o K_d F(s)]} \dots\dots\dots(10) \end{aligned}$$

假設 $K_o K_d = K$ (如圖三)，使用滯相進相濾波器 (LAG-LEAD FILTER)，其傳函數 $F(s)$ 成爲



圖三 滯相進相濾波器

$$F(s) = \frac{S\tau_2 + 1}{S(\tau_1 + \tau_2) + 1} \dots\dots\dots(11)$$

此處 $\tau_1 = R_1C$; $\tau_2 = R_2C$

將(11)式代入(10)式，則得

$$\theta_o(s) = \frac{K(S\tau_2 + 1)(\tau_1 + \tau_2)}{S \left[S^2 + \left(\frac{1 + K\tau_2}{\tau_1 + \tau_2} \right) S + \frac{K}{\tau_1 + \tau_2} \right]} \dots\dots\dots(12)$$

另設：自然頻率 $w_n = \left(\frac{K}{\tau_1 + \tau_2} \right)^{\frac{1}{2}}$

$$\text{阻尼係數 } \xi = \frac{1}{2} \left(\frac{K}{\tau_1 + \tau_2} \right)^{\frac{1}{2}} \left(\tau_2 + \frac{1}{K} \right)$$

則(12)式成爲

$$\theta_o(s) = \frac{Sw_n \left(2\xi - \frac{w_n}{K} \right) + w_n^2}{S(S^2 + 2\xi w_n S + w_n^2)} \dots\dots\dots(13)$$

爲了求(13)式的解，將其分母展開爲部份分數，再使用拉氏反變換即可。

$$S^2 + 2\xi w_n S + w_n^2 = 0 \dots\dots\dots(14)$$

(14)式的解爲

$$\left. \begin{aligned} a_1 &= -w_n (\xi + \sqrt{\xi^2 - 1}) \\ a_2 &= -w_n (\xi - \sqrt{\xi^2 - 1}) \end{aligned} \right\} \dots\dots\dots(15)$$

而且(13)式將成爲

$$\begin{aligned} \theta_o(s) &= \frac{1}{S} - S + \frac{w_n^2}{K} \Big/ (S^2 + 2\xi w_n S + w_n^2) \\ &= \frac{1}{S} - S + \frac{w_n^2}{K} \Big/ [(S - a_1)(S - a_2)] \\ &= \frac{1}{S} - \left\{ \frac{a_1 + \frac{w_n^2}{K}}{a_1 - a_2} \cdot \frac{1}{S - a_1} - \frac{a_2 + \frac{w_n^2}{K}}{a_1 - a_2} \cdot \frac{1}{S - a_2} \right\} \dots\dots\dots(16) \end{aligned}$$

$$\therefore \theta_o(t) = \mathcal{L}^{-1}[\theta_o(s)]$$

$$= 1 - \left\{ \frac{\alpha_1 + \frac{w_n^2}{K}}{\alpha_1 - \alpha_2} e^{\alpha_1 t} - \frac{\alpha_2 + \frac{w_n^2}{K}}{\alpha_1 - \alpha_2} e^{\alpha_2 t} \right\} \dots\dots\dots(17)$$

(17)式係表示加入首階輸入時的響應。

假設 $\xi = 0$ 時，則由(15)式

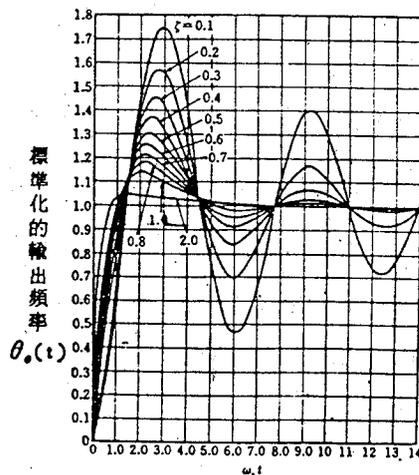
$$\alpha_1 = -jw_n \quad \alpha_2 = jw_n$$

$$\therefore \theta_o(t) = 1 - \frac{1}{2} (e^{\alpha_1 t} + e^{\alpha_2 t}) + \frac{w_n}{2jK} (e^{\alpha_1 t} - e^{\alpha_2 t})$$

$$= 1 - \cos w_n t + \frac{w_n}{K} \sin w_n t \dots\dots\dots(18)$$

此時整個系統，將以自然頻率 (w_n) 維持振盪。

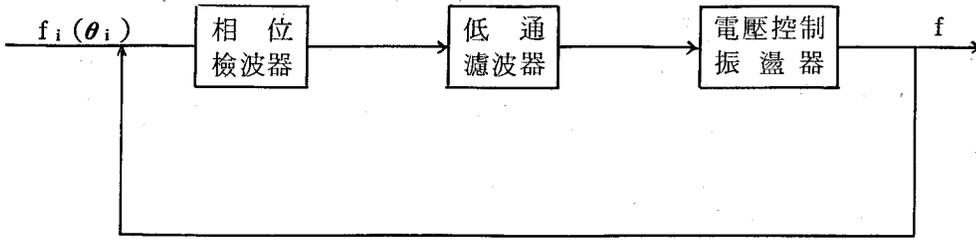
又設 $\xi > 1$ 時，由(15)式， α_1 與 α_2 將成爲負值，由(17)式將表示衰減特性。依 ξ 的各種數值所計算的結果，由圖四所示。



圖四 由首階狀輸入所導致的響應

第二章 PLL 的電路結構

PLL 係有關相位與頻率的回授網路，亦可說是一種追隨輸入信號的濾波器，其基本結構如圖五。相鎖迴路 (PLL) 由相位檢波器、低通濾波器 (LPF) 及電壓控制振盪器 (VCO) 構成。



圖五

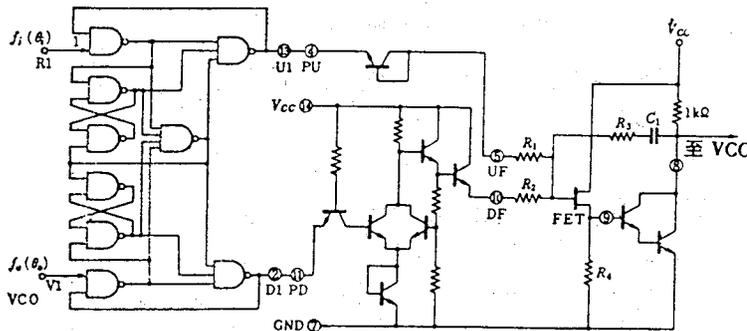
1. 相位檢波器與低通濾波器：

相位檢波器係檢出輸入信號對於回授信號的相位前進或滯後的差值而變換為誤差電壓。此誤差電壓，經過決定迴路響應速度的低通濾波器，經過衰減其高頻成份後，供給VCO。VCO 係依加入的電壓控制其振盪頻率的振盪器，通常都設計為振盪頻率與輸入電壓成正比，如此若輸入信號與VCO 的振盪信號間有頻率差或相位差存在，則PLL 就發生衰減振盪而趨向可以達成穩定狀態動作，於是就追隨輸入信號。

$$\theta_1(t) = \theta_0(t) \dots\dots\dots(1)$$

低通濾波器 (LPF) 將決定衰減振盪的響應速度及響應形態。可以滿足(1)式迴路的穩定狀態稱為進入鎖住狀態，即使偏離閉鎖狀態而能再回至鎖住狀態的相位，這時頻率的偏移範圍稱為捕捉範圍。

圖六示相位檢波器MC 4044 的等致電路，除了相位檢波器之外，還有把構成低通濾波器所需的充電泵 (CHARGE PUMP) 及達靈頓放大器包裝一起。



圖六 相位比較器與低通濾波器連接圖

位於MC 4044 內的兩種相位檢波器中的一只，實際上係一種頻率——相位檢波器，

當

(1) R_I 與 V_I 的輸入信號對於頻率及相位來講均為相等時，輸出 U_I 及 D_I 皆成為高電平，表示進入鎖住狀態。

(2) 如果 V_I 輸入的頻率低於 R_I ，或相位滯後時， U_I 輸出就成為低電平，於是就命令 VCO 的振盪頻率增高。

(3) 相反的，如果 V_I 輸入頻率較高或相位前進時， D_I 輸出成為低電平，於是命令 VCO 的振盪頻率降低。

充電泵係數位式相位檢波器獨有的電路，係將以高電平、低電平所表示的脈波形式之輸出變換為類比信號，由電路可知當 P_U 端為低電平時，就從 U_F 向 P_U 方向流出電流，而當 P_D 端為低電平的期間就從電源向 D_F 方向流入電流，在 P_D 、 P_U 皆為高電平的狀態下， D_F 與 U_F 成為浮動 (Float) 狀態。

在達美頓放大器外接了 CR 構成主動低通濾波器，並且如圖六所示連接相位比較器及充電泵，則 R_I 、 V_I 的輸入與濾波器的輸出電壓的關係就變為顯然。

(1) 如果 V_I 的頻率低於 R_I 的，或相位滯後時，充電於濾波器的電容器 C_1 的電荷，就經 U_F 流出，於是濾波器的輸出電壓變高。

(2) 如果 V_I 頻率高於 R_I 的，或相位前進時，由於從 D_F 流入的電流影響，濾波器的電容 C_1 就被充電，於是濾波器輸出電壓就降低。

(3) 再者當 V_I 與 R_I 的頻率及相位皆為相等的閉鎖狀態時，濾波器輸入將成為浮動，電容器 C_1 的充電就被保持，而輸出電壓成為不變，裝在圖六的濾波器輸入端 FET 目的在增高濾波器的輸入阻抗而減少在保持狀態下電容器 C_1 的電荷洩漏。

2. 電壓控制振盪器 (VCO) :

VCO 係由經過低通濾波器的誤差電壓 $V_a(t)$ 其振盪頻率 f 將發生變化的振盪器 (就是電壓、頻率變換器)，因為 PLL 的頻率穩定度幾乎取決於 VCO 的特性。 VCO 所要求的特性有：

- (1) 電壓——頻率變換必須為直線性。
- (2) 頻率穩定度必須良好。
- (3) 可以振盪到高頻率。
- (4) 頻率的調整要簡單。

關於實際電路在後面會討論到。如第三章三、相鎖迴路的設計。

PLL 大致可分為類比式及數位式，而數位式有如下的優點：

(1)數位式相位檢波器，因為是一種藉脈波邊緣來比較相位及頻率的相位——頻率檢出器，所以對任何頻率的偏移都可以捕獲而鎖住，換句話說，捕獲範圍係在VCO 可以振盪的範圍內，輸入信號的工作週期不致發生問題。

(2)有廉價的TTL，消耗電力甚小的CMOS，200MHZ 以上也可以動作的ECL 之PLL IC，而且還有許多直接可以當作這些東西後盾的IC。

(3)因為是數位處理，所以不致因輸入信號的電壓振幅變動而受到影響，而且在回授迴路內可以很容易地附加程式化計數器與數位式混頻器及控制用的電閘等。

根據以上所述，數位式PLL 最適當的用途有：頻率合成器、馬達速度控制器等等。

第三章 系統設計

一、系統考慮：

1.接收頻率範圍：500KHZ 到 1650 KHZ。

2.頻道：1150（每頻道間隔 1 KHZ）。

3.接收範圍： $70 \mu\text{v}/\text{m} \frac{S+N}{N} \geq 6 \text{ DB}$ 。

4.選擇性： $\pm 2 \text{ KHZ}$ 。

5.接收方式：AM 超外差式。

6.電源需求：9 V D.C.，110 V AC。

7.音週輸出： $\frac{1}{2} \text{ W}$ ， 8Ω 負載。

8.溫度： $-15^\circ \text{ C} \sim +55^\circ \text{ C}$ 。

9.濕度：以 50° C 相對顯度 95% 保持 48 小時。

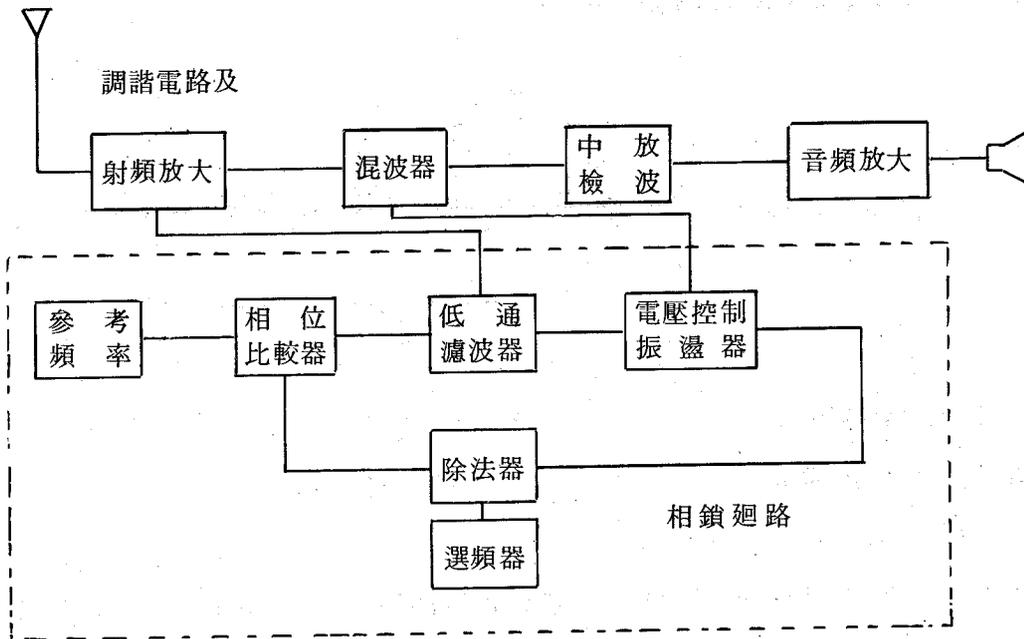
10.振動：振動頻率 $10 \sim 55 \text{ HZ}$ 。

振幅 $0.02''$ 。

二、系統說明：

相鎖迴路相當於接收機的本地振盪，此地相鎖迴路產生一高於接收頻率的信號，供給

混波器並與接收頻率產生差頻讓中頻放大，同時相鎖迴路供給調諧電路一適當直流電壓，讓變容二極體與電感諧振於接收頻率。



圖七 系統方塊圖

三、相鎖迴路 (PLL) 的設計：

1. 電壓控制振盪器 (VCO)：

(1) 變容二極體與振盪槽路

通常當我們說到二極體時，不難想像其為一 PN 接面，且工作於順向區域，或工作於一反向區域，但我們利用變容二極體，使他工作於前向導通及逆相潰崩之間，此區域在一般二極體視為 OFF，但在此區域之 PN 接合面，可以電容器串接一電阻來表示，此電容隨所加之電壓而改變，其關係可以下式表示：

$$C = \frac{C_0}{(1+V/\phi)^r} = \frac{\phi^r C_0}{(\phi+V)^r}$$

C：電壓為 V 時之電容值

C₀：電偏壓時之電容值

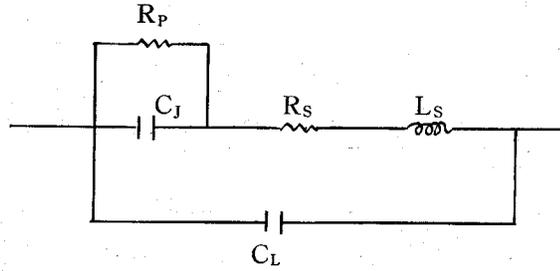
V：接面間之電壓（逆偏壓）

φ：接觸電位（Contact potential）

r : 接面之指數，由雜質之梯度而定，可由 $\frac{1}{2}$ 至 $\frac{1}{6}$

逆相偏壓時，PN 接面等效電路如圖八所示。

圖八 等效電路



C_J : 隨電壓而變的電容

R_S : 引線電阻

R_P : 接面之並接電阻

C_L : 包裝電容

L_S : 引線電感

而調諧比 (TUNING RATIO) TR 仍是兩種偏壓時其電容之比，可以下式表示：

$$TR = \frac{C_J(V_2)}{C_J(V_1)} = \frac{(V_1 + \phi)^r}{(V_2 + \phi)^r}$$

$C_J(V_2) = V_2$ 時之接面電容

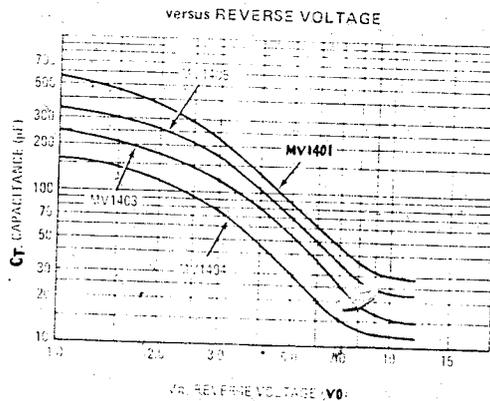
$C_J(V_1) = V_1$ 時之接面電容

而通過設計時 TR 可考慮如下：

$$TR = \frac{C(V_{min})}{C(V_{max})} = \left(\frac{V_{max}}{V_{min}}\right)^r = \left(\frac{f_{max}}{f_{min}}\right)^2$$

本變容二極體選用 MOTOROLA 出的 MV1401，其特性如圖九。

圖九



取其逆相電壓從 1.8 V 到 8 V，則其 TR 為

$$TR = \frac{400 \text{ PF}}{36 \text{ PF}} = 11$$

$$\text{又 } TR = \left(\frac{f_{\max}}{f_{\min}} \right)^2 \quad \therefore f_{\max} = 3.3 \times f_{\min}$$

取 $f_{\min} = 500 \text{ KHZ}$ ，則 $f_{\max} = 1650 \text{ KHZ}$ ，此與設計時接收頻率範圍相配合。

由 LC 振盪槽路可得振盪頻率如下：

$$f_{\min} = \frac{1}{2\pi\sqrt{LC_{\max}}}$$

$$\text{已知 } f_{\min} = 500 \text{ KHZ}$$

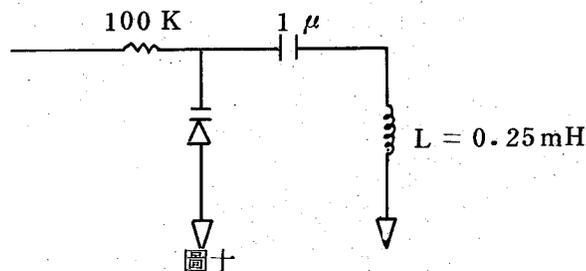
$$C_{\max} = 400 \text{ PF}$$

$$C_{\min} = 36 \text{ PF}$$

$$\text{可求 } L = \frac{1}{4\pi^2 f_{\min}^2 C_{\max}} = \frac{1}{4\pi^2 \times (500 \text{ K})^2 \times 400 \text{ P}} = 0.25 \text{ mH}$$

$$\text{再求 } f_{\max} = \frac{1}{2\pi\sqrt{LC_{\min}}} = \frac{1}{2\pi\sqrt{0.25 \text{ mH} \times 36 \text{ P}}} \approx 1660 \text{ KHZ}$$

所以可得電感約 0.25 mH，其槽路可以圖十表示。



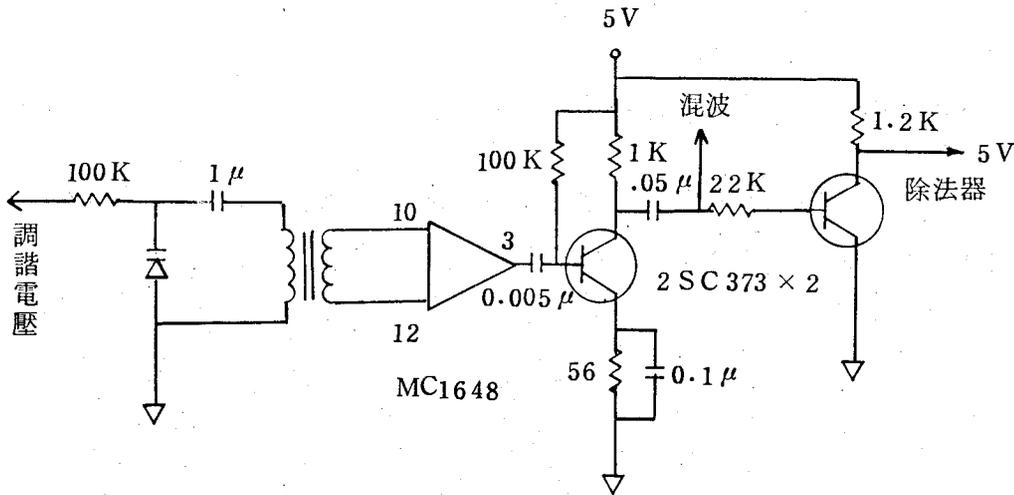
隔離電容 1 μ 與變容二極體串聯約等於變容二極體的電容量。

(2) 振盪及放大電路：

本電路將振盪槽路的電壓放大到 1.5 VP-P 給混波器，另一方面改變正弦波為 5 V 的方波給相鎖迴路的除法器，其電路如圖十一。

以 MC1648 積體電路放大槽路諧振頻率，再經 2 SC373 作第一級放大 1.5 VP-P

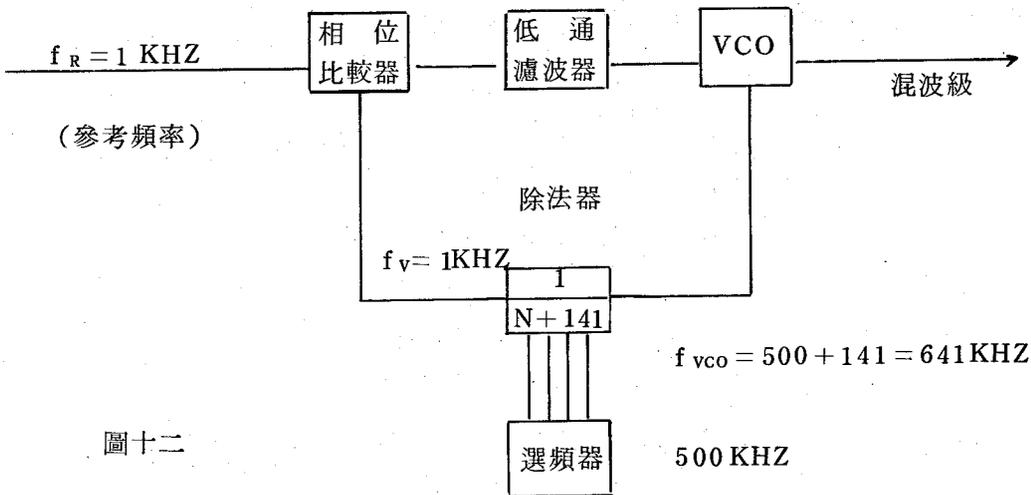
正弦波電壓到混波級，另外用一個 2 SC 373 晶體變換正弦波成 5 伏的方波供給數位 TTL 除法器用。



圖十一 振盪及放大迴路

2. 除法電路及選頻器

除法電路將 VCO (電壓控制振盪) 的信號，予以變成 1 KHZ 的頻率，再與參考頻率 f_R 一起到相位比較器，因此在穩定狀態，除法電路輸出是 1 KHZ。由圖十二可看出。



圖十二

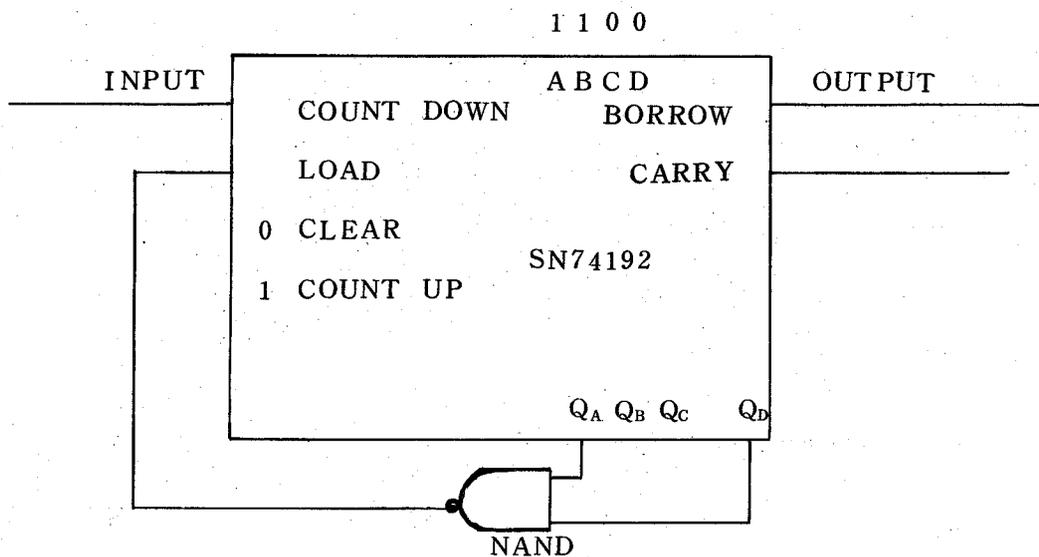
假設選頻器定在 500 (表示接收 500 KHZ)，則 $N = 500$ ，如果 $f_V = 1 \text{ KHZ}$ ，則 $f_{VCO} = 500 + 141 = 641 \text{ KHZ}$ ；由此可知 VCO 的輸出頻率高於選頻器所示多 141 KHZ，正好與本地振盪器高於接收頻率道理一樣，此地選 141 KHZ 是使混波以後輸出有 141

KHZ 的中週，如此中週頻道可窄到 2 KHZ。假如除法器輸出

(1) $f_v > 1 \text{ KHZ}$ ，則表示 f_{vco} 大於 641 KHZ，則 f_v 與 f_R 經相位比較器後產生一低電位給 VCO 的變容二極體，增加電容量，而使 VCO 降低振盪頻率，直到 f_{vco} 等於 641 KHZ。

(2) 輸出 $f_v < 1 \text{ KHZ}$ ，則表示 $f_{vco} < 641 \text{ KHZ}$ ，如此 f_v 與 f_R 經相位比較器後產生一高電位給 VCO 槽路，減少變容二極體的電容量，而增加 VCO 的振盪頻率直到 $f_v = 1 \text{ KHZ}$ 。

此地選用四個 SN 74192 作為可程式化的除法器，用一個 IC 來說明如下。



把選頻率 $\overline{1}$ 、 $\overline{2}$ 、 $\overline{4}$ 、 $\overline{8}$ 分別接到 SN 74192 的 A、B、C、D，另外接選頻器的 C 點到地。

如果選頻器撥到 3，但是希望每輸入四個信號有一個信號送出，就相當於 $N = 3$ ，再加 1。

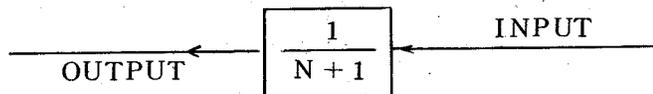
	$\overline{1}$	$\overline{2}$	$\overline{4}$	$\overline{8}$	C
0					0
1		0	0	0	0
2	0		0	0	0
3			0	0	0
4	0	0		0	0
5		0		0	0
6	0			0	0
7				0	0
8	0	0	0		0
9		0	0		0

(選頻器特性表)

例如：

(1)選到3時則 $\overline{4}$ 、 $\overline{8}$ 與C相通。

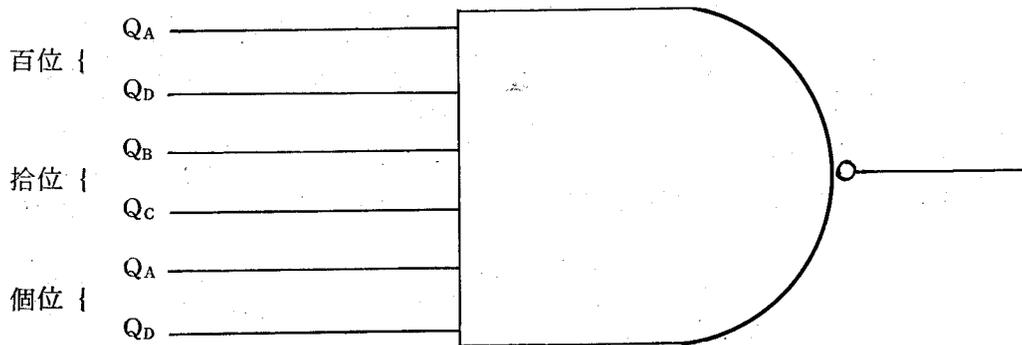
(2)選到9時，則 $\overline{2}$ 、 $\overline{4}$ 與C相通。



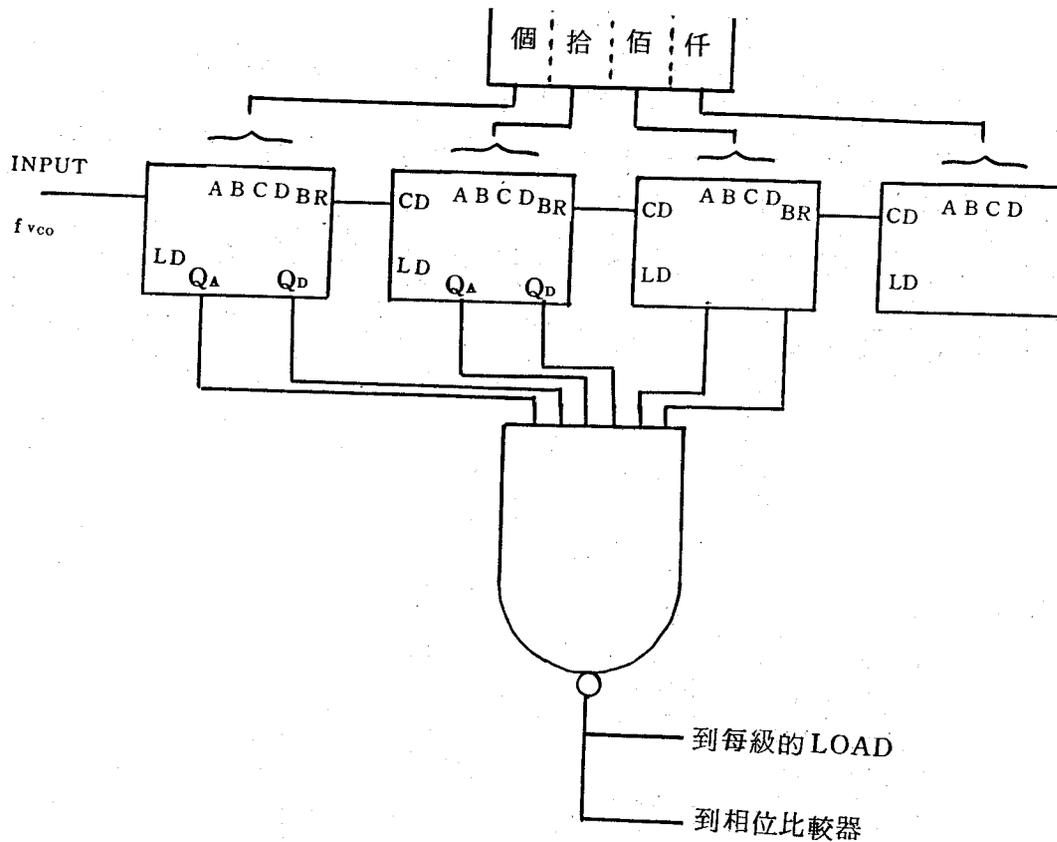
我們可知選頻器撥到3的位置，則A、B是高位，C、D是低位，就把SN74192預置在3，另外從count down輸入信號，從 θ_A 、 θ_D 經NAND閘送到LOAD，如此每送入四個信號BORROW就有一個信號送出。

為配合 $\frac{1}{N+141}$ 除法器的要求，可把百位抽 θ_A 、 θ_D ，拾位抽 θ_B 、 θ_C ，個位抽 θ_A

、 θ_D ，接到NAND閘。



經NAND 閘到每一SN74192的LOAD，整個除法器電路以圖十三表示。



圖十三 除法器電路

3. 參考頻率電路

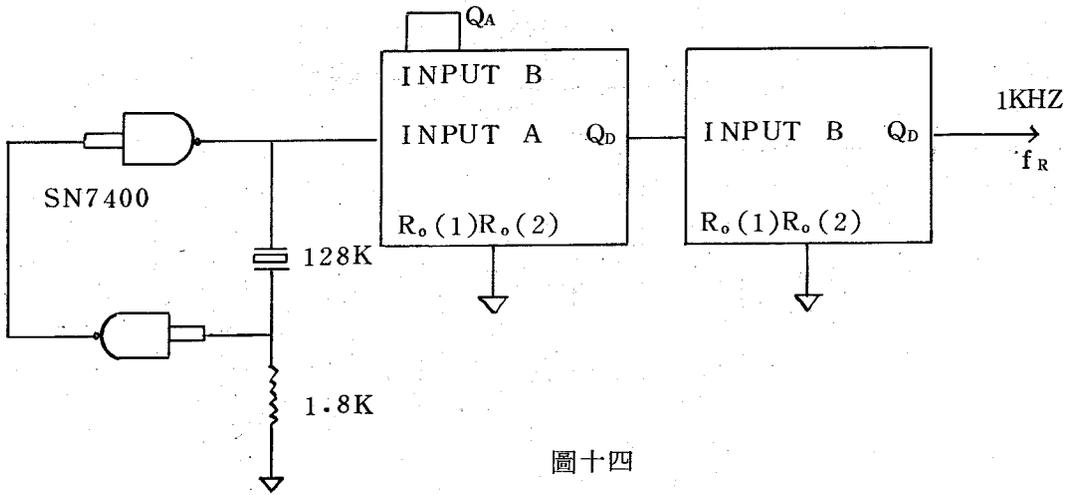
一部接收機接收頻率準不準，此電路佔重要地位，因此採用振盪晶體產生一非常穩定的基本頻率，再經除法電路，使其輸出為 1 KHZ 的參考頻率。

採用 128 KHZ 石英振盪晶體，經過第一級除 16，再經過第二級除 8，則輸出為 1 KHZ 的參考頻率。如圖十四。

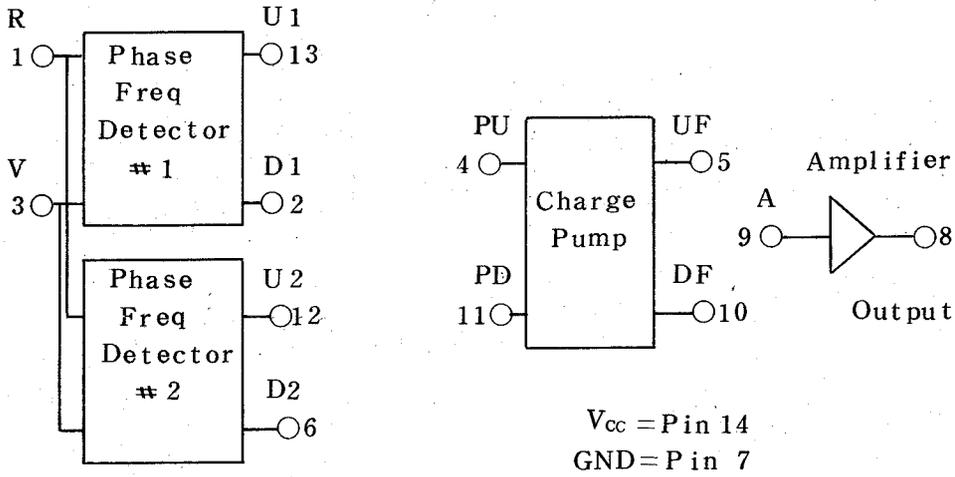
4. 相位比較器

此地用 MC 4044，不但鑑別相位，同時分辨頻率，其工作特性以圖十五表示。

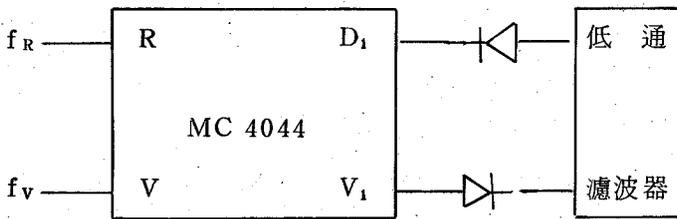
SN7493 × 2



圖十四

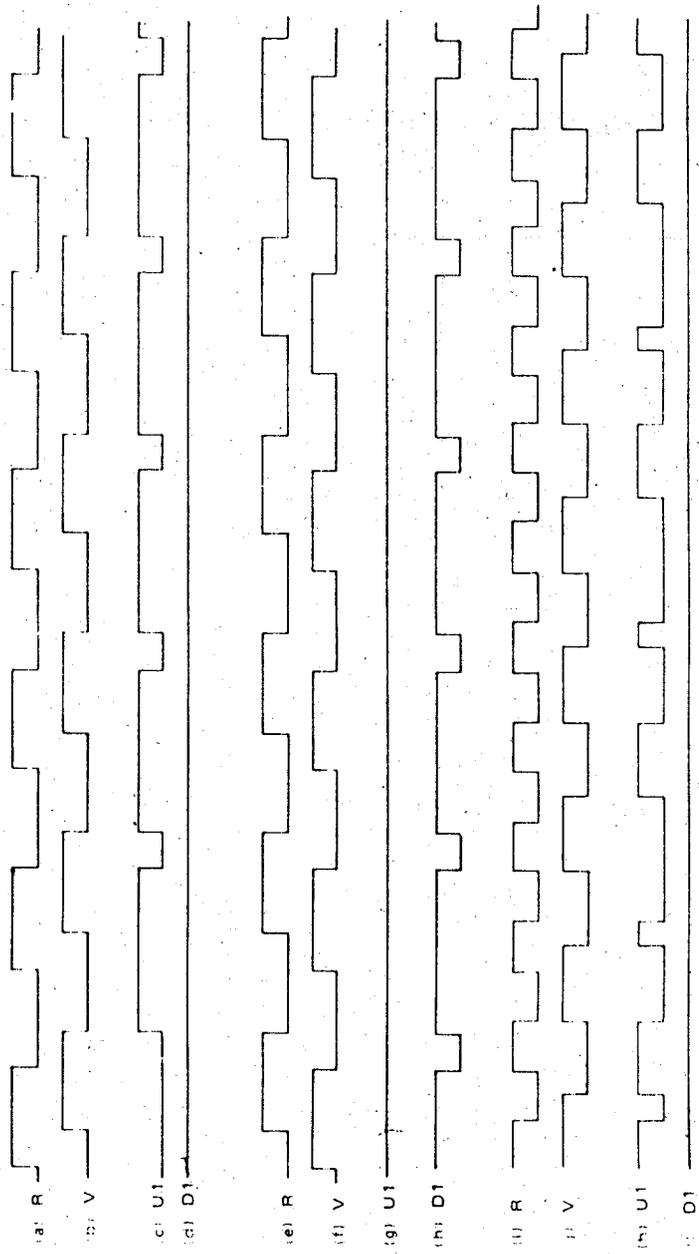


圖十五之一 BLOCK DIAGRAM OF MC4044



把參考頻率輸入到R腳， f_v 輸入到V腳，當

(1) $f_R = f_v$ 時 D_1 為高位， U_1 輸出為一方波，其工作週期隨 f_v 相位不同而改變。



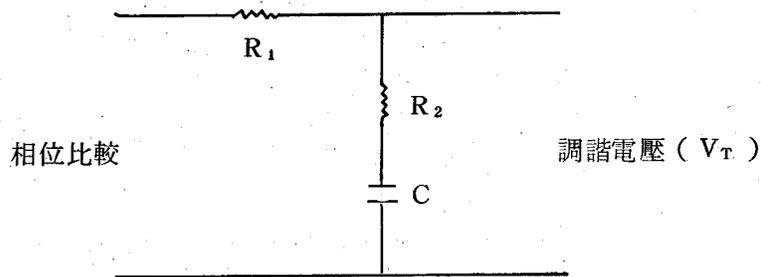
圖十五之二 PHASE DETECTOR #1 OPERATION

(2) $f_v > f_R$ 時 D_1 輸出為方波，而低通濾波器經二極體放電，減少調諧電壓，增大調諧電容而使 f_{vco} 減少。

(3) $f_v < f_R$ ，則 U_1 產生一不規則方波，低通濾波器提高調諧電壓，減少調諧電容而使 f_{vco} 增加。

5. 低通濾波器 (LPF)

低通濾波器關係到整個接收機的波道選換速度及輸出頻率的穩定，以下圖表示，低通濾波器並加以計算。



$$N_{\max} = \frac{f_{\max}}{f_{\text{step}}} = \frac{1650 + 141}{1} = 1791$$

$$w_n t = x$$

$$\text{選 } t = 45 \text{ mS}$$

$$x = 4.5$$

$$\text{則 } w_n = \frac{4.5}{45 \text{ mS}} = 100 \text{ rad/sec}$$

$$R_1 C = \frac{0.5 K_P K_V}{w_n^2 N_{\max}}$$

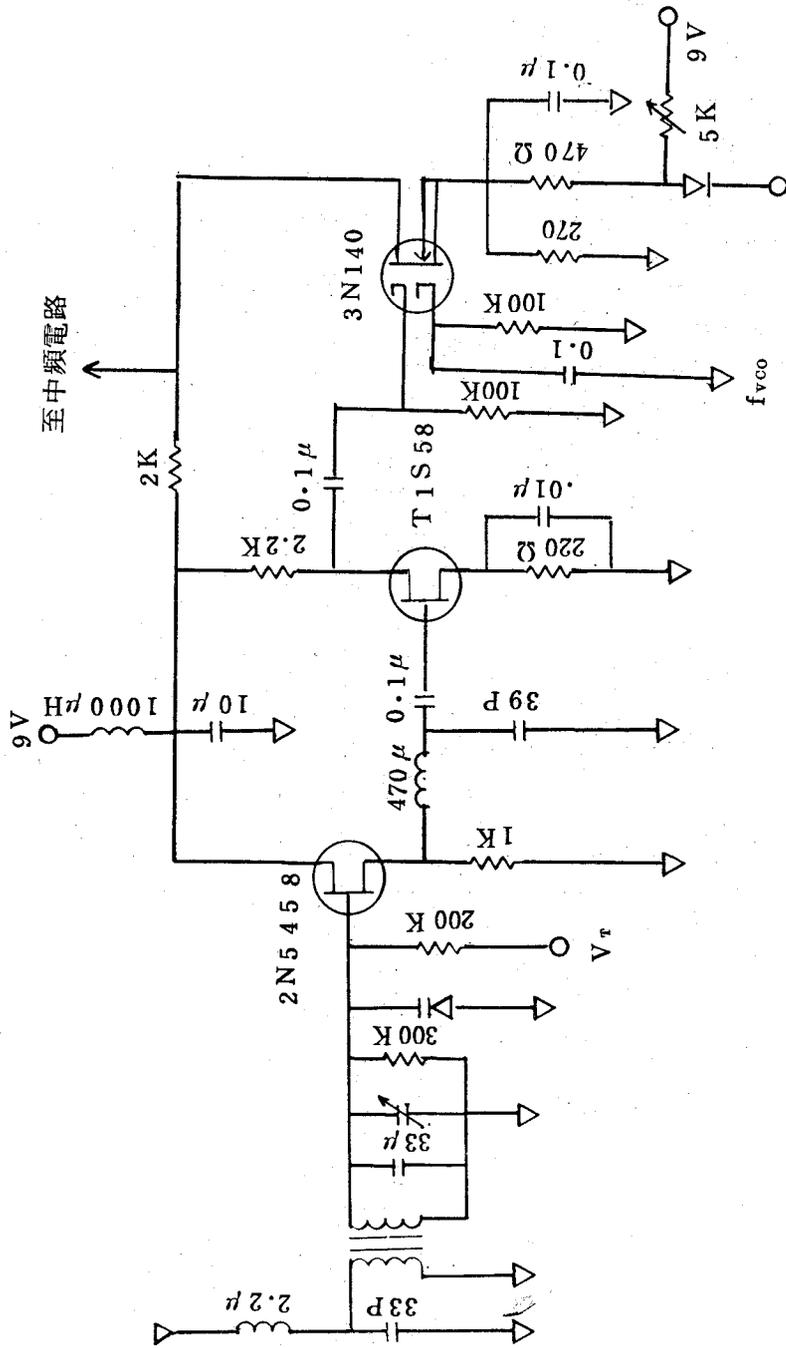
$$K_P = 0.111 \text{ V/rad (MC4044 Data sheet)}$$

$$K_V = 7.85 \times 10^6 \text{ rad/s}$$

$$\text{選 } R_1 = 3.6 \text{ K}$$

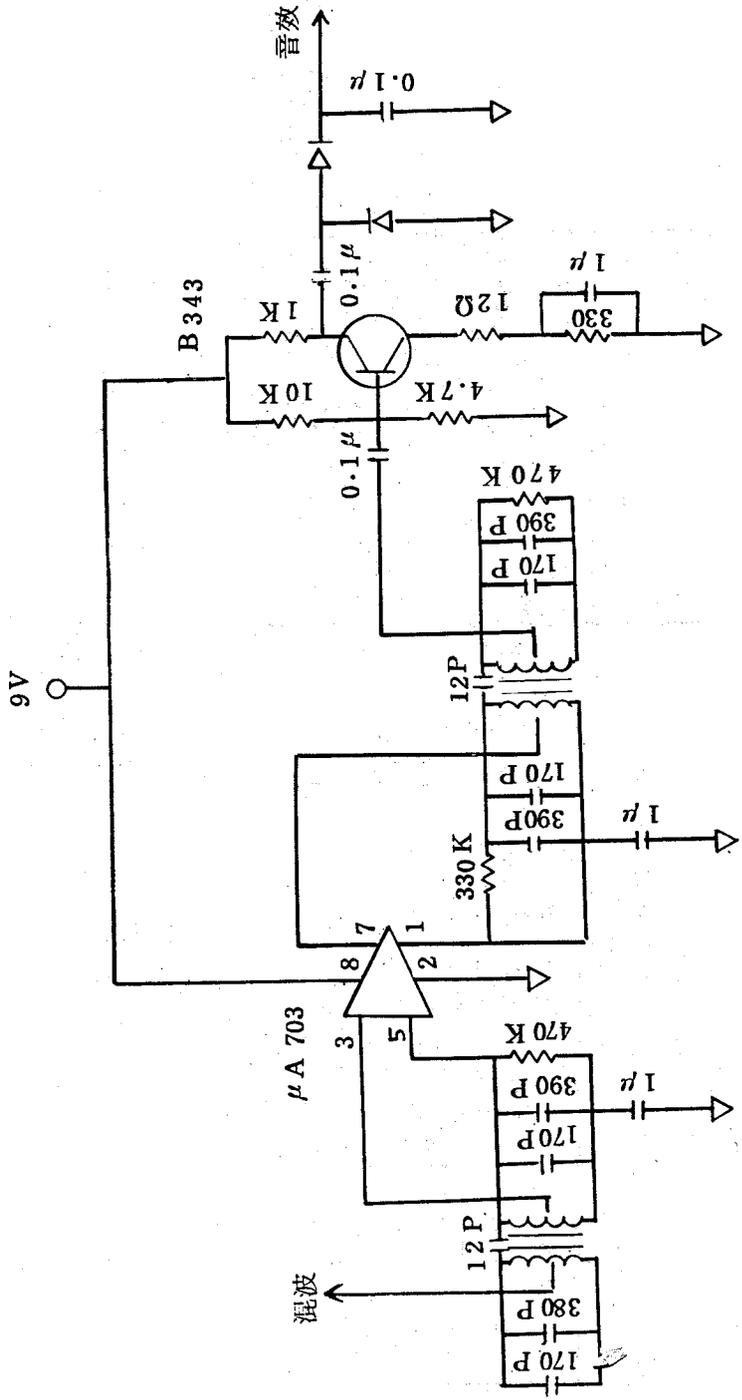
$$\text{則 } C = \frac{0.5 \times 0.111 \times 7.85 \times 10^6}{(100)^2 \times 1791 \times 3600} = 6.7 \mu$$

$$\text{選 } C = 6.6 \mu$$



AGC電壓

圖十六 射頻及混波電路



圖十七 中週及檢波電路

$$R_2 = \frac{2\xi}{C\omega_n}$$

$$\text{選 } \xi = 0.5$$

$$R_2 = \frac{2 \times 0.5}{(6.6 \times 10^{-6}) \times 100} = 1515 \Omega$$

$$\text{選 } R_2 = 1.5 \text{ K}$$

因此在低通濾波器得 $R_1 = 3.6 \text{ K}$ ， $R_2 = 1.5 \text{ K}$ ， $C = 6.6 \mu$

四、射頻及混波電路

相鎖迴路的特點有一調諧電壓，在此取調諧電壓到 RF，以改變槽路電容以配合接收頻率。

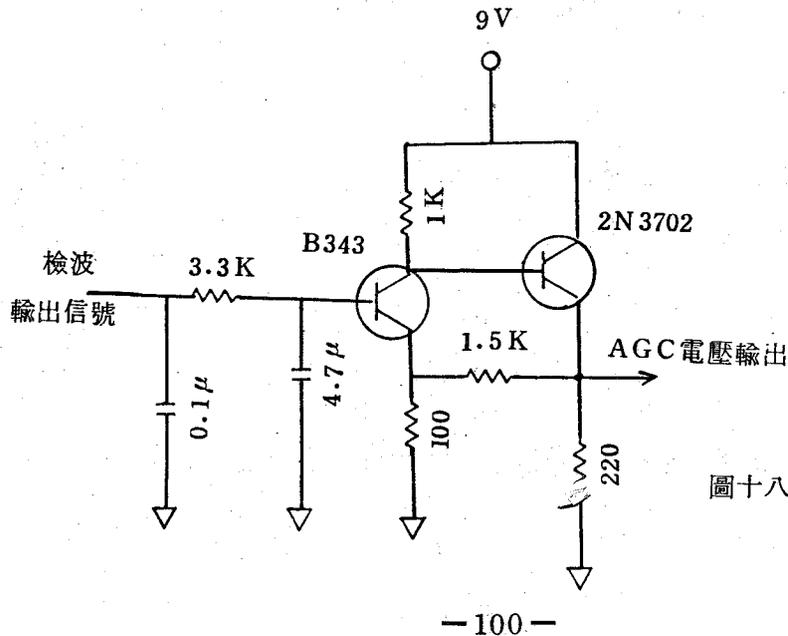
接收信號從天線進來，經低通網路以變壓器耦合到調諧槽路，此槽路的諧振頻率，共振於當時的變容二極體的電容，經二級 RF 放大電路到混波級，與從 VCO 來的 f_{vco} 混波而產生 141K 的中週。如圖十六

五、中週及檢波電路

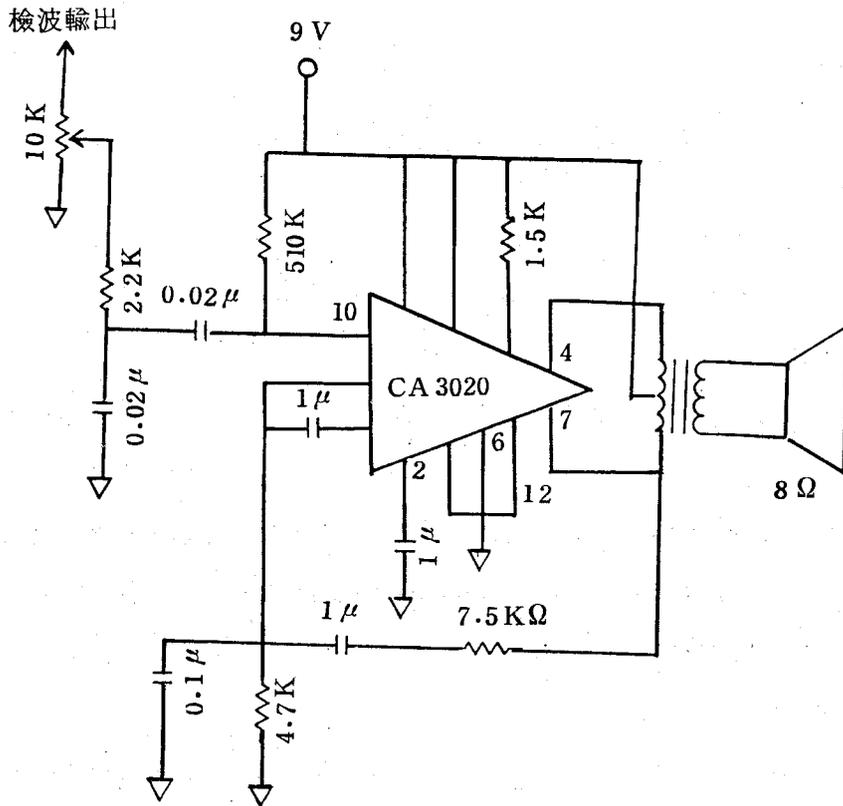
選 141KHZ 當作中週頻率，如此可使頻寬有 2 KHZ，經過 4 級中週耦合再以一級中週放大到二極體檢波輸出則是音頻信號。如圖十七

六、AGC 及音頻電路

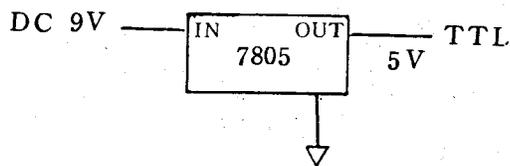
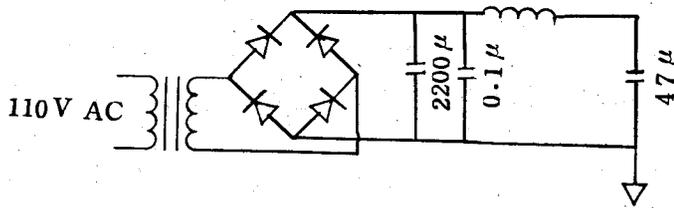
從檢波輸出音頻信號，經電阻電容濾波到 AGC 電路，當輸入電壓愈大時，AGC 輸出電壓亦愈高而送到混波級，抑制混波級放大增益。如圖十八



圖十八 AGC 電路



圖十九 音頻放大電路



圖二十 電源電路

從檢波輸出信號，經音量控制電位計到音頻放大電路，再經變壓器耦合到 8 歐姆喇叭

。如圖十九

七、電源電路：

以變壓器把 110 V AC 降壓到 9 V AC，再經全波整流及濾波成直流 9 V，給射頻電路。另將 9 V 直流經 7805 穩壓器，給相鎖迴路的 TTL、IC 使用。如圖廿

第四章 結 論

目前 IC 技術的發達，及電子機械的高級化，正適合 PLL 的發展，但是線路 IC 化的目的在於改善電路性能及可靠性，以及降低成本，可是 IC 很難製造大容量的電容及高 Q 值的電感，所以需要選擇性良好的電路就仍使用以往沿用的 LC 調諧電路，但其動作頻率範圍甚窄，調整困難，精密的 LC 需要高價且不易 IC 化，如果改用 PLL，就可克服以上所列困難，並且適合 IC 化，所以今後所製造的 PLL 一定向多目標的 PLL 專用構造方塊，而直接應用到個別裝備上。

用 PLL 可非常精準的控制馬達轉速其誤差可準確到 ± 1 週以下，另外在飛翔體的速度測定，接收機的解調電路等等，期望今後將有更合宜的應用。

參 考 文 獻

- | | |
|--|--------|
| 1. Modern Control Engineering | 上、下冊 |
| 蔡 森 淵 葉 俊 雄 編 | 復漢出版社 |
| 2. Phase Locked Loop & Their Application | |
| William C. Lindsey | 全華圖書公司 |
| 3. 鎖相迴路原理與應用 陳文華 編 | 全華圖書公司 |
| 4. 電腦選台，電子調諧器 劉松生 編 | 全華圖書公司 |
| 5. TTL 手冊 許耀文、宋崇文、魏泓壽編 | 儒林圖書公司 |
| 6. TTL 手冊 | 開發圖書公司 |
| 7. CMOS 手冊 林 成 文 編 | 儒林圖書公司 |
| 8. 線性 IC 資料手冊 | 全華圖書公司 |