

# 高性能DTL,TTL/CMOS 三用型數位實驗器之研製

摘要

李清和

本文將介紹一個數位系統實驗室不可缺少之DTL TTL／CMOS三用型數位實驗器之設計。各部份電路皆儘可能提出數種形式，以供參考。使用之IC絕大多數皆為目前廣受歡迎之CMOS IC。

除了詳述設計之各項過程外，並對實際製作提出重點心得供有興趣者參考，以期能使實驗器之製作更簡易，成功率更高，品質更好。

## 1.一般之數位實驗器主要結構（功能）應至少包括

- 適當大小之萬用插線板。
- 電位可調之邏輯開關（Data switch），約八至十二個。
- 數種脈波源，例如：1 Hz，100 kHz，數分之一Hz至數kHz可調之時鐘脈波，正、負單一脈等各一至二組。
- LED指示燈約八個，待測邏輯準位可調。
- 附有閘門、解碼、驅動之七段顯示器約六個，待顯示之BCD數碼邏輯準位可調。
- 數位邏輯測棒（Logic probe），可測出Hi、Lo、Pulse及高阻抗（或浮接）等狀況。待測之Hi、Lo及Pulse準位亦需為可調。
- 固定5 V、1~1.5 A電源及3~15（或18）V、1~1.5 A可調電源各一組。

下面分述各部電路之設計。

## 2.各部份之電路設計

### 2-1.邏輯開關

邏輯開關之功能主要在提供數位電路實習時所需之Hi或Lo準位。其輸出於Hi、Lo變換時必須無彈跳雜波（Bounce），且Hi及Lo之電位，需能隨供給電壓之調整而跟進，例如當 $V_{DD} = 5$  V時Hi電壓為5 V，Lo電壓為0 V；而當 $V_{DD} = 12$  V時，Hi電壓為12 V，Lo電壓為0 V。

邏輯開關基本上為一閘門電路，外加緩衝級輸出，如下圖電路所示。

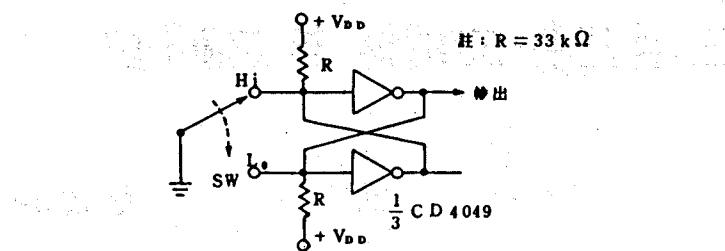


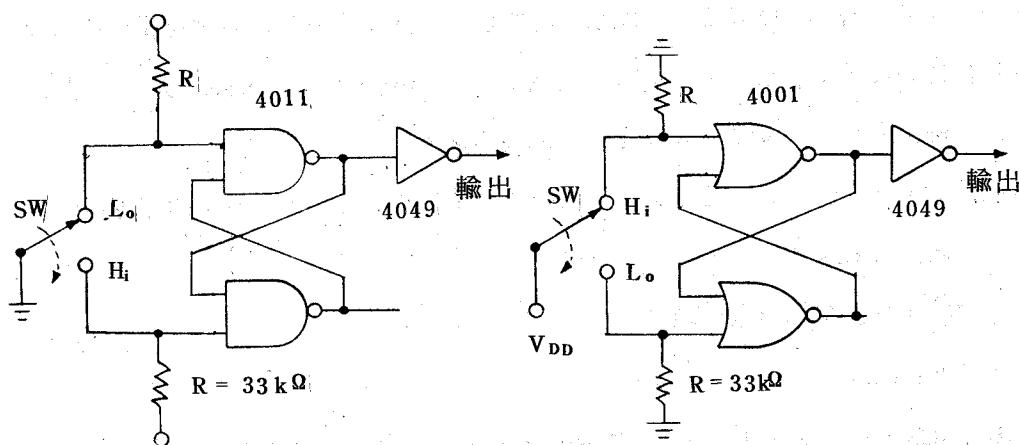
圖 1 邏輯開關電路

當 SW 扳於  $H_i$  位置時，上方之 4049 反相器輸入為  $L_o$ ，輸出為  $H_i$ ，此輸出回授至下方之 4049 反相器輸入，使其輸出為  $L_o$ ，故整個電路將被鎖定成上方反相器輸出為  $H_i$  而下方反相器為  $L_o$  之狀態。

若此時機械式開關 (SW) 產生反彈致跳離  $H_i$  點，則因下方反相器之輸出為  $L_o$ ， $H_i$  點之電位持續為  $L_o$ ，整個電路之輸出入狀態因此得以保持原狀。利用此原理，吾人可消除機械開關之雜波。

CD 4049 為 CMOS 對 TTL 用之界面緩衝反相器兼電位轉換器。規格表上記載其對 TTL 之典型扇出數為 2，但實際上要比此值大，如果擔心做 TTL IC 實驗時，Fan out 能力不夠，可以在輸出反相器上以兩個（或多個）並接以增加扇出能力。

其他邏輯開關電路，例如以 NAND 或 NOR 開接成者，其電路分別如下二圖所示。



(a) 以 NAND 開接成之  
邏輯開關電路

(b) 以 NOR 開接成之  
邏輯開關電路

圖 2

## 2 - 2 各種脈波源電路之設計.

脈波源可用吾人熟悉之555計時器IC來做，亦可用閘IC來組成。

### 2-2-1.1 Hz 脈波源

1 Hz 脈波電路如下圖所示。

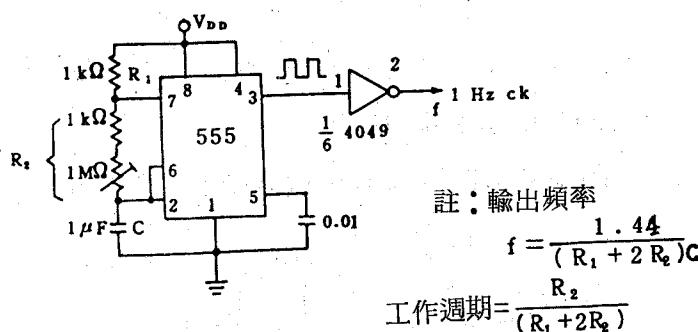


圖3 以555計時器接成1 Hz脈波電路

上圖中 555 IC 接成無穩態工作方式，調整  $1\text{ M}\Omega$  半固定電阻，使第 3 脚輸出為  $1\text{ Hz}$ 。

再經一緩衝閘 4049 即可拿來做推動 TTL, DTL 及 CMOS 電路用之脈波信號。

555 IC 之第 3 脚不能接地，其最大輸出源流（Current source）為 200 mA，若不慎於操作時接地，則約 20 分鐘 IC 即會被燒燬。故接一緩衝級是必須的。

此外，第3脚输出波形之 Duty cycle (工作週期)乃由下式决定：

故欲得對稱（50%工作週期）之波形，則需  $R_2 \gg R_1$ 。否則的話，用一個 CD 4027（或 CD 4013，D 正反器）JK 正反器接成除以二電路，亦可得一對稱之波形，如下面 100 kHz 脈波源所示。

除了上述以 555 計時 IC 接成之 1 Hz 脈波源外，另外亦可由基本反相閘（或NAND，NOR接成之反相器）外加R.C元件組成 1 Hz 脈波源，如圖 4 所示。

圖 4 電路以兩個 CD 4049 反相閘組成一振盪電路，振盪頻率由  $R_T$  及  $C$  所構成之時間常數來決定。二個反相器剛好形成  $360^\circ$  之相差，故為正回授接法。

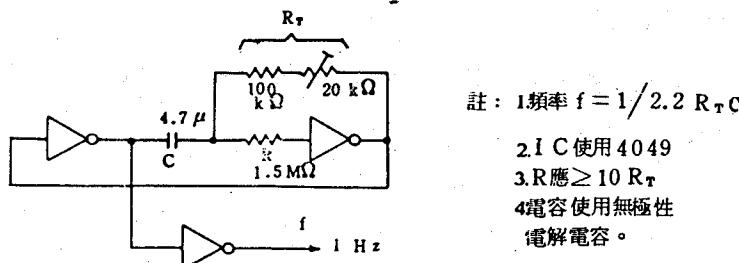


圖 4 4049 反相閘接成之 1 Hz 脈波源

## 2 - 2 - 2 100 kHz 脈波源電路設計

將圖 3 之 555 電路 RC 元件稍加修改，即可接成  $100 \text{ kHz}$  之脈波源，如下圖。

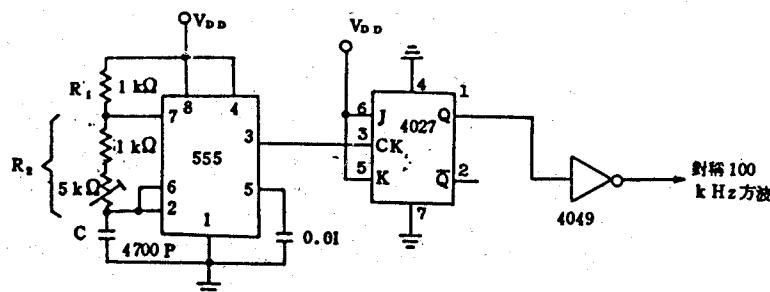


圖 5 555 IC 接成之 100 kHz 脈波源

由於圖 5 中  $R_1$  及  $R_2$  之值太接近，波形無法對稱，故加上一級由 4027 JK 正反器接成之除以二電路，以將 555 計時器之輸出規整成對稱方波。電路中之 RC 元件值使 555 之輸出頻率為  $200 \text{ kHz}$ 。

同理，若將圖 4 之無穩態電路 RC 元件換小，亦可得  $100 \text{ kHz}$  之脈波，如圖 6 所示。

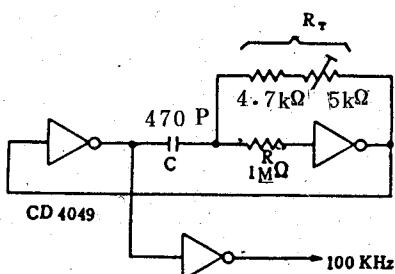


圖 6 基本閘及外加 RC 元件接成之 100 kHz 脈波電路

2 - 2 - 3 可調脈波源（約  $0.7 \text{ Hz}$  至  $5 \text{ kHz}$ ）

為了電路上操作之要求，數位實驗器常需一可調之脈波源。可調頻率約零點幾  $\text{Hz}$  至數仟  $\text{Hz}$ ，以便在觀測電路之細部動作時能清晰而明確。

可調脈波產生器電路可比照圖 5，而將元件改為如下之數值。

$$R_1 = 1 \text{ k}\Omega$$

$$R_2 = 1 \text{ k}\Omega + 1 \text{ M}\Omega$$

$$C = 1.0 \mu F \text{ (鉭質)}$$

#### 2 - 2 - 4 正、負單一脈波產生器（通常皆備有二組）

單一脈波產生器必須能產生一個無彈跳雜波之脈波，以用作邏輯實驗時之觸發脈波或單步操作時之時鐘脈波。

單一脈波產生器電路可如下圖所示。

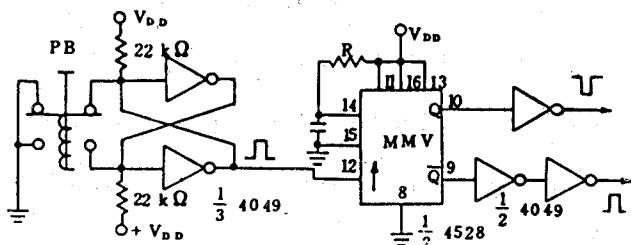


圖 7 正、負單一脈波產生器

圖 7 中使用一個按鈕開關（具有常閉及常開兩個接點），經由二反相閘組成之開關反彈電路，產生一個正脈波以激發由 CD 4528 接成之單穩態電路。由 CD 4528 可接出一組正、負脈波，再經 4049 緩衝閘輸出。

脈波寬度由 R、C 元件值決定，其公式為：

## 2 - 5. LED 指示灯之設計

LED 指示燈可用 CD 4050 (六個緩衝器或電壓移位器) 來作 LED 之推動，如下圖。

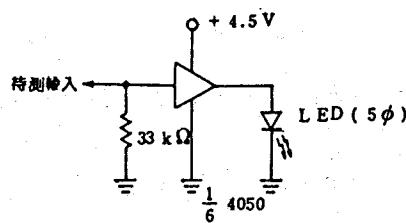


圖8 LED指示燈

CD 4050 之電壓只加 4.5 V，其主要原因係在配合 TTL 之輸入 H<sub>i</sub> 電位等於 2.25 V 之要求。4.5 V 電源可由 5 V 電源串接一個 1 N 4001 二極體降壓獲得。

至於CMOS輸入信號，無論其 $V_{DD}$ 為何（3V～15V），4050皆可與之匹配，且輸出均固定在0及4.5V兩準位。因此，LED無須外加限流電阻，且亮度可於不同之 $V_{DD}$ 下保持一定。

33 kΩ電阻並於待測輸入至地之間，避免不用時輸入端浮接。電阻值事實上可選擇為1 kΩ至100 kΩ間，較高之阻值（例如1 MΩ以上），會引起輸入端感應現象。

## 2-6. 附有閘門、解碼、驅動之七段顯示器設計

此裝置可用CD 4511 IC及共陰極型七段顯示器來做，如下圖9所示。

CD 4511（或MC 14511）為具有閘門之BCD至七段顯示器解碼、驅動裝置。其輸出源流（Current source）約25 mA，輸出灌流（Current sink）之能力則很小。在 $V_{DD}=5$  V之場合限流電阻 $R_1$ （共七個）之值一般可取為150 Ω～220 Ω，本電路中取200 Ω。

上面之各種脈波源及邏輯開關之輸出處，皆接有一CD 4049反相器為緩衝級（邏輯開關本身即由4049反相器組成），其目的即為增加扇出能力，以能直接推動TTL或DTL IC。

在一般之實驗器中，由於實習者之疏忽，常有在邏輯開關輸出為Hi而不慎將其短路之情形。此時若輸出端短路之時間過長，4049即易被燒燬。因此在這特提出一對策以為實作時之參考。

為了防止因輸出短路而燒燬IC，我們可選用74C 906（open drain n-MOSFET buffer）或74C 907（P-MOSFET buffer），並接成如下圖作為輸出級。

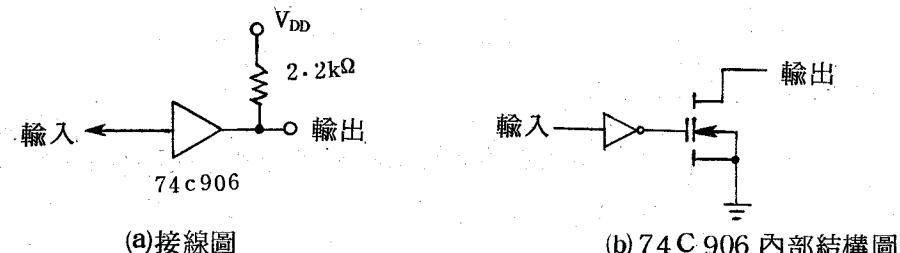


圖9 以74C 906 open drain n-channel buffer作輸出緩衝級之接法

於輸出為Hi時，若不慎短路，則將有一 $V_{DD}/2.2k$ 之電流流經上拉電阻（2.2 kΩ），不影響74C 906，故它具有短路保護作用。上拉（pull up）電阻之值，事實上2 kΩ～10 kΩ皆為適當值。

根據規格表當 $V_{CC} = 4.75$  V， $V_{out} = 0.5$  V時，典型之Fan out電流約8 mA，而當

$V_{CC} = 4.75 \text{ V}$ ,  $V_{out} = 1.0 \text{ V}$ 時，則約為-12 mA，故74C906具有比4049或4050更強之推動能力，它至少可以在適當之邏輯準位工作下直接驅動10個以上之RTTL輸入。（雖然典型Fan out電流只有8 mA，但實際上皆比此值要高）。

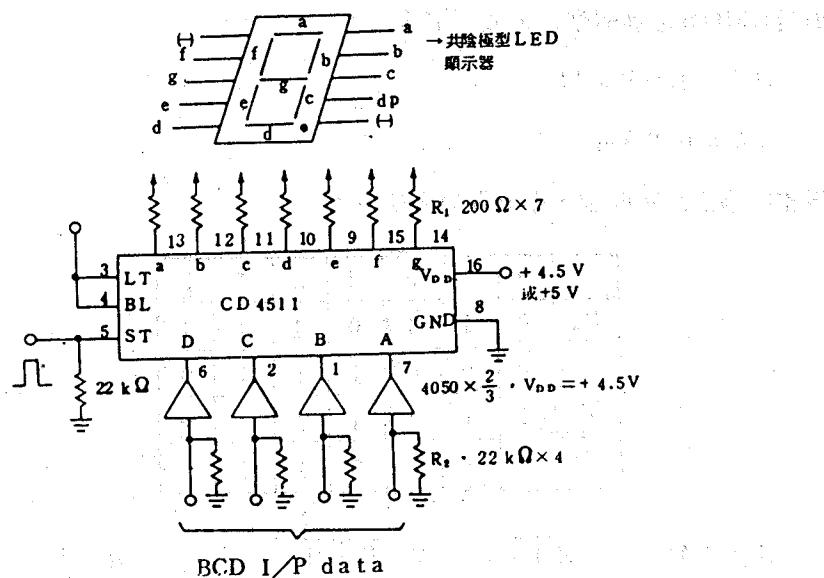


圖10 附有閘門、解碼、驅動之七段顯示器

圖9電路，於實驗器中為六個一組，各ST（STORE，4511之第5腳）接在一起，同步控制（Hi動作）。

為了使顯示器之亮度於 $V_{DD}$ 變化時保持一定，CD 4511之電源加恆定之4.5（或5）V，而其BCD數碼輸入端再接一級4050當作電壓移位器。如同圖8之原理，4050之電源亦接4.5V。

$R_2$ 電阻為避免輸入端浮接而並入者，如前述，其阻值可為 $1\text{k}\Omega$ 至 $100\text{k}\Omega$ 間之任意值。

此外，其陰極LED顯示器之兩個負極有些產品是不相通的，此時應將其接在一起。

## 2 - 7. 邏輯測棒電路之設計

邏輯實驗器上，測試棒是必備之附件。於CMOS系統中，它對 $H_i$ 及 $L_o$ 準位之認定，需能隨 $V_{DD}$ 之變化而調整。而DTL及TTL系統中，由於電源固定，故 $H_i$ 、 $L_o$ 準位之判認較為單純。

邏輯測棒對於各情況之顯示要求如下：

①  $H_i \rightarrow H$

③ 脈衝列  $\rightarrow$

②  $L_o \rightarrow L$

④ 高阻抗或浮接或介於 $H_i$ 、 $L_o$ 電位間  $\rightarrow$

對於DTL及TTL之 $H_i$ 、 $L_o$ 準位如下定義：

$H_i = 2.25$  V以上

$L_0 = 0.8$  V以下

對於CMOS之邏輯準位則如下定義：

$$H_i = 0.7 V_{DD} \text{ 以上}$$

$L_o = 0.3 V_{DD}$  以下

根據上述之顯示要求，作成真值表如下：

	a	b	c	d	e	f	g
H	0	1	1	0	1	1	1
L	0	0	0	1	1	1	0
O	1	1	1	1	1	1	0
P	1	1	0	0	1	1	1

由上表知： $a = \overline{H + L}$        $d = \overline{P + H}$        $g = P + H = \overline{d}$

$$b = \bar{L} \quad e = "1" (= 5 V.)$$

$$c = \overline{P + L} \quad f = "1" ( = 5 V )$$

另外，以 DTL、TTL 及 CMOS 之邏輯準位定義，以電阻分壓網路來作電壓參考電路，送至 LM 339 比較器作為比較  $H_i$ 、 $L_o$  之標準。而 TTL 及 CMOS 不同電路系統之場合，則以一開關來切換。當開關 ON 時，為 TTL/DTL 系統，OFF 時則為 CMOS 系統。

整個電路如下圖（圖11）所示，注意此電路有二個電源系統，由於LM 339電壓為固定

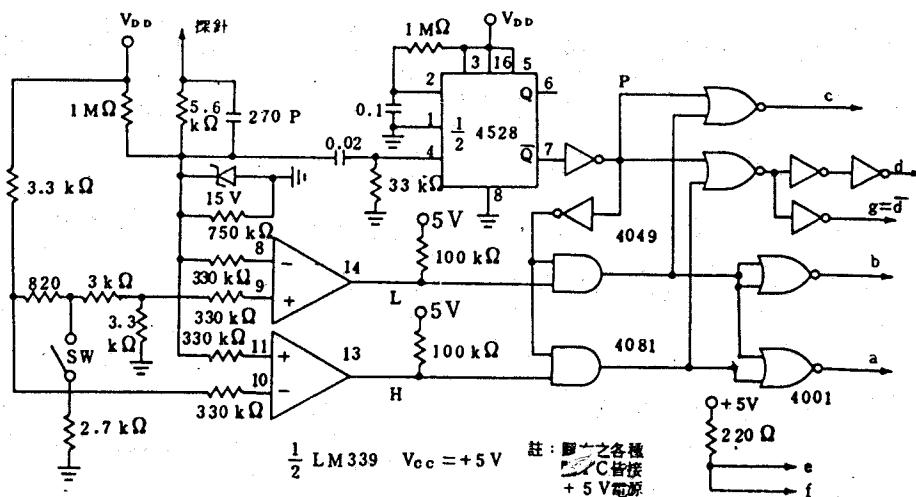


圖 11 邏輯測棒電路

之 5 V，故其輸出亦為固定之 0 及 5 V，可直接與其後加 + 5 V 之間電路界面。此邏輯測棒可以在 3 ~ 15 V 電壓範圍內，準確地測出 CMOS 電壓狀態。

4528 為可重複觸發之單穩態復振器，當其被觸發時 Q 為 H<sub>i</sub>， $\bar{Q}$  為 L<sub>o</sub>，其時間由 R, C 時間常數來決定。當  $\bar{Q} = L_o$  ( $Q = H_i$ ) 時，兩個 4081 AND 閘之輸出皆為 L<sub>o</sub>，不管 LM 339 第 13 及 14 脚之輸出狀態如何。如此才能確定此時只有 P 輸出（即 4528 之 Q）為 H<sub>i</sub>，否則當探針之待測輸入為一脈波列時，H 及 L 之輸出輪流為高電位，而 P 輸出亦為高電位，會使探棒之指示呈現不穩定現象。本電路 R C 元件數值之安排，使待測脈波頻率高於 10 Hz 時，測棒之顯示為  (Pulse, 脈波之意)。

輸入端有一 15 V 之 Zener 二極體作為過電壓之保護。輸入阻抗在直流工作時有數百 k $\Omega$ ，足夠作數位電路實習量測之用。

## 2 - 8 電源供給電路

電源供給電路應有兩組，一組為固定 5 V，另一組為 3 ~ 15 V (或 18 V) 可調，電流大約皆為 1 至 2 A 即可。

+ 5 V, 1 A 電源可用 LM 309 k $\Omega$  電壓調整器 IC 來做。其輸入電壓為 7 ~ 25 V，最高絕對額定則為 35 V，可用一個具有 12 V<sub>ac</sub> 及 1.2 A 次級之變壓器經整流濾波後得之。

309 k $\Omega$  之輸出為 1 A 及 5 V 直流，且輸出端有短路保護裝置。

可調電源以 - LM 741 運算放大器為主體。輸出端之電壓取樣電路 (50 k $\Omega$  VR 及 12 k $\Omega$  電阻) 將輸出之電壓變動輸送至 741 第二腳輸入，以便與由 1 k $\Omega$ , 2.2 k $\Omega$ , 220  $\mu$  10 電容及 3 V 濟納二極體組成之電壓參考電路作比較。

741 將上述比較之結果送出（第 6 脚）以調節功率控制元件 (2N 3569 及 2N 3055 組成之達靈頓對) 之電流。另外以一跨於 741 輸出及電源供給輸出端之 2N 3569 電晶體當作過電流保護，當流過 0.6  $\Omega$  / 1 W 電阻之電流超過一 A 時，此 NPN 電晶體之 BE 即能獲得足夠之順偏電壓而導通。此電晶體一旦導通，功率控制元件之基極電流便銳減，而使輸出電流能維持於固定之要求值內。

LM 309 K 及 2N 3055 等溫度較高之元件，應該加上散熱片，兩者之散熱片可以共用。

整個電源供給電路如下圖 12 所示。

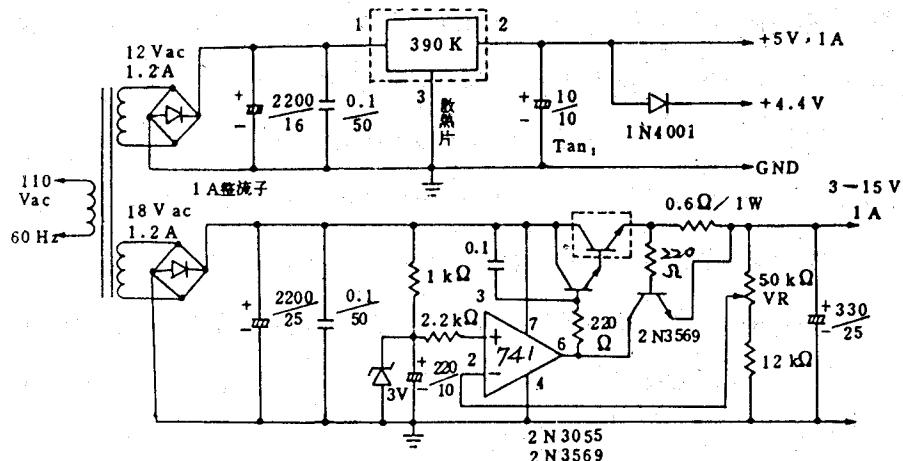


圖 12 電源供給電路

### 3. 各部份電路之製作

#### 3. - 1 主機板之製作

本機器之實製可分成若干部份來完成，各部份電路經歸類後可洗在同一塊 PC 板上。

主機板電路可括入邏輯測棒，各種脈波源，邏輯開關等電路。製作時儘量以單面為主，若需雙面印製電路，可選擇有雙面銅箔之玻璃纖維板，此種板應力較大，較不易斷裂。

元件之安排應該有一適當之距離，以便將來拆修時方便。另外在製作數位系統電路時為了避免產生尖波 ( Spike )，常需在 IC 之級間加裝尖波吸收電容 ( Despike capacitor )，這些電容在一般電路中是沒有示出的，必須靠經驗於實際之 PC 板設計時予以加入。通常在 Hi 、 Lo 準位變換激烈之振盪電路、或激發電路…等處，這些電容是非常需要的。它的數值通常約  $0.1 \mu F$  左右，有關這方面之詳情請參閱 CMOS COOKBOOK 第 1 章。

依照本文所述作成之主機板如下圖 12-a 所示。

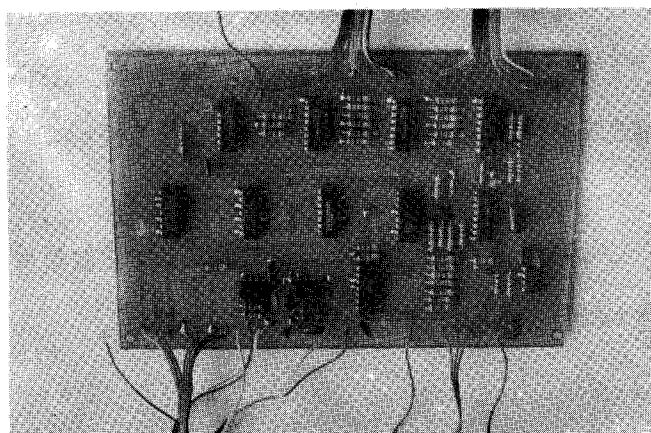


圖 12-a

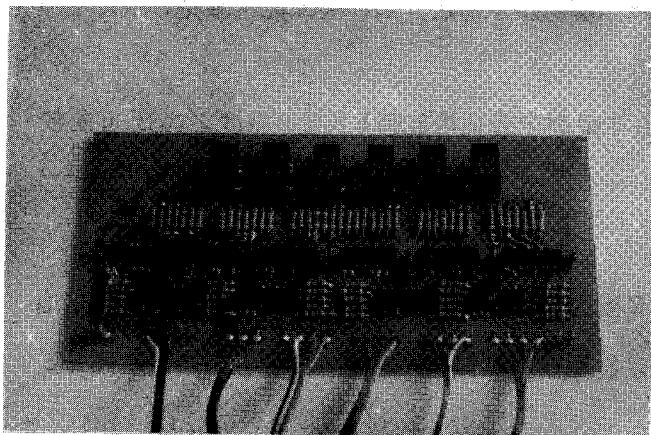


圖 12-b

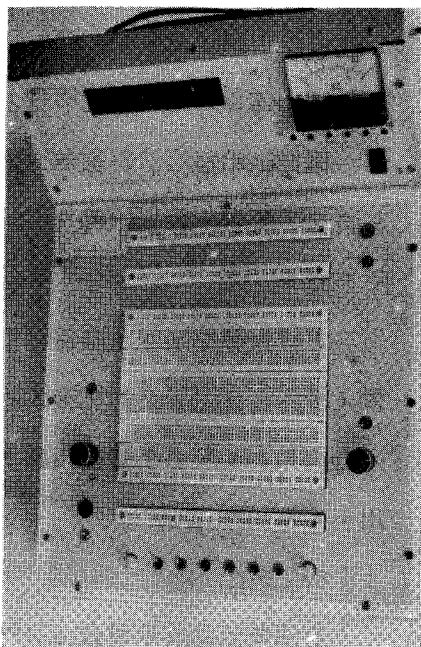


圖 12-d

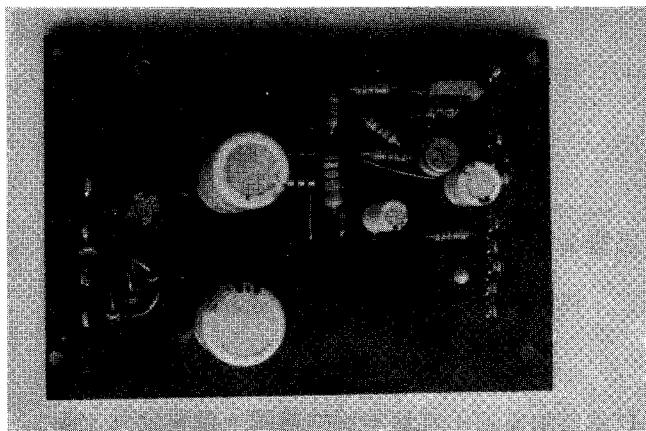


圖 12-c

### 3-2 七段顯示器之製作

在本文介紹之邏輯實驗器中，六個顯示器可以放在同一塊長方形之 PC 板中，如圖 12-b 所示。將來裝配在面板上六個一排，外面在加一層深茶色或深紅色之壓克力板，看起來即很清晰且漂亮。

LED 顯示器之限流電阻可考慮選用  $1/2W$  者，其排列不要太緊密，因其本身溫度較高。由於 LED 顯示器較易損壞，可考慮加裝腳座。此外，CD 4511 IC ( NS 產品 ) 亦較易故障，可考慮採用此 IC 品種廠家之第一來源 Motorola MC 14511 IC 。

### 3-3 LED 指示燈及測棒顯示電路之裝製

這兩部份電路可裝於同一 PC 板上，LED 指示燈六個（或八個）排成一列，其下方則

為測棒指示器，如圖 12-d 面板右下方所示。測棒顯示器最好加一層深紅色壓克力板以增加清晰度及美觀。

由於本電路之 LED 指示燈只加 +4.5 V 電壓，若使用紅色 LED，亮度之對比可能較差，可改用綠色之 LED。

#### 3 - 4 電源供給電路之製作

電源供給器屬於直流放大型電路，PC 板之設計應加以注意。接地點最好能以一點接地法為之，所謂一點接地就是各個部份電路之接地線均單獨留一線路拉至濾波電容之負端，互不干擾。

PC 板銅箔於正、負電源輸出端（或未調整之電壓輸入端）寬度應該留大一些。一般而言，1 A 電流之線路其寬度大約為 1 mm。

為易於裝配各主要輸出點最好以鋸片接上，且 PC 板上留有說明，將來配線時可直接接出，且易於辨認。

#### 4 全機之裝配

整部機器之外型可自由設計，圖 12-d 為筆者自行設計，並請廠商打製之樣式。操作面板上之各開關、旋鈕、及萬用插線板上之信號、資料皆應標示清楚，如同前方斜立之顯示面板一般。

各部份電路間最好皆以彩虹線帶來配線較為整齊美觀，且易於檢修辨認。邏輯開關、各種脈波源及顯示板上各待顯示之資料輸入，最好皆以萬用插線板接出或接入，如圖 12-d 上方二個及下方一個長條形萬用插線板所示。萬用插線板於裝配時，不需相通之部份應於內部切開，然後各部份再分別接線經由面板上預留之圓孔拉出。

電源供給之導線應使用足夠安培數之較粗導線作配線。以一三段開關（操作面板左方最上面那個）來作切換，切至下方，所有電源皆為固定之 +5 V，且測棒為 DTL/TTL 系統（開關使用雙連）；切至中間則表示  $V_{DD}$  OFF，以便 CMOS 系統拆接電路之用；切至上方，則為 CMOS 系統，且  $V_{DD}$  為可調。 $V_{DD}$  之調整由面板右下方之可調電阻為之。

$V_{DD}$  數值應加一錶頭顯示，且此錶頭最好能指示電壓或電流（以一開關來切換）。錶頭本身則應加上保護電路（過壓或過流）。

如上所述各部份重要電路之裝配即告完成。最後，面板上加一層壓克力板，以增加耐磨性及美觀。

## 後記

本文所述電路之設計、製作皆在民國七十一年七、八月間完成。其間蒙林學儀、齊家慶、林水春三位老師之大力支持、幫忙，在此謹致最大謝忱。

目前四十部機器已全數完成，並納入電子工程科數位系統實驗器材中使用。望它們能對吾校勤益工專及衆多莘莘學子有所助益。