

紗錠伸撚張力控制器之研究

郭秋田

摘 要

傳統的伸撚控制器係用光電原理，借重一張打孔的大卡片，慢慢地將資料輸入後，轉換成控制信號輸出，因有許多缺點，所以決定以軟體控制的微電腦控制器取代之。

一、伸撚張力控制器設計理論

1—1 引言

紡織工業目前為我國所發展的重點工業之一。而紡織成布的紗，須先將之捲繞成紗錠，以供紡織機使用。目前紡織工廠所使用的伸撚控制器皆為外國製。不僅控制器體積龐大，耗電量多，價錢昂貴，且時間久後容易老化，維修不易，影響生產。

隨著微處理機的發展，不僅價格越來越便宜，且亦廣泛地應用於各種控制的電路上。微電腦的伸撚張力控制器係以微處理機來處理每一控制過程所須的資料，而將之轉換成控制所須的輸出信號，如此不但縮小控制器體積，控制的功能精密確實，且可程式化，價錢亦比目前所使用的控制器便宜很多。最重要的是多加了一項擺動張力的控制，使紗錠的各部份皆有相等的張力，如此捲成的紗錠織成布後，將使得布的品质更好。

1—2 伸撚張力控制器的基本理論

每一台紗錠成型機可帶動94錠紗錠，而紗錠的轉動係由直流馬達所驅動。直流馬達所須的類比控制電壓若愈高，則直流馬達轉速愈快。伸撚張力控制器所輸出的類比電壓即是用以控制這些紗錠的轉速快慢，以獲得均勻的張力。

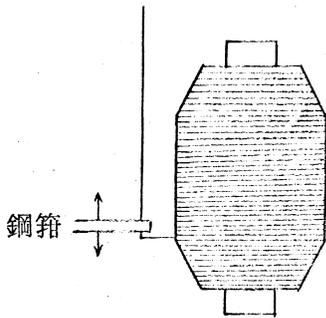


圖 1—1

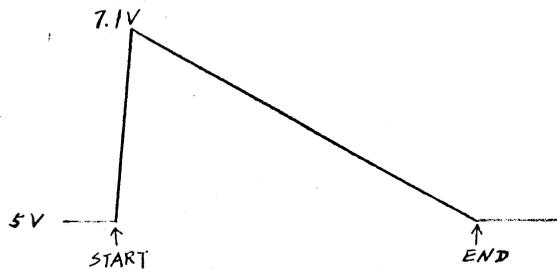


圖 1—2

紗錠的成型如圖 1-1 所示。由上方拉下的紗，經由一上下擺動的鋼筘牽引後，上下均勻地纏繞於紗錠上。因為紗錠愈捲愈粗，因而紗錠的轉速須愈來愈慢。（紗錠若以等速旋轉，則愈外圍的紗所受到的張力將愈大，如此將影響紗的品質）。因而帶動直流馬達所須的控制信號即如圖 1-2 所示。未 START 前維持一小電壓，使馬達暖機運轉，START 按鈕按下後，於極短的十秒鐘內，使電壓上升至最大值。在結束前，隨著紗錠的旋轉，使其電壓慢慢下降。這段時間即為成型一紗錠所須的時間，看紗錠的粗厚而須數小時。此部份的電壓在以後我們的分析將稱它為 PATTERN 電壓。

PATTERN 電壓雖可解決由於粗細所造成的張力問題，但經深入的分析後，却發現鋼筘的上昇和下降仍然存在有張力的差異。原因是鋼筘的下降時，紗絲受到鋼筘和紗錠的牽引，比起鋼筘上昇時（此時鋼筘對紗絲沒有牽引的力量）的張力為大，因而產生上下的不均勻。

為了解決這個問題，若能在鋼筘下降時，使紗錠的轉速稍慢。而在鋼筘上昇時，使紗錠的轉速稍快。則能平衡其上下的張力差。因而考慮在 PATTERN 的電壓之上加上一擺動（VIBRATION）的小電壓，而此擺動電壓的振幅大小，即決定於上下所須的張力差。其合成的控制信號則如圖 1-3 所示。

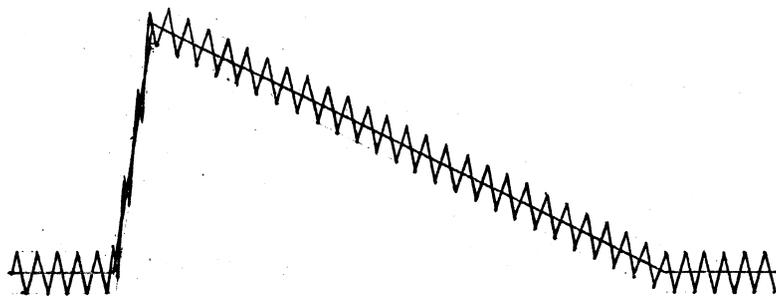


圖 1-3

1-3 傳統控制器和微電腦控制器的比較

傳統的張力控制器除了有前面所分析的缺點以外，最大的缺點為僅能輸出 PATTERN 的電壓，也就是說僅能解決粗細的張力差問題，而無法解決上下的張力差問題。

若用硬體的方式來產生擺動電壓以加到 PATTERN 上，則很不容易達成。而改用軟體控制的微處理機來處理資料，則硬體電路可用簡單的 D/A 轉換電路完成，如此不但有 PATTERN 電壓，亦加上了擺動電壓。

二、微電腦控制器系統之分析及建立

2-1 物理參數和微電腦控制器所須參數之轉換

控制器所須的 PATTERN 電壓、時間及電壓斜率的變化，原先係存於一打孔的大卡片上，而由讀卡機將這些資料逐次而緩慢的讀入控制器內。

微電腦控制器則將 PATTERN 的電壓分成爲好幾個段落 (SECTION)，最多爲10個段落，使其更具彈性。卡片上的資料則以 2716 的 EPROM 取代，以消除讀卡機的機械動作。而每段落的電壓初始值、終止值、時間皆轉換成二進制後存於 EPROM 內。

由於微處理機的輸出爲數位信號，經由 D/A 轉換器後的輸出類比電壓爲一階階的改變，和真正應輸出的電壓尚有誤差，因而我們須加以補償，以免累積的誤差愈來愈大。且因每段落的時間可以很長，即使經過一、兩次的補償，時間長後仍然有累積誤差。因而在每段落的補償值，我們總共取了十次的補償。補償的原理將在第四章第二節 (輸出電壓的計算) 中加以詳盡地說明之。

PATTERN 的資料除了以上所分析的以外，尚須知道正在輸出的段落係第幾段落？ (以判斷 PATTERN 是否結束) 以及此段落係上昇亦或下降？ (以作爲段落電壓增量，減量及補償的依據)。PATTERN 的電壓共分爲幾個段落？

擺動電壓所須的資料則爲擺動電壓的週期 (表示一週的結束)， $T/4$ (擺動至峯點)， $3T/4$ (擺動至谷點)，擺動電壓的振幅，每階電壓的變化量。由於擺動時間很短暫 (僅數秒鐘)，因而其補償值僅取 5 次的補償。

另外，我們還須知道每一階的電壓改變，須要有好多時間？因硬體電路我們係提供一 0.1 秒的信號，以作爲計時的基準。因而每一階的電壓變化最快爲 0.1 秒。此一階所須的時間，我們稱其爲時間單元 (TIME UNIT)。

2-2 微電腦控制器之硬體

微處理機及記憶：採用 Z-80 CPU，一個 2716 的 EPROM 儲存程式，一個 2716 的 EPROM 以取代卡片儲存資料，一個 4116 的 RAM 以作爲資料的處理儲存用。

輸入、輸出：採用 Z-80 PIO，配合 RESISTOR LADDER 的 D/A 轉換器，將 PIO 輸出的數位信號轉換成所須的類比信號輸出。

中斷控制電路，則由電源的 60 HZ，經整形、除頻後，得到每 0.1 秒的一個脈波，以作爲時基的基準。

另外，須有電源供應，CLOCK 的產生，RESET 的電路等。

2 - 3 微電腦控制器的軟體

軟體分為兩部份：AIM65 的 BASIC 程式，及 Z - 80 的組合語言程式。

BASIC 程式，由於其處理資料的運算很方便，且適合作十進制資料的處理。因而在 2 - 1 節中所討論的物理參數和微電腦控制器所須參數的轉換，完全交由 AIM - 65 內的 BASIC 程式來處理。轉換後的資料，則將其燒入 2716 的 DATA ROM 內，以供組合語言使用。

組合語言程式，則負責將 DATA ROM 內的資料，轉換成所須的 PATTERN 加 VIBRATION 的電壓，並作各種必要的判斷，以作適當的處置。

三、硬體電路

3 - 1 簡 介：

本機的製作在硬體電路方面力求簡化，而將所有的工作，儘量以軟體程式來完成。其方塊圖，如圖 3 - 1 所示。

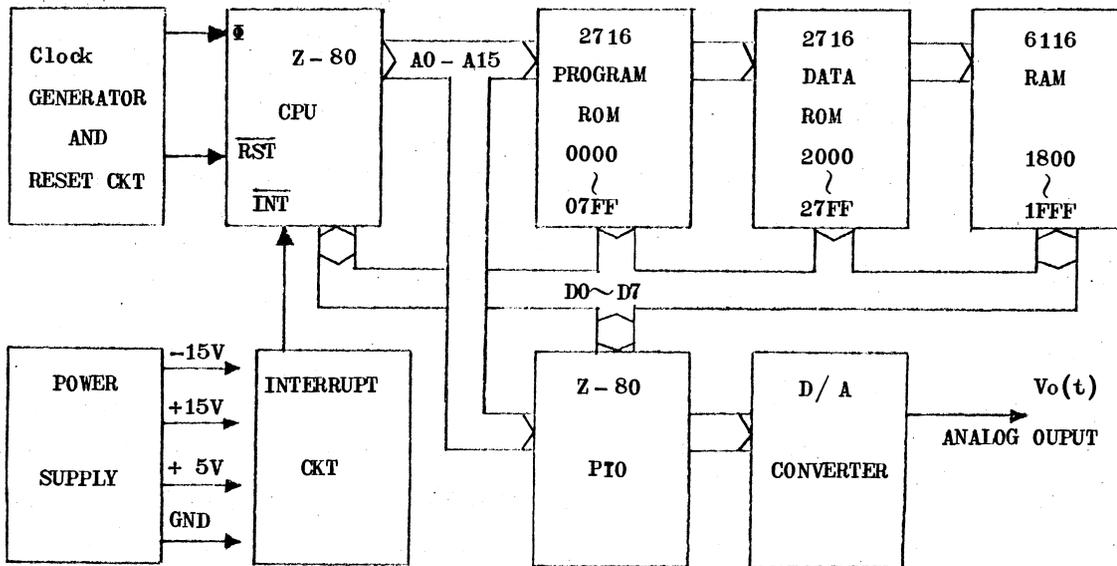


圖 3 - 1

3 - 2 硬體規格

(1) 中央處理機：

採用 Z - 80 CPU ，具有 158 種指令與 2.5 MHZ 之最高執行速度。但目前本機採用 1.79 MHZ 之執行速度。

(2) ROM區域：

單電源 + 5 V 之 2716 × 2 ，區分為 PROGRAM ROM 及 DATA ROM ，共有 4 K BYTE 位址。PROGRAM ROM 的位址為：0000 ~ 07 FF ，DATA ROM 的位址為 2000 ~ 27 FF 。

(3) RAM區域：

單電源 + 5 V 之靜態 RAM 6116 ，共有 2 K BYTE 位址，其位址為 1800 ~ 1FFF 。

(4) I / O PORT：

可程式規劃的 Z - 80 PIO ，有兩個 I / O PORT 共 16 條 I / O 線，I / O 位址：80 ~ 83 H 。

(5) D / A 轉換器：

採用 $\mu A 747$ ，RESISTOR LADDER 的 D / A 轉換方式，有十個 BIT 的數位輸入，輸出類比電壓為 0 ~ 10V 。

(6) 中斷控制電路：

利用電源 60 HZ 的頻率，經過除頻電路後，得到每 0.1 秒一次的中斷控制信號。

(7) 系統 CLOCK 及 RESET 電路：

3.58 MHZ 晶體振盪，經除 2 後約為 1.79 MHZ ，週期為 0.56 μS 。

(8) 電源供應：

110 V 之交流輸入，輸出為 5 V ，1 A 。 $\pm 15 V$ ，500 mA 。

(9) 控制開關介面：

另有三個微動開關及一個按鈕開關連接至 PIO 。此部份未畫於 3 - 1 之方塊圖中。

3 - 3 硬體電路分析：

(1) 系統計時脈波產生：

石英振盪晶體採用 3.58 MHZ 的振盪頻率，由 U_{3a} ， U_{3b} 的 74LS 14 產生振盪，此 3.58 MHZ 的信號再送到 U_{2a} (74LS 14) D 型正反器的除頻電路，其輸出 $3.58 \text{ MHz} \div 2 = 1.79 \text{ MHz}$ ，做為 CPU 之系統計時脈波。其電路如圖 3 - 2 所示。

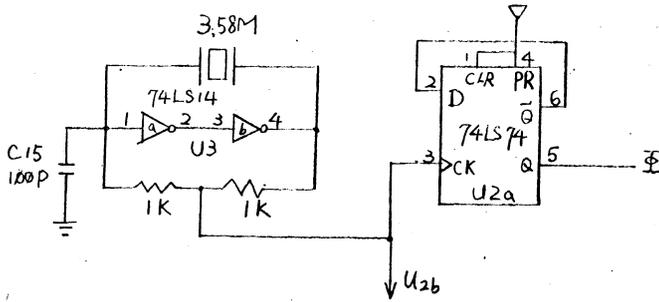


圖 3 - 2

(2) RESET 信號之產生：

如圖 3 - 3 的電路，R4，C9 之 47ms 時間常數使 U_{2b} (74LS14) 之 D 輸入為指數函數上昇，當上昇至 U_{2b} 之 V_{IH} 電壓後，經 CLOCK 信號同步後，產生 \overline{RST} 之信號，其波形如圖 3 - 4 所示。因而亦有 POWER UP RESET 的功能。

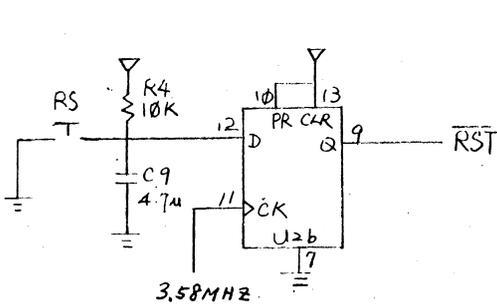


圖 3 - 3

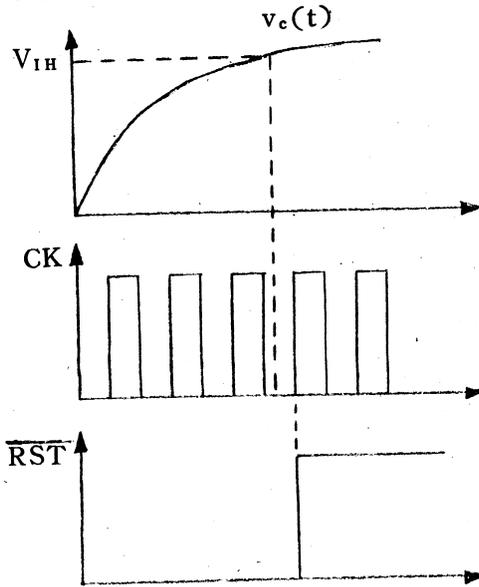


圖 3 - 4

(3) 記憶空間定址：

CPU 之 \overline{MREQ} 與 A_{15}, A_{14} 經解碼器 U_{5a} (74LS139) 解碼出 $1 Y_0$ ($A_{15} = A_{14} = 0$) 之信號，再將此信號與 A_{13}, A_{12} 經 U_{5b} (74LS139) 解出三組控制輸出，當 $2 Y_0$ ($A_{13} = A_{12} = 0$) 時，選擇 U_6 之 PROGRAM ROM，因此 U_6 所佔的記憶空間

為 0000 ~ 07 FF ; 另外 2 Y₂ (A₁₃ = 1 , A₁₂ = 0) 時選到 U₇ 之 DATA ROM , 因此 U₇ 所佔記憶空間為 2000 ~ 27 FF 。 U₆ 與 U₇ 各有 2 K BYTES 之位址空間。

U₈ 為靜態 RAM 6116 , 其位址的選擇係由 U_{9a} (74LS139) 的解碼輸出 Y₃ 控制 (A₁₅ = A₁₄ = A₁₃ = 0 , A₁₂ = A₁₁ = 1) , 因而 U₈ 之位址為 1800 ~ 1 FFF 共 2 K BYTES 。 此部份之電路如圖 3 - 5 所示。

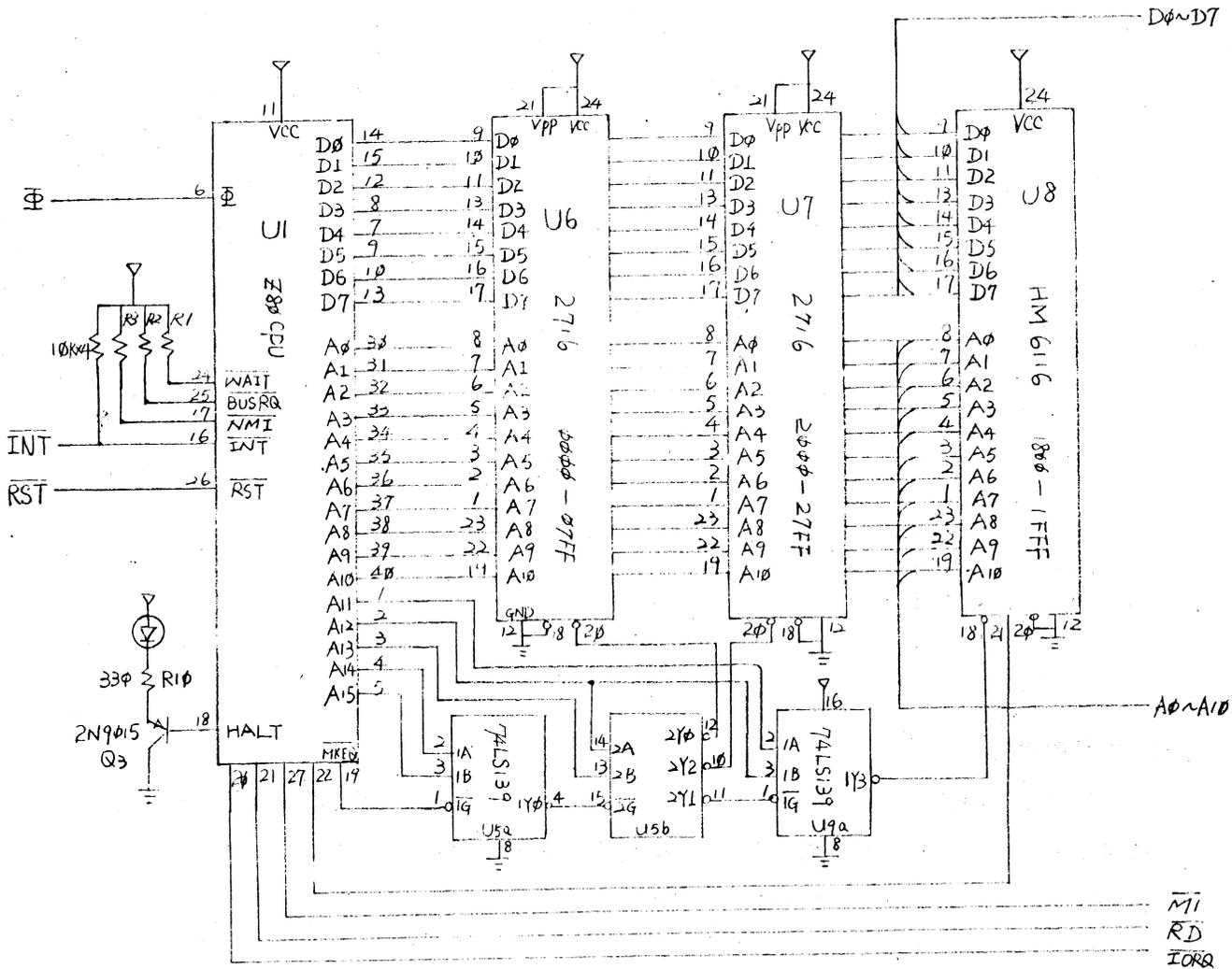


圖 3 - 5

(4) 輸入輸出定址：

如圖 3 - 6 所示為 PIO 的定址電路，CPU 之 IORQ，A₇，A₆ 經 U_{9b} (74LS 139) 之解碼，得到 2 Y₂ (A₇ = 1 , A₆ = 0) 以控制 PIO CE 。 CPU 之 A₁，接至 PIO 的 C/D SEL，A₀ 接至 B/A SEL，因而 PIO 的位址分配如下：PORT A

DATA (80 H) , PORT B DATA (81 H) , PORT A CONTROL (82 H) , PORT B CONTROL (83 H) 。

位址線並未完全解碼，僅A₇, A₆, A₁, A₀ 為有效位址，A₅ ~ A₂ 為DON'T CARE。因而凡是A₇, A₆, A₁, A₀ 相同的位址均為同一 I/O 位址。

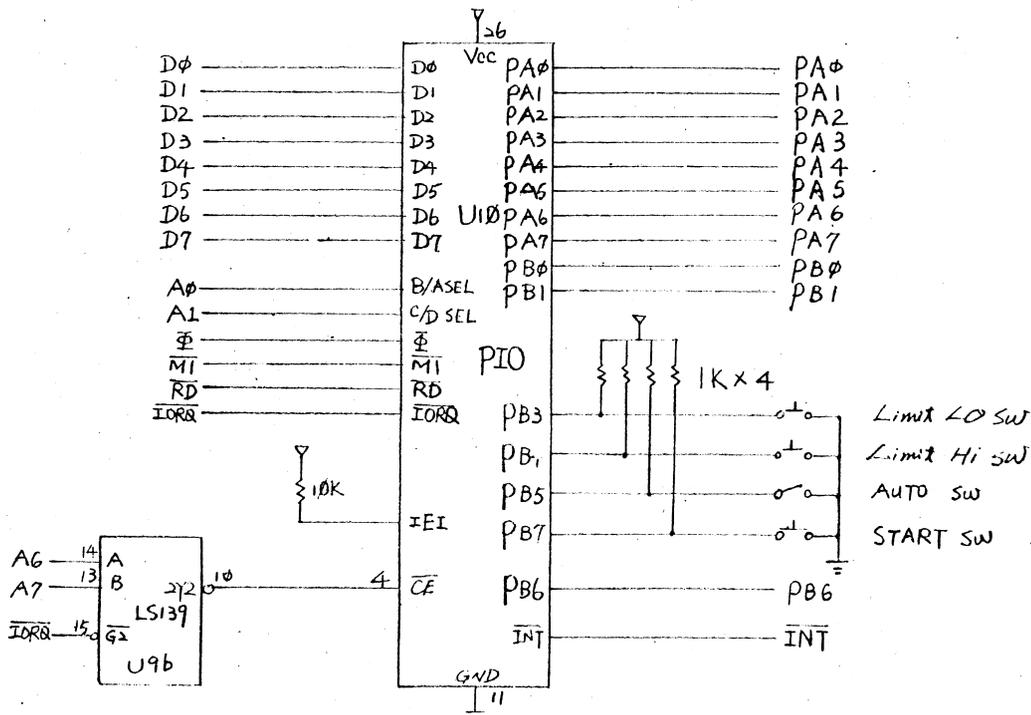


圖 3 - 6

(5) 中斷控制電路：

為了簡化電路，因而所須的每 0.1 秒一次的中斷控制信號係由電源60HZ的正弦波，經過整形為方波後，再經 7492 除頻後，得到週期為 0.1 秒的方波，而中斷要求係透過 PIO 才發給 CPU 的。其電路圖，如圖 3 - 7 。

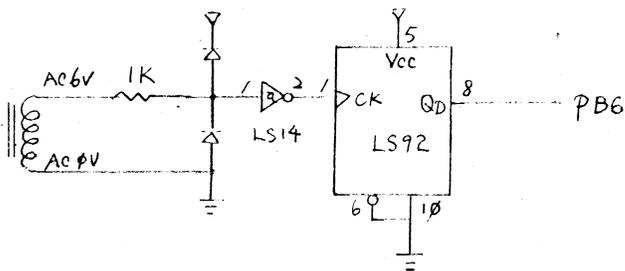


圖 3 - 7

(6) D/A轉換器：

如圖 3 - 8 所示為RESISTOR LADDER的D/A 轉換器。此D/A轉換器的輸入為10 BIT，PB1 為最高位元，而PA0 為最低位元，PA0~PA7及PB0，PB1 係由PIO輸出，若PB1 輸出5V，則於U_{11a} (μA747) 的輸出端將有-5/3V。若PA0 輸出5V，則於U_{11a} 的輸出端將有-5/1536V。每一個BIT的WEIGHT如下：

PB1 : -5 / 3 V	PA4 : -5 / 96 V
PB0 : -5 / 6 V	PA3 : -5 / 192 V
PA7 : -5 / 12 V	PA2 : -5 / 384 V
PA6 : -5 / 24 V	PA1 : -5 / 768 V
PA5 : -5 / 48 V	PA0 : -5 / 1536 V

若10 BIT皆輸出0V，則U_{11a} 的輸出端將為-0V。若10 BIT 皆輸出5V，則U_{11a} 的輸出端將得到近-10/3V。

而類比輸出的最大電壓必須為+10V，因而U_{11b} 的μA747 負責把電壓倒相，並放大三倍。VR 係作放大倍數的調整，Q₁，Q₂ 的電晶體係用來使V_o 的類比電壓推動能力增加。100Ω 電阻則用於輸出短路的保護。0.1μ 的電容則用來消除類比輸出電壓的一階階上升電壓跳動，而使得類比電壓的改變為平滑的改變。

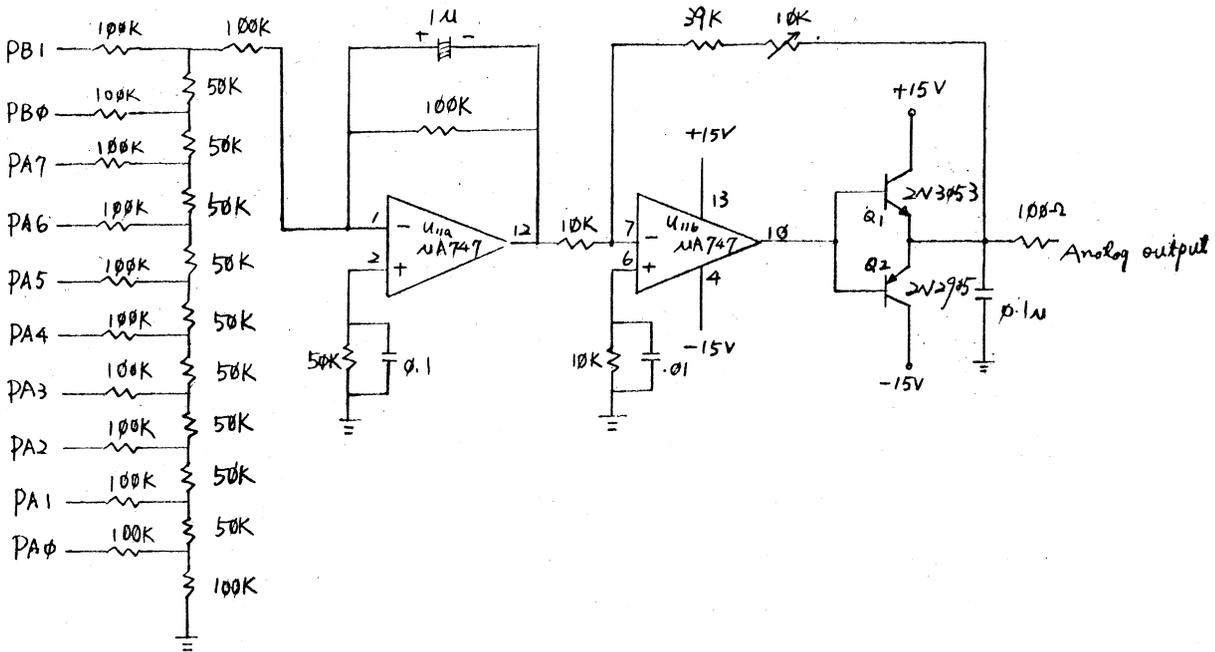


圖 3 - 8

由以上的分析可知，類比輸出電壓由 0 V ~ 10 V 可區分為 1023 階（10個 BIT 皆輸出高電位，在十進制為 1023 ），因而此電路的輸出電壓解析度，為每一階最小為 $10V / 1023 \approx 9.78 \text{ mV}$ 電壓。

(8) 電源供應：

圖 3 - 9 為電源供應的電路，分為 +5 V 及 ±15 V 兩部份。+5 V 的供應電壓係經過 LM309 K 的穩壓 IC 。將橋式整流濾波後的電壓加以穩壓輸出，最大輸出電流為 1 A ，並有輸出過載保護。

±15 V 部份，則經橋式整流後，經 7815 得到 +15 V ，經 7915 得到 -15 V 後，供應 D / A 轉換器使用。

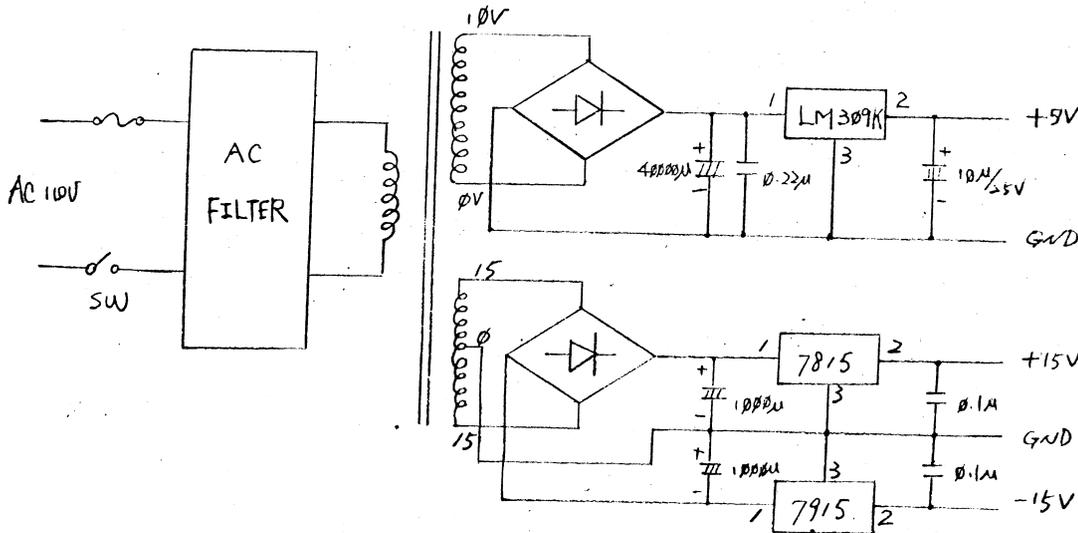


圖 3 - 9

(9) 控制開關介面電路

連線至 P B 7 的按鈕開關（ START ），係用以將類比輸出電壓按照所設定的資料開始改變。

連接至 P B 5 的微動開關（ AUTO / SW ）若置於 OFF 位置，則類比輸出的擺動（ VIBRATION ）電壓，則按照所設定的資料，時間達到所設定的四分之一擺動週期（ $T / 4$ ），則自動改變為往下擺動。若達到 $3 T / 4$ 時間，則自動改變為往上擺動。此開關若置於 ON 位置，則電壓的上昇有上限的微動開關控制，使其下降。同樣地，電壓的下降亦有下限的微動開關控制，使其上昇。

連接線至PB 4的微動開關(Hi SW)，係AUTO/SW 開關置於SW位置時，方始有作用。此時擺動(VIBRATION) 電壓上昇時，機具須接觸到Hi SW的上限微動開關時，電壓方始下降。而下降的電壓使機具接觸到接於PB 3的Lo SW下限微動開關時，VIBRATION 的電壓才開始再上昇。

四、BASIC軟體程式分析

4-1 簡介：

BASIC的程式係在AIM-65 的機器執行。將每一個段落(SECTION)的開始電壓，開始時間，及擺動的VIBRATION 電壓及週期輸入後。可選擇是否作最後檢查？若在檢查過程中發現資料有錯，則可再加以修改。直到資料都檢查正確後，程式繼續執行，

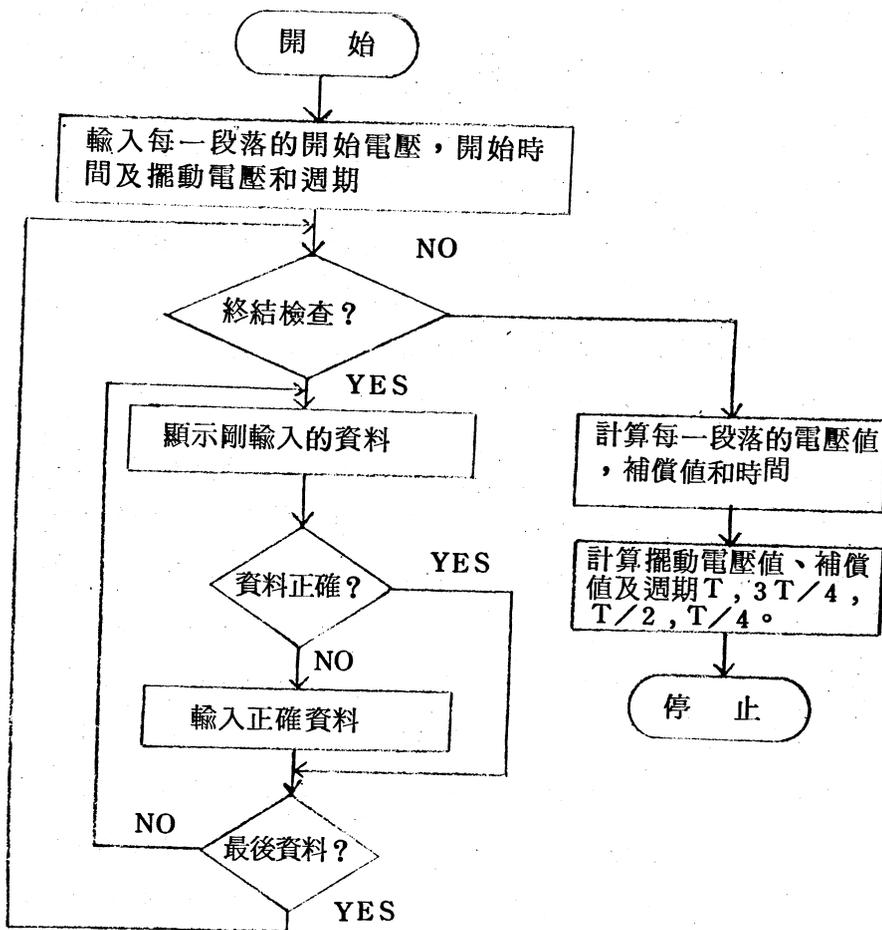


圖 4-1

- (1) 將每一個 SECTION 的電壓值及補償值轉換成 D/A 轉換器所須的二進位值。
- (2) 將每一 SECTION 所須的時間轉換成所須的中斷次數 (每 0.1 秒中斷 CPU 一次)。
- (3) 將 VIBRATION 電壓及補償值轉換成二進位值, 且存入適當的 RAM 記憶體內。
- (4) 轉換 VIBRATION 電壓的週期 T , $3T/4$, $T/2$, $T/4$ 成爲所須的中斷次數。其流程圖, 如圖 4-1 所示。

4-2 輸出電壓的計算:

由硬體電路的分析, 可知類比輸出電壓變化最快的爲 0.1 秒, 而每一階最小的電壓變化爲 9.78 mV。

假設由計算得知每一階的電壓增量爲 24 mV, 則我們可以小於 24 mV, 而最接近的 $9.78 \text{ mV} \times 2 = 19.56 \text{ mV}$ 來當作每階的增量, 但如此每階將有 4.44 mV 的誤差量。
 $9.78 \div 4.44 = 2.203$, 若以最小每階 9.78 mV 的增量來補償, 則 2.203 次可補償得無誤差。每次的補償若 0.1 秒, 則我們不可能在 0.0203 秒時加以補償, 因而經過量子化後, 我們在第三次時加以補償。但是經過補償後, 仍有 $4.44 \times 3 - 9.78 = 3.54 \text{ mV}$ 的誤差。在第六次時。雖也加了 9.78 mV 的補償, 但誤差增加爲 7.08 mV。在第九次時。雖也加了 9.78 mV 的補償, 但誤差累增爲 10.62 mV, 顯然地補償不足, 因而在第九次時, 除了原先的 9.78 mV 補償以外, 須再加 9.78 mV 電壓, 以作第二次補償。

補償的計算方式如下所舉的方法:

- 第一次補償: $24 - 19.56 = 4.44$, $9.78 \div 4.44 = 2.203$ (取 3)
 第二次補償: $4.44 \times 3 - 9.78 = 3.54$, $9.78 \div 3.54 = 2.763$ (取 3)
 第三次補償: $3.54 \times 3 - 9.78 = 0.84$, $9.78 \div 0.84 = 11.643$ (取 12)
 第四次補償: $0.84 \times 12 - 9.78 = 0.3$, $9.78 \div 0.3 = 32.6$ (取 33)
 第五次補償: $0.3 \times 33 - 9.78 = 0.12$, $9.78 \div 0.12 = 81.5$ (取 82)
 第六次補償: $0.12 \times 82 - 9.78 = 0.06$, $9.78 \div 0.06 = 163$ (取 163)

第一次補償係每 3 階須加 9.78 mV。第二次補償的 3, 則爲每作 3 次第一次補償後, 須作第二次補償, 因而第 9, 18, 27, 36, ………階 (每 9 的整倍數階), 除了第一次補償的 9.78 mV 以外, 須再加第二次補償的 9.78 mV, 因爲總共加了 19.56 mV。

第三次補償的 12, 則爲每作十二次的第二次補償後, 須作第三次補償, 因而第 108, 216, 324, ………階 (每 108 的整倍數階), 共須加補償量 $9.78 \times 3 = 29.34 \text{ mV}$,

由附錄C的資料可看出第100~107階的誤差量，由於累積的結果，皆大於12mV，至107階時，誤差更達到25.2 mV，因而在第108階時，作了三個補償，總共加了29.34 mV，因而使誤差量一下子降至0.3 mV。同樣的，在第208~215階時，誤差皆大於13mV，而在216階時，經過補償後，使誤差量降為0.6 mV。

同樣的道理，可以分析第四、五、六次的補償。如若第六次補償後尚有誤差，則可繼續計算第七、八、九、十次的補償，對每一段落的電壓補償，本程式僅提供十次的補償，已綽綽有餘。

由補償計算可知，第六次補償的163時已無誤差。也就是說 $3 \times 3 \times 12 \times 33 \times 82 \times 163 = 47636424$ 階時，輸出電壓和實際的電壓剛好相等，然後補償又從頭開始。若以每階最小的0.1秒來計算，則至第六次補償時，所須的時間為 $4763642.4 \text{ 秒} \div 3600 \text{ 秒} = 1323.234$ 小時，時間已經是相當相當長了。但為了防止每次計算所得的補償值都小，所以準備了十次的補償。

同樣由補償的計算可知，未補償前，每階的誤差為4.44 mV，經過第一次補償後，誤差為3.54 mV。經過第二次補償後為0.84 mV的誤差。一直到第五次的補償時，誤差量僅為0.06 mV。至第六次補償時，誤差已經消除。而在補償的過程，若是電壓的上昇，則我們永遠保持輸出的電壓值小於實際的電壓值。

附錄C為此例中，216階的輸出電壓，實際電壓和誤差電壓的值。

4-3 資料結構：

BASIC 程式執行時，首先須輸入電壓變化的總段落數，而總段落在程式內設定為十段內。然後以十進制輸入每一段落的開始電壓和開始時間（包括：時、分、秒）。第一段的開始時間設為0時0分0秒。

接着輸入擺動電壓的振幅，及擺動週期，而擺動週期限定在25秒以下。因週期若大於25秒，則擺動的速度太慢必不合需要。

為了配合組合語言的需求，因而BASIC 程式須將上述輸入的電壓及時間資料，轉換成Z-80組合語言所須的二進制資料，而後存入適當的RAM記憶體內，以便將來燒成ROM後使用。

每一段落的電壓、時間經轉換後，成為32 BYTES的二進制資料。此32 BYTES的資料包括：

- (1 BYTE) 第幾段落的段落數。此 BYTE 的資料用來判斷電壓的變化是否已達最後段落？而要結束。
- (1 BYTE) 此段落的電壓係上昇亦或下降。此牽涉到將來組合語言作電壓補償時，須用加或減來作補償。電壓上昇時為 0，電壓下降時為 1。
- (2 BYTES) 此段落的電壓初始值。因硬體電壓的 D / A 轉換器的數位輸入為 10 BITS，因而須用 2 BYTES 來代替所欲輸出的電壓值。
- (2 BYTES) 每一階電壓變化的變化量。若電壓為上昇，則每階的電壓變化須加上此電壓的變化量。若電壓為下降，則須減除，為了組合語言處理電壓的變化方便起見，因而電壓的變化量和初始值一樣皆設為 2 BYTES。
- (2 BYTES \times 10) 十個補償的量，每一次的補償皆以 2 BYTES 來表示。因每一段落的時間，可能長達好幾個小時，因而採用十次的補償，使其得到更為精確的輸出。若某次補償所算出的補償值大於 2 BYTES 所能代表的 65535，則補償值代以 65535，事實上這個數值已很大，以第一次補償來加以說明之，若以 0.1 秒為每一階的時間單元，則第一次補償須經歷 6553.5 秒，已經接近於兩個小時了。
- (4 BYTES) 每一段落的時間。有用的資料僅有 3 個 BYTES，最高位的 BYTE 固定為 0。同樣是為組合語言處理方便起見，所以定為 4 個 BYTES。3 個 BYTES 的資料能夠代表到 $2^{24} - 1 = 16777215$ 。同樣以最快每階 0.1 秒來變化，則仍可使每一段落的時間長達 466 小時。
- (2 BYTES) 此段落的終止值。事實上此終止值即為下一段落的初始值。

擺動的電壓和週期經過轉換後，亦得到下列的資料：

- (2 BYTES) 時間單元 (TIME UNIT)，代表每一階有幾個 0.1 秒。此資料的高位元 BYTE 固定設為 0，因一個 BYTE 能表示達 255。若一階的變化為 25.5 秒，則在此機上的變化已經太慢了。
- (2 BYTES) 擺動電壓的振幅，為了要和段落電壓作加減的工作，因而亦採用 2 BYTES。
- (2 BYTES) 擺動電壓的每階變化量，用來增減三角波形的擺動電壓。
- (2 BYTES \times 5) 5 次補償的量。和段落電壓一樣，電壓的上昇和下降皆須加以補償。但因擺動電壓的週期都很短，因而 5 次的補償亦已足夠。

(2 BYTES \times 4) 擺動電壓的週期 (T) , $3 T / 4$, $T / 2$, $T / 4$ 各佔用了兩個 BYTES。 $T / 4$ 時，電壓的擺動須開始下降， $3 T / 4$ 時，擺動電壓須開始上昇。

另外有一個 BYTE 用來儲存段落電壓的總段落數。

4 - 4 AIM - 65 的資料記憶體分配

BASIC 程式執行完後，將計算出的資料，置於於下列記憶體位置中，括弧內係以十六進制表示位址。資料的放置爲了配合 Z - 80 的組合語言，皆採用 HIGH BYTE 置於高位址，LOW BYTE 置於低位址的方式。

- 768 (\$ 300) : 時間單元。(2 BYTES)
- 770 (\$ 302) : 四分之擺動週期。(2 BYTES)
- 772 (\$ 304) : 二分之擺動週期。(2 BYTES)
- 774 (\$ 306) : 四分之三擺動週期。(2 BYTES)
- 776 (\$ 308) : 擺動週期。(2 BYTES)
- 778 (\$ 30A) : 擺動電壓的每階變化量。(2 BYTES)
- 780 (\$ 30C) : 擺動電壓的振幅。(2 BYTES)
- 784 (\$ 310) : 段落電壓的總段落數。(1 BYTE)
- 786 (\$ 312) : 擺動電壓的第一次補償。(2 BYTES)
- 788 ~ 795 (\$ 314 ~ \$ 31 B) : 依次爲第二次至第五次的補償值。(8 BYTES)
- 1024 (\$ 400) : 第一段落的電壓起始值。(2 BYTES)
- 1026 (\$ 402) : 第一段落的段落數，因而此 BYTE 固定爲 1。(1 BYTE)
- 1027 (\$ 403) : 第一段落的電壓上昇或下降。(1 BYTE)
- 1028 (\$ 404) : 第一段落每一階電壓變化的變化量。(2 BYTES)
- 1030 (\$ 406) : 第一段落的第一次補償。(2 BYTES)
- 1032 ~ 1049 (\$ 408 ~ \$ 419) : 第一段落的第二次至第十次的補償值。(18 BYTES)
- 1050 (\$ 41A) : 第一段落的時間。(4 BYTES)
- 1054 (\$ 41E) : 第一段落的電壓終止值。(2 BYTES)
- 1056 ~ 1087 (\$ 420 ~ \$ 43F) : 第二段落的資料，各項資料的相對位址，和第一段落一樣。

(2 BYTES \times 4) 擺動電壓的週期 (T) , $3 T / 4$, $T / 2$, $T / 4$ 各佔用了兩個 BYTES。 $T / 4$ 時，電壓的擺動須開始下降， $3 T / 4$ 時，擺動電壓須開始上昇。

另外有一個 BYTE 用來儲存段落電壓的總段落數。

4 - 4 AIM - 65 的資料記憶體分配

BASIC 程式執行完後，將計算出的資料，置於於下列記憶體位置中，括弧內係以十六進制表示位址。資料的放置爲了配合 Z - 80 的組合語言，皆採用 HIGH BYTE 置於高位址，LOW BYTE 置於低位址的方式。

- 768 (\$ 300) : 時間單元。(2 BYTES)
- 770 (\$ 302) : 四分之擺動週期。(2 BYTES)
- 772 (\$ 304) : 二分之擺動週期。(2 BYTES)
- 774 (\$ 306) : 四分之三擺動週期。(2 BYTES)
- 776 (\$ 308) : 擺動週期。(2 BYTES)
- 778 (\$ 30A) : 擺動電壓的每階變化量。(2 BYTES)
- 780 (\$ 30C) : 擺動電壓的振幅。(2 BYTES)
- 784 (\$ 310) : 段落電壓的總段落數。(1 BYTE)
- 786 (\$ 312) : 擺動電壓的第一次補償。(2 BYTES)
- 788 ~ 795 (\$ 314 ~ \$ 31 B) : 依次爲第二次至第五次的補償值。(8 BYTES)
- 1024 (\$ 400) : 第一段落的電壓起始值。(2 BYTES)
- 1026 (\$ 402) : 第一段落的段落數，因而此 BYTE 固定爲 1。(1 BYTE)
- 1027 (\$ 403) : 第一段落的電壓上昇或下降。(1 BYTE)
- 1028 (\$ 404) : 第一段落每一階電壓變化的變化量。(2 BYTES)
- 1030 (\$ 406) : 第一段落的第一次補償。(2 BYTES)
- 1032 ~ 1049 (\$ 408 ~ \$ 419) : 第一段落的第二次至第十次的補償值。(18 BYTES)
- 1050 (\$ 41A) : 第一段落的時間。(4 BYTES)
- 1054 (\$ 41E) : 第一段落的電壓終止值。(2 BYTES)
- 1056 ~ 1087 (\$ 420 ~ \$ 43F) : 第二段落的資料，各項資料的相對位址，和第一段落一樣。

- 行號 1210 ~ 1390，則用以求出擺動電壓的振幅，週期 T ， $3T/4$ ， $T/2$ ， $T/4$ 等資料。因擺動電壓的振幅都很小，及週期的時間皆很短，因而 2 BYTES 的這些資料，事實上都僅有 1 BYTE，高 BYTE 固定為 0。然後將這些資料及時間單元、總段落數置於適當記憶體位址。
- 行號 1400 ~ 1600，計算每一段落的每階電壓改變量及十次補償的補償值，因補償值的計算較為複雜，因而我們在前面（4 - 2 輸出電壓的計算）節中，先舉例子加以詳細說明。程式的流程，則如圖 4 - 2 所示。
- 行號 1430 ~ 1460，為計算每一階段的電壓改變量，並將其存於適當記憶體位址，且計算須作第一次補償的誤差量（由 4 - 2 節中可知，第一次補償誤差的計算方式，不須減去每次最小的補償量 9.78 mV，因而和以後的各次計算不同，是以必須單獨計算）。
- 行號 1470 ~ 1580，則計算十次補償所須的補償值。若每次計算的過程發現，經此次補償後，其誤差量已達 0，則將此段落的以後補償值皆設為 0，（此段程式係行號 1790 ~ 1830）。補償值經過轉換後成為 2 BYTE 的資料。LOW BYTE 的資料係取除 256 後的餘數，因而不可能大於 255。HIGH BYTE，則由於係取商，若補償值大於 65536，則 HIGH BYTE 將大於 255，而在 1 BYTE 的記憶體內最大能存的資料為 255，因而須先使 HIGH BYTE 等於 255，如此才能存入記憶體內。
- 行號 1610 ~ 1770，則用以計算擺動電壓的每階變化量，及五次的補償值。同樣地，若經過某次的補償後誤差為 0，則將以後的補償值設為 0（此段程式係行號 1840 ~ 1880）。因擺動電壓的週期都很短，因而不必考慮補償值的 HIGH BYTE 超過 255 的問題。

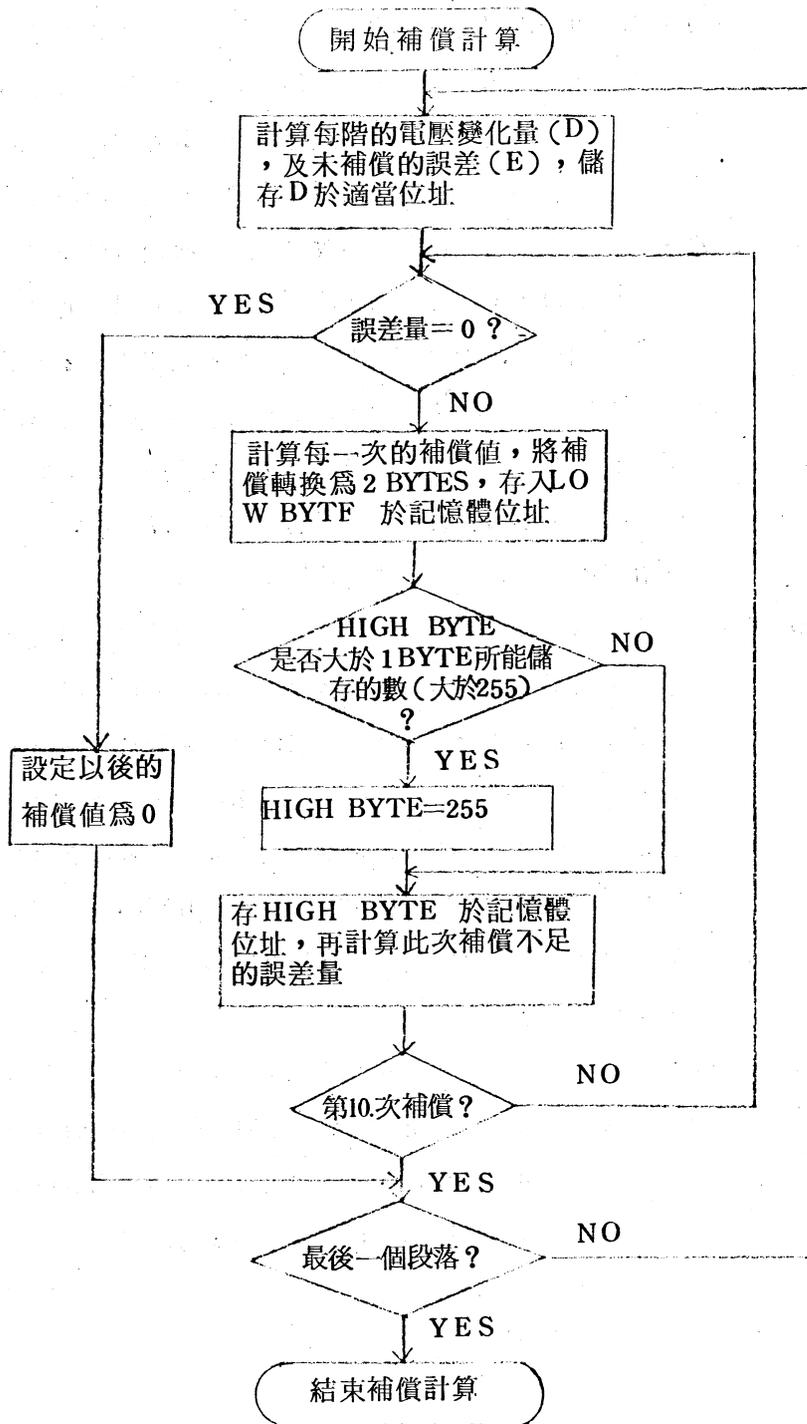


圖 4 - 2

五、組合語言軟體程式分析

5-1 簡介

爲了更有效地控制中斷及 I/O，因而真正的控制過程，係由 Z-80 的組合語言程式來掌管。

組合語言的主要功能；首先判斷 START 的按鈕開關是否按下。若未曾按下過，則將 PATTERN 的第一段落電壓的初始值，加上擺動電壓後輸出至 PIO。若 START 按下，則開始按照第一段落的電壓斜率開始改變，擺動電壓照樣地繼續加於其上。若 PATTERN 的電壓已至最後段落結束，則輸出電壓係以最後段落的終止值加上擺動電壓而輸出。其中斷程式的流程圖大致如下：

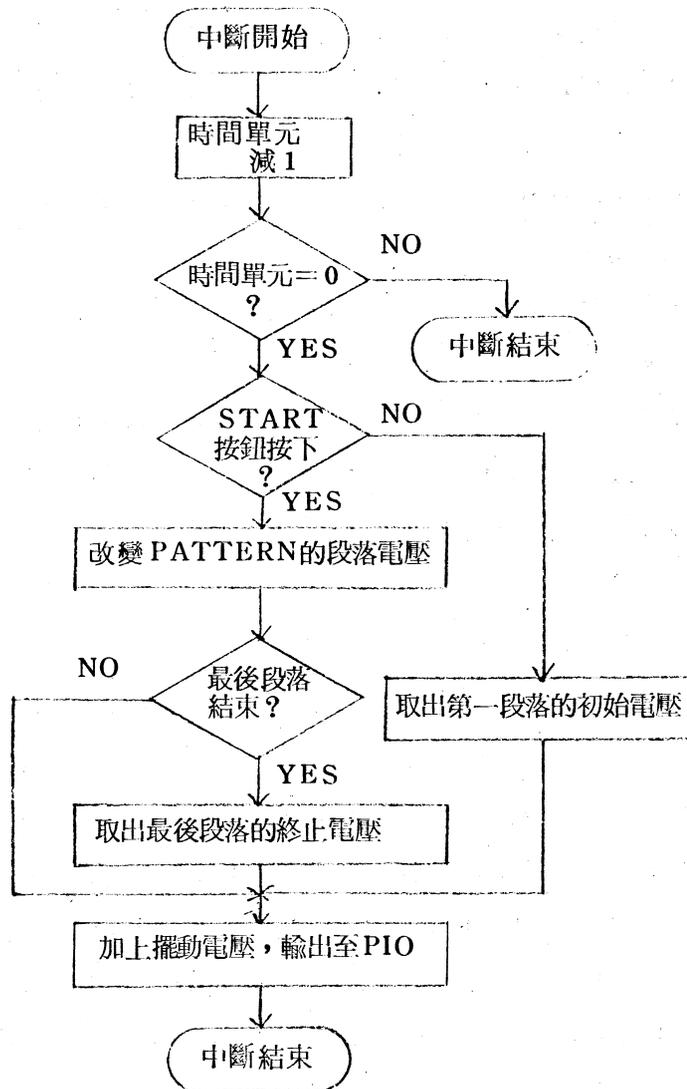


圖 5-1

5-2 系統的初始設定

當電源剛加上瞬間，或RESET按鈕按下時，皆能使CPU重置，而其程式由0位址執行起。系統的初始設定包括：

1. 設定系統的疊堆指標 (SP) 為 2000H。
2. 檢查RAM (1800H~1FFFH) 的好壞，係以軟體程式來測試硬體，若RAM損壞，則CPU將會HALT住，以免使控制的過程產生誤動作。
3. 設定PIO的控制動作：PORT-A設定為8BIT皆為輸出的輸出型式。PORT-B設定為BIT CONTROL的方式，PB0~PB1為輸出，PB2~PB7為輸入，而PIO接受中斷的條件為PB6上的ACTIVE LOW將使得PIO發出中斷信號給CPU。
4. 設定CPU的中斷工作型式為；CPU接受中斷後，程式轉移至38H位址執行中斷程式。
5. 由ROM內將擺動電壓及PATTERN的第一段落資料，轉移至RAM內，以供中斷程式使用。
6. 準備並儲存將要搬移下一段落所須的資料，以供第一段落結束後，搬移第二段落資料之所須。
7. 清除START FLAG，以表示START按鈕未曾按下。
8. 清除UP/DOWN FLAG，設定PATTERN的第一段落為上昇。
9. 開啓CPU能接受中斷後，進入等待中斷信號的來臨。

5-3 START按鈕未按下前

每0.1秒的時間，CPU接受中斷一次，中斷程式所在的位址為38H。首先將RAM內的時間單元減一，且判斷其是否為0？若不為0，則結束中斷的程式，以等待下一次的中斷，此段程式所在的位址為38H~43H。

若時間單元減至零，則判斷START按鈕以前是否按下過（檢查START旗號）？若曾按下，則作START的處理，此段將在下節分析之。若未曾按下，則檢查現在是否剛按下。若是則設定START旗號，以表示START曾按過，接著作START後的處理。若START一直到現在尚未按過，則取出第1段落的起始值，加上擺動電壓後，輸出至PIO。此段程式位於44H~60H。

接著測試擺動為自動擺動或微動開關控制擺動，若為自動方式，則作自動方式的擺動處

理，若為開關控制方式則作開關控制方式之擺動處理。此段程式位於61H~71H，如圖 5—1 所示，係包含於擺動電壓處理的部份。

5—4 按下START按鈕後

第一次檢查到START按下時，須設定START旗號為1，以後則可利用此START旗號來判斷其已開始改變PATTERN電壓。然後判斷正在執行的段落為上昇或下降？若為上昇，則將段落電壓增量，並利用增量的方式作補償的工作，此段程式位於85H~COH。若為下降，則將段落電壓減量，並利用減量的方式作補償的工作。此段程式位於C1H~FEH。

接著作一些必要的判斷，此段將於下節分析之。然後和未按START前一樣，繼續加上擺動電壓後，輸出至PIO。在回至主程式以進入等待中斷信號的來臨前，先開放CPU能接受中斷。

5—5 PATTERN的段落電壓改變

如上節所分析的，PATTERN電壓的改變須先判斷其為上昇或下降，然後採用增量或減量的方法來改變段落電壓。而其整個PATTERN電壓的改變過程如圖 5—2 所示。

而10次的增量或減量的補償，則如圖 5—3 的流程圖所示。首先判斷第一次的補償值是否為0？若某次的補償值為0，則以後所有的補償值亦必為0，因而可以不必再繼續補償，補償值不為0時，則將其減1，然後判斷是否為0？若不為0，則保留此補償值，以便將來繼續減。若為0，則以加1或減1補償輸出值，然後使此次補償值重新開始（從ROM內移至RAM處），若此次補償值為第10次補償值，則結束補償值。若非第10次補償，則準備下一階的補償。

補償後的值，還要比較其是否大於（或小於）此段落的終止值？因經增量補償後的輸出值，我們永久使其小於真正的電壓值，因而若發現輸出值大於終止值，則表示過度補償，所以使輸出電壓等於終止值。同理，若減量補償時輸出值小於終止值，亦為過度補償。此段程式位於FFH~11FH處。

接著將段落時間減1，且判斷是否為0？若不為0，則結束PATTERN的電壓改變，準備再加擺動電壓。若段落時間為0，則不管輸出補償後的電壓為多少，一律輸出終止值。且判斷此段落是否為最後段落？若為最後段落，則以後的PATTERN電壓將維持於最

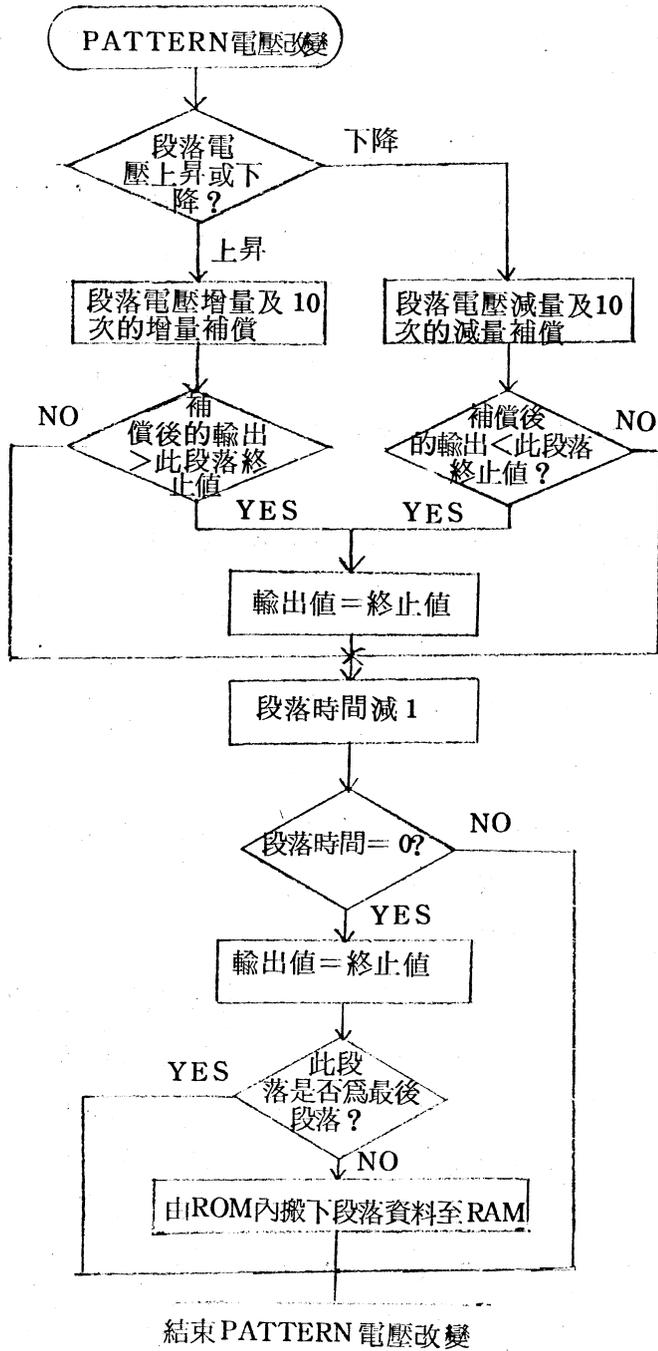


圖 5-2

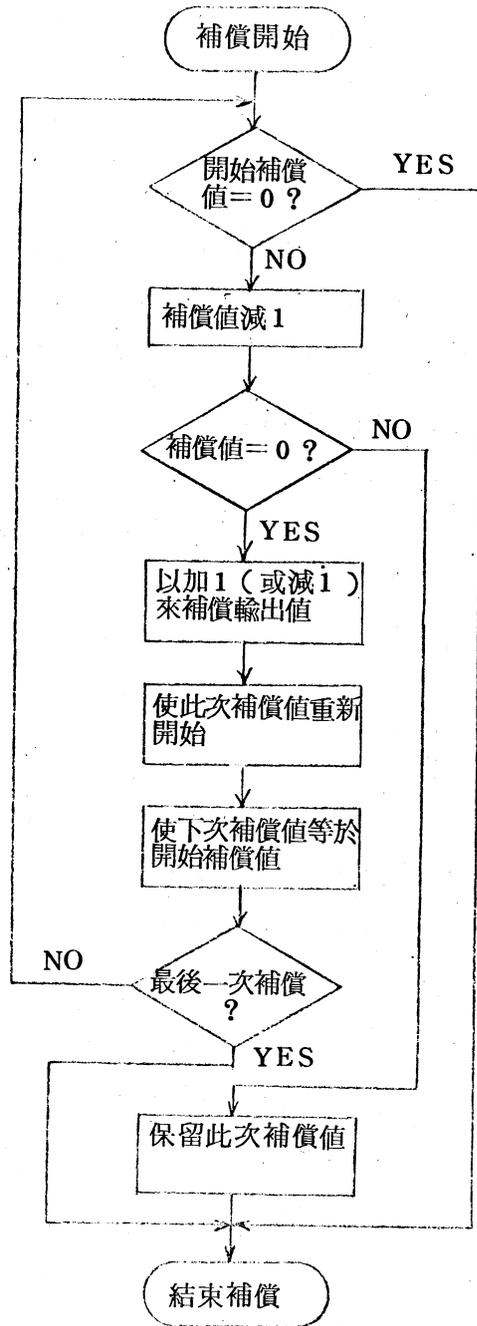


圖 5-3

後段落的終止值。若非最後段落，則將下一段落的資料由ROM內搬移至RAM內，以準備作下一段落的改變。此段程式位於120H~15EH處。

5 - 6 擺動電壓的昇降

PATTERN電壓準備好後，仍得加上擺動電壓值後才能輸出至PIO。

擺動電壓的改變有兩種方式，分別為(1)微動開關控制擺動及(2)自動擺動兩種方式。

- (1) 微動開關控制的方式：擺動電壓的上升，須檢測到上限的微動開關ON時，才往下擺動。同樣地，若擺動電壓的下降，須檢測到下限的微動開關ON時，才往上擺動。因而擺動電壓的振幅，並非如所設定之值，而係利用其斜率上升或下降。其流程圖，如圖 5 - 4 所示。

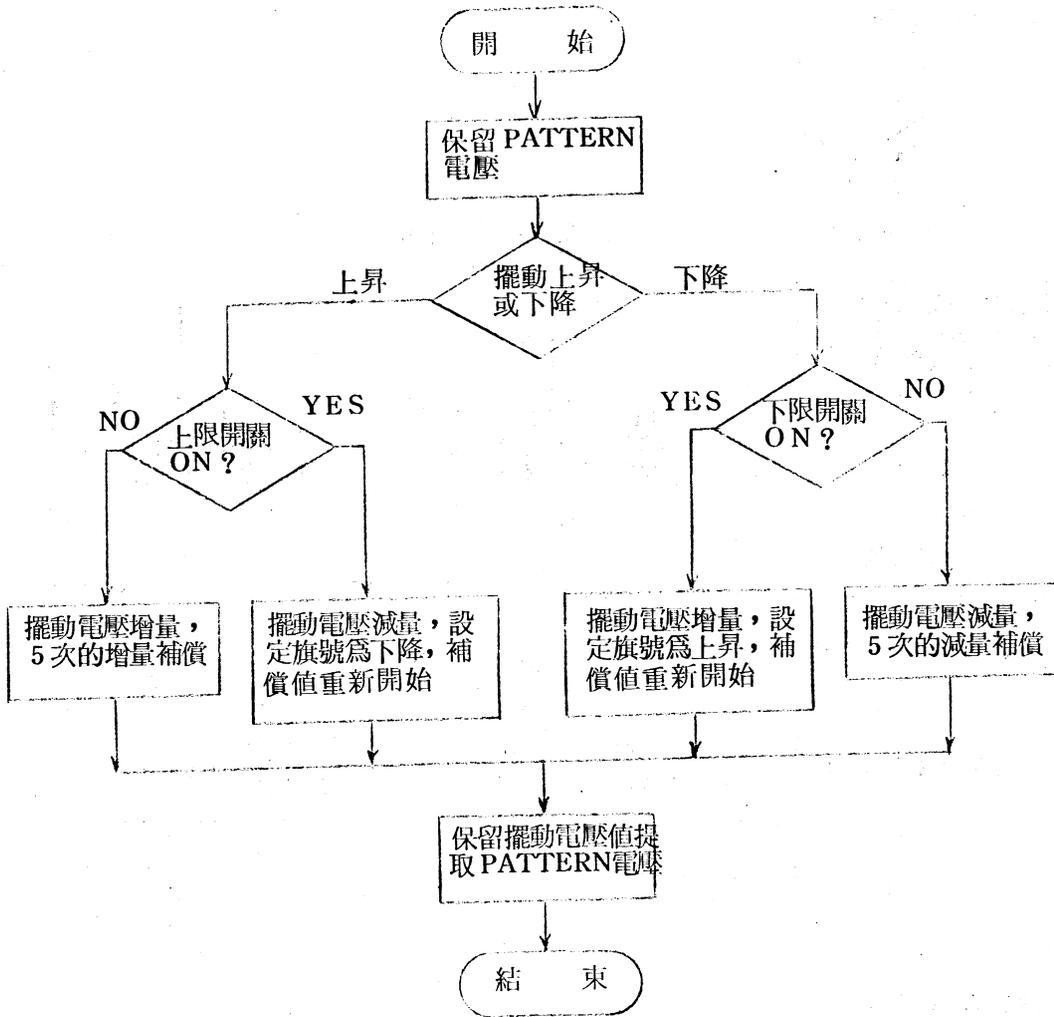


圖 5 - 4

此段程式位於 2 E 0H ~ 32 FH。其中 VCOMP D 係擺動電壓的五次減量補償，位於 26 BH ~ 2 A 6 H 處。VCOMP I 則為擺動電壓的五次增量補償，位於 22 FH ~ 26 AH 處。因其補償方式係和 PATTERN 的補償一樣，因而不敘述。

(2) 自動擺動的方式：擺動電壓的上昇和下降，完全按照所設定的資料改變。其流程圖，如圖 5 - 5 所示。

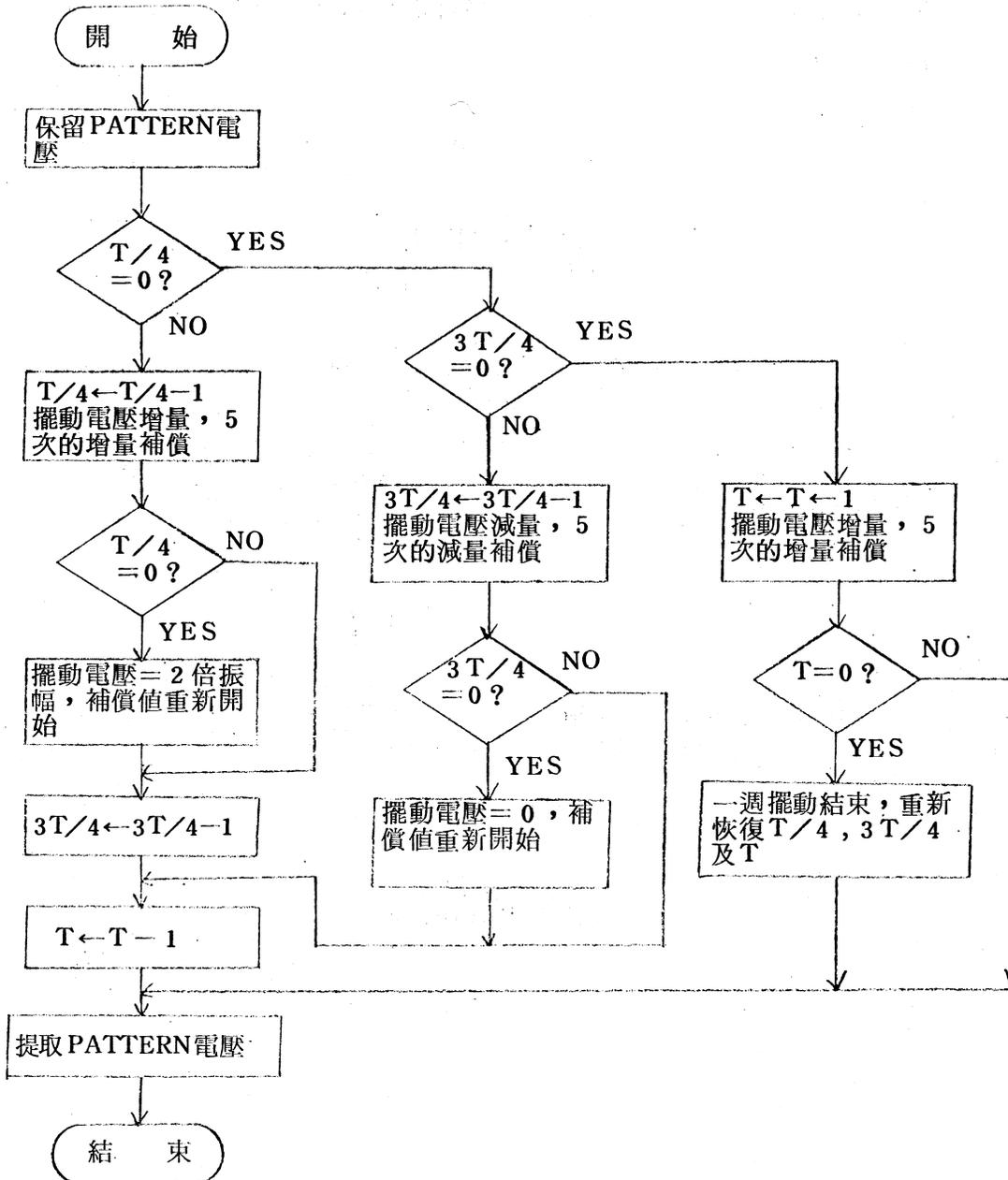


圖 5 - 5

首先判斷 $T/4$ 的時間是否已達到 0？若未達到，則表示擺動的電壓正在上昇，因而將擺動電壓增量後，並作五次的增量補償。將 $T/4$ 時間減一後，判斷是否為 0？若為 0，則表示擺動至正的最大值，因而擺動電壓等於 2 倍振幅（因位於 222 H~22 EH 的程式，將 PATTERN 電壓加上擺動電壓後，還減掉擺動的振幅），並將補償值重新開始，以準備作擺動下降的補償，然後將 $3T/4$ 及 T 各減一。若 $T/4$ 尚不為 0，則僅將 $3T/4$ 及 T 減一。

若一開始的 $T/4$ 為 0，則表示已經過正的最大值。接着判斷 $3T/4$ 是否為 0？若尚未為 0，則表示電壓正在下降，因而將擺動電壓減量後，並作五次的減量補償。接著將 $3T/4$ 減一後，判斷是否為 0？若為 0，則表示擺動至谷點，則將擺動電壓設為 0，並將補償值重新開始，以準備作擺動上昇的補償。然後將 T 減一。若 $3T/4$ 尚未減至 0，則不須使擺動電壓為 0，僅將 T 減一。

若一開始的 $T/4$ 及 $3T/4$ 皆為 0，則表示擺動已通過谷點，正在上昇。則將擺動電壓增量後，並作五次增量補償。將 T 減一後，判斷是否為 0？若為 0，則表示一週結束，重新恢復 $T/4$ ， $3T/4$ 及 T ，以為下週作準備工作。若 T 尚未減至 0，則不須恢復 $T/4$ ， $3T/4$ 及 T 。

此段程式位於 179 H~221 H 處。其中 17 AH~1 ACH 為 $T/4$ 的處理，1 AD H~1 DCH 為 $3T/4$ 的處理，1 DDH~20 DH 為 T 的處理。

六、結 論

本機的設計，力求使用者的操作簡單、明瞭。首先須於 AIM-65 的機器上輸入必要的時間及電壓後，將這些參數由 BASIC 程式轉換為微電腦控制器所須的資料後，將之燒入 2716 的 EPROM 內。EPROM 的燒寫器因不在本文範圍內，因而不加說明。將燒好的 2716 置於控制器的 DATA ROM 所在的 IC 腳座上。設定自動擺動或開關控制擺動方式後，加上電源按下 START 按鈕，控制器即自動工作。

本機擬加上 DVM 的 IC，以顯示輸出電壓的大小變化，及數字時鐘的 IC，以顯示 START 開始的時間經過。現台中的紡織工廠已製作了十六台控制器，正式加入了生產行列。

若於 BASIC 程式的執行過程，將 PATTERN 的電壓設定為水平，則本控制器可作為一低頻的三角波振盪器。若將擺動電壓的振幅設定為 0，且改變程式，使 PATTERN 的

段落數增加，則本控制器可作為一極低頻的任意波形產生器。

本控制器的順利完成，及本文的完稿，歷經數月時間。得力於台中光纖電腦公司的張光瑤、林銘瑤、黃爾培諸位先生的大力幫助，特此誌謝。尤其是黃爾培，從硬體的裝配、測試以至於線路圖的整理繪製，更是花費了不少時間。

七、參考資料

1. ZILOG : Z 80 MICROPROCESSOR HANDBOOK .
2. INTEL : MEMORY DESIGN HANDBOOK .
3. NATIONAL : LINEAR DATA BOOK .
4. NATIONAL : TTL DATA BOOK .
5. ROCKWELL : AIM 65 USER'S GUIDE .
6. LEVENTHAL : INTRODUCTION TO MICROPROCESSORS : SOFTWARE, HARDWARE, PROGRAMMING .
7. MILLMAN : INTEGRATED ELECTRONICS .
8. TAUB AND SCHILLING : DIGITAL INTEGRATED ELECTRONICS .
9. ZILOG : Z 80 ASSEMBLY LANGUAGE PROGRAMMING MANUAL .
10. 宏 碁 : 小教授微電腦中文操作及實驗手冊。

附錄A BASIC程式

```

3LIST
10 PRINT
20 DIM D(15),E(15),T(11),T1(11),T2(11),V(11)
30 REM TOTAL NO. OF SECTIONS MUST BE LESS OR EQUAL TO 10
40 INPUT "TOTAL NO. OF SECTIONS=";S
50 IF S < = 10 GOTO 80
60 PRINT "TOO LARGE !": GOTO 40
70 REM TIME UNIT IS SECOND
80 INPUT "TIME UNIT=";TT
90 REM INPUT EVERY SECTION'S START VOLT AND TIME,
95 REM T: HOUR, T1: MINUTE, T2: SECOND
100 FOR I = 1 TO S
110 PRINT "S=";I;
120 INPUT " START VOLT=";V(I)
130 PRINT "S=";I;
140 INPUT " START TIME=";T(I),T1(I),T2(I)
150 NEXT I
160 REM INPUT LAST SECTION'S END VOLT AND END TIME
170 PRINT "S=";S;
180 INPUT " END VOLT=";V(S + 1)
190 PRINT "S=";S;
200 INPUT " END TIME=";T(S + 1),T1(S + 1),T2(S + 1)
210 INPUT "VIBRATION AMPLITUDE=";A
220 INPUT "VIBRATION PERIOD=";P
230 IF P < = 25 GOTO 280
240 PRINT "TOO LARGE ! ";
250 INPUT Q$
260 GOTO 220
270 REM CHECK EVERY SECTION'S DATA
280 INPUT "FINISHED CHECK? (Y/N)";Q$
290 IF Q$ = "N" GOTO 690
300 FOR I = 1 TO S
310 PRINT "S=";I;" START VOLT=";V(I);" (Y/N)";
320 INPUT Q$
330 IF Q$ = "Y" GOTO 360
340 PRINT "S=";I;
350 INPUT " START VOLT=";V(I)
360 PRINT "S=";I;" START TIME=";T(I);"/";T1(I);"/";T2(I);" (Y/N)";
370 INPUT Q$
380 IF Q$ = "Y" GOTO 410
390 PRINT "S=";I;
400 INPUT " START TIME=";T(I),T1(I),T2(I)
410 NEXT I
420 PRINT "S=";S;" END VOLT=";V(S + 1);" (Y/N)";
430 INPUT Q$
440 IF Q$ = "Y" GOTO 470
450 PRINT "S=";S;
460 INPUT " END VOLT=";V(S + 1)
470 PRINT "S=";S;" END TIME=";T(S + 1);"/";T1(S + 1);
475 PRINT "/";T2(S + 1);"Y/N";
480 INPUT Q$
490 IF Q$ = "Y" GOTO 520
500 PRINT "S=";S;
510 INPUT " END TIME=";T(S + 1),T1(S + 1),T2(S + 1)
520 PRINT "VIBRATION AMPLITUDE=";A;" (Y/N)";
530 INPUT Q$
540 IF Q$ = "Y" GOTO 560
550 INPUT "VIBRATION AMPLITUDE=";A
560 PRINT "VIBRATION PERIOD=";P;" (Y/N)";
570 INPUT Q$
580 IF Q$ = "Y" GOTO 600

```

```

590 INPUT "VIBRATION PERIOD=";P
600 PRINT "TOTAL SECTIONS=";S;" (Y/N)";
610 INPUT Q$
620 IF Q$ = "Y" GOTO 640
630 INPUT "TOTAL SECTIONS=";S
640 PRINT "TIME UNIT=";TT;" (Y/N)";
650 INPUT Q$
660 IF Q$ = "Y" GOTO 680
670 INPUT "TIME UNIT=";TT
680 GOTO 280
682 REM 1024:STORE SECTION 1'S INITIAL VALUE
684 REM 1026:STORE SECTION 1'S SECTION NUMBER (1)
686 REM 1050:STORE SECTION 1'S TIME
688 REM 1054:STORE SECTION 1'S FINAL VALUE
690 A0 = 1026
700 A2 = 1024
710 A3 = 1054
720 A4 = 1050
730 REM VD:VOLTAGE DIFFERENCE BETWEEN TWO SECTIONS
740 REM IF VOLTAGE INCREMENT VC=1, OTHERWISE VC=0
750 FOR I = 1 TO S
760 VD(I) = V(I + 1) - V(I)
770 VC(I) = 0
780 IF VD(I) > 0 GOTO 830
790 VD(I) = - 1 * VD(I)
800 VC(I) = 1
810 REM T3:TIME DIFFERENCE BETWEEN TWO SECTIONS. T3'S UNIT IS SECOND
820 REM T5:HOW MANY STEPS BETWEEN TWO SECTIONS
830 T8 = (T(I + 1) - T(I)) * 3600 + (T1(I + 1) - T1(I)) * 60
840 T3 = T8 + (T2(I + 1) - T2(I))
850 TQ = INT (TT * 10)
860 T5(I) = INT (T3 * 10 / TQ)
870 REM SECTION'S NO. IS PUT IN A0,
875 REM SECTION'S VOLTAGE INC/DEC IDENTIFIED BY A0+1
880 POKE A0,I
890 POKE A0 + 1,VC(I)
900 A0 = A0 + 32
910 NEXT I
915 REM 10 BITS OUTPUT CAN FROM 000 TO $3FF,
916 REM THERE HAVE 1023 STEPS, 1023/10=VD/V(1)
920 V0 = V(1) * 102.3
930 VH = INT (V0 / 256)
940 VL = INT (V0 - VH * 256)
942 REM VD:BINARAY REPRESENTATION OF V(1)
944 REM VH:HIGH ORDER BYTE OF V0, VL:LOW ORDER BYTE OF V0
950 POKE A2,VL
960 POKE A2 + 1,VH
970 A2 = A2 + 32
972 REM CALCULATE EVERY SECTION'S VOLTAGE DIFFERENCE (VA),
974 REM AND FINAL VOLTAGE VALUE ( VH,VL )
976 REM SECTION 1'S FINAL VALUE IS SECTION 2'S INITIAL VALUE
980 FOR I = 1 TO S
990 VA(I) = INT (VD(I) * 1023 / 10)
1000 VV = INT (V(I + 1) * 1023 / 10)
1010 VH = INT (VV / 256)
1020 VL = VV - VH * 256
1030 POKE A3,VL
1040 POKE A2,VL
1050 POKE A3 + 1,VH

```

```

1060 POKE A2 + 1, VH
1070 A3 = A3 + 32
1080 A2 = A2 + 32
1090 NEXT I
1095 REM CALCULATE THE NUMBERS OF EVERY SECTION'S STEPS ( 4 BYTES )
1100 FOR I = 1 TO 5
1110 TM = INT (T5(I) / 65536)
1120 TN = T5(I) - TM * 65536
1130 TH = INT (TN / 256)
1140 TL = TN - TH * 256
1150 POKE A4, TL
1160 POKE A4 + 1, TH
1170 POKE A4 + 2, TM
1180 POKE A4 + 3, 0
1190 A4 = A4 + 32
1200 NEXT I
1203 REM AA: VIBRATION AMPLITUDE
1205 REM PP: THE NUMBERS OF INTERRUPT DURING VIBRATION PERIOD (T)
1207 REM P1: T/4 , P2: T/2 , P3: 3T/4
1210 AA = INT (A * 1023 / 10)
1220 P1 = INT (P / TT / 4)
1230 P2 = 2 * P1
1240 P3 = 3 * P1
1250 PP = 4 * P1
1255 REM 768: STORE TIME UNIT
1260 A5 = 768
1270 POKE A5, T0
1280 POKE A5 + 1, 0
1290 POKE A5 + 2, P1
1300 POKE A5 + 3, 0
1310 POKE A5 + 4, P2
1320 POKE A5 + 5, 0
1330 POKE A5 + 6, P3
1340 POKE A5 + 7, 0
1350 POKE A5 + 8, PP
1360 POKE A5 + 9, 0
1370 POKE A5 + 12, AA
1380 POKE A5 + 13, 0
1390 POKE A5 + 14, S
1395 REM A7: STORE DELTA V/STEP
1400 A7 = 1028
1410 FOR I = 1 TO 5
1420 J = 1
1425 REM D: DELTA V/STEP , E: COMPENSATION VALUE
1430 D(J) = INT (VA(I) / T5(I))
1440 E(J) = VA(I) / T5(I) - D(J)
1450 POKE A7, D(J)
1460 POKE A7 + 1, 0
1470 FOR J = 1 TO 10
1472 REM IF COMPENSATION VALUE EQUAL ZERO, THEN WE SET
1474 REM AFTER COMPENSATION VALUE EQUAL ZERO
1480 IF E(J) = 0 GOTO 1790
1490 D(J + 1) = INT (1 / E(J)) + 1
1500 F(J) = INT (D(J + 1) / 256)
1510 G(J) = D(J + 1) - F(J) * 256
1520 A7 = A7 + 2
1530 POKE A7, G(J)
1540 IF F(J) < 256 GOTO 1560
1550 F(J) = 255

```

```
1560 POKE A7 + 1, F(J)
1570 E(J + 1) = D(J + 1) * E(J) - 1
1580 NEXT J
1590 A7 = A7 + 12
1600 NEXT I
1602 REM CALCULATE VIBRATION'S DATA
1604 REM AB(778):STORE DELTA V/STEP OF VIBRATION
1610 AB = 778
1620 J = 1
1630 M(J) = INT (AA / P1)
1640 N(J) = AA / P1 - M(J)
1650 POKE AB, M(J)
1660 POKE AB + 1, 0
1670 AB = AB + 8
1675 REM CALCULATE COMPENSATION'S DATA
1680 FOR J = 1 TO 5
1690 IF N(J) = 0 GOTO 1840
1700 M(J + 1) = INT (1 / N(J)) + 1
1710 F(J) = INT (M(J + 1) / 256)
1720 G(J) = M(J + 1) - F(J) * 256
1730 POKE AB, G(J)
1740 POKE AB + 1, F(J)
1750 AB = AB + 2
1760 N(J + 1) = M(J + 1) * N(J) - 1
1770 NEXT J
1780 STOP
1790 A7 = A7 + 2
1800 POKE A7, 0
1810 POKE A7 + 1, 0
1820 E(J + 1) = 0
1830 GOTO 1580
1840 POKE AB, 0
1850 POKE AB + 1, 0
1860 AB = AB + 2
1870 N(J + 1) = 0
1880 GOTO 1770
```

附錄B 組合語言程式

CROMEMCO CDDS Z80 ASSEMBLER version 02.15

PAGE 0001

```

0001 ;
0002 ; SILK CONTROL PROGRAM
0003 ;
0004 ; ROM DATA
0005 ; VIBRATION DATA AT:
0006 ; 2100:TIME UNIT OF 0.1 SEC (1 T.U.=1 STEP), 1 BYTE
0007 ; 2102:T/4 (NO. OF T.U.) , 2 BYTE
0008 ; 2104:T/2 , 2 BYTE
0009 ; 2106:3T/4 , 2 BYTE
0010 ; 2108:T , 2 BYTE
0011 ; 210A:DELTA V/STEP , 2 BYTE
0012 ; 210C:AMPLITUDE (V) , 2 BYTE
0013 ; 2110:TOTAL NO. OF SECTION (PATTERN), 1 BYTE
0014 ; 2112:FIRST COMPENSATION , 2 BYTE
0015 ; 2114:SECOND COMPENSATION , 2 BYTE
0016 ; 2116:THIRD COMPENSATION , 2 BYTE
0017 ; 2118:FOURTH COMPENSATION , 2 BYTE
0018 ; 211A:FIFTH COMPENSATION , 2 BYTE
0019 ;
0020 ; PATTERN DATA AT:
0021 ; 2200:INITIAL VALUE , 2 BYTE
0022 ; 2202:NO. OF SECTION , 1 BYTE
0023 ; 2203:INC/DEC (INC:0, DEC:1) , 1 BYTE
0024 ; 2204:DELTA V/STEP , 2 BYTE
0025 ; 2206:FIRST COMPENSATION , 2 BYTE
0026 ; 2208:SECOND COMPENSATION , 2 BYTE
0027 ; 220A:THIRD COMPENSATION , 2 BYTE
0028 ; 220C:FOURTH COMPENSATION , 2 BYTE
0029 ; 220E:FIFTH COMPENSATION , 2 BYTE
0030 ; 2210:SIXTH COMPENSATION , 2 BYTE
0031 ; 2212:SEVENTH COMPENSATION , 2 BYTE
0032 ; 2214:EIGHTH COMPENSATION , 2 BYTE
0033 ; 2216:NINETH COMPENSATION , 2 BYTE
0034 ; 2218:TENTH COMPENSATION , 2 BYTE
0035 ; 221A:DELTA TIME OF SECTION , 4 BYTE
0036 ; 221E:FINAL VALUE , 2 BYTE
0037 ;
0038 ;
0039 ; ROM ADDRESS CONTAIN VIBRATION DATA
(2100) 0040 VIBROM EQU 2100H
0041 ; PATTERN DATA LENGTH
(0020) 0042 PATLEN EQU 0020H
0043 ; ROM CONTAIN PATTERN START COMPENSATION
(2206) 0044 PSCROM EQU 2206H
0000 0045 ORG 1D00H
0046 ; RAM ADDRESS CONTAIN VIBRATION DATA
1D00 (0020) 0047 VIBRAM DS 20H
0048 ; RAM ADDRESS CONTAIN PATTERN DATA
1D20 (0020) 0049 PATRAM DS 20H
0050 ; STORE PATTERN START COMPENSATION ADDRESS
1D40 (0002) 0051 STPSC DS 2
0052 ; START FLAG ( 1 : START )
1D42 (0001) 0053 SFLAG DS 1
0054 ; UP / DOWN FLAG ( 0:UP , 1:DOWN )
1D43 (0001) 0055 UDFLAG DS 1
0056 ; PATTERN FINNAL VALUE
(1D3E) 0057 PATFIN EQU PATRAM+1EH

```

```

0058 ; PIO PORT A DATA
(0080) 0059 PIODA EQU 80H
0060 ; PIO PORT B DATA
(0081) 0061 PIODB EQU 81H
0062 ; PIO PORT A CONTROL
(0082) 0063 PIOCA EQU 82H
0064 ; PIO PORT B CONTROL
(0083) 0065 PIOCBA EQU 83H
0066 ;
0067 ;
0068 ORG 0
1D44 0069 LD SP, 2000H ; INITIAL SYSTEM STACK
0000 310020 0070 JF SYSINI
0003 C3A702 0071 INT: IM 1 ; INTERRUPT START AT 38H
0006 ED56 0072 LD HL, VIBROM
0008 210021 0073 LD DE, VIBROM ; MOVE VIBRATION AND
000B 11001D 0074 LD BC, 120H ; PATTERN DATA FROM
000E 012001 0075 LDIR ; ROM TO RAM
0011 EDB0 0076 LD DE, PATRAM
0013 11201D 0077 LD BC, PATLEN ; PREPARE TO GET NEXT
0016 012000 0078 EXX ; SECTION DATA
0019 D9 0079 LD IY, PSCROM ; SAVE PATTERN START
001A FD210622 0080 LD (STPSC), IY ; COMPENSATION ADDRESS
001E FD22401D 0081 XOR A
0022 AF 0082 LD (SFLAG), A ; CLEAR START FLAG
0023 32421D 0083 LD (UDFLAG), A ; CLEAR UP/DOWN FLAG
0026 32431D 0084 EI
0029 FB 0085 READY: NOP ; WAIT FOR INTERRUPT
002A 00 0086 JR READY
002B 18FD 0087 ;
0088 ; INTERRUPT SERVICE ROUTINE
0089 ;
0090 ORG 38H
002D 0091 INT: LD A, (VIBROM)
003B 3A001D 0092 DEC A ; DECREASE TIME UNIT ONCE
003B 3D 0093 LD (VIBROM), A ; UNTIL TIME UNIT IS
003C 32001D 0094 JR Z, INTS ; ZERO THEN START CHANG
003F 2803 0095 EI ; OUTPUT
0041 FB 0096 RETI
0042 ED4D 0097 ;
0098 ; START CHANG OUTPUT ROUTINE
0099 ;
0100 ;
0044 3A0021 0101 INTS: LD A, (VIBROM)
0047 32001D 0102 LD (VIBROM), A ; RESAVE TIME UNIT
004A 3A421D 0103 LD A, (SFLAG)
004D A7 0104 AND A
004E 2027 0105 JR NZ, START+S ; TEST TSART FLAG
0050 DB81 0106 IN A, (PIODB)
0052 17 0107 RLA
0053 301D 0108 JR NC, START ; CHECK START SWITCH
0055 2A201D 0109 LD HL, (PATRAM) ; START NOT YET
0058 CD2202 0110 CALL VIBRA ; SECTION 1'S INITIAL
005B 7D 0111 LD A, L ; VALUE PLUS VIBRATION
005C D380 0112 OUT (PIODA), A
005E 7C 0113 LD A, H
005F D381 0114 OUT (PIODE), A

```

```

0061 DBB1      0115      IN      A,(PIODB)      ;TEST AUTO. OR SWITCH
0063 CB6F      0116      BIT      S,A          ;MODE
0065 2005      0117      JR      NZ,AUTO
0067 CDE002    0118      CALL   ENDVS      ;SWITCH MODE
006A 1B03      0119      JR      AUTO+3
006C CD7901    0120 AUTO:  CALL   ENDV      ;AUTO. MODE
006F FB        0121      EI
0070 ED4D      0122      RETI
0123 ;
0124 ; PRESS THE START PUSH BOTTOM
0125 ;
0126 ;
0072 3E01      0127 START: LD      A,1
0074 32421D    0128      LD      (SFLAG),A      ;SET START FLAG
0077 2A201D    0129      LD      HL,(PATRAM)    ;INITIAL VALUE
007A ED5B241D 0130      LD      DE,(PATRAM+4)  ;DELTA V/STEP
007E 3A231D    0131      LD      A,(PATRAM+3)
0081 FE00      0132      CP      0              ;TEST INC OR DEC
0083 203C      0133      JR      NZ,DCR
0134 ;
0135 ; INCREMENT PATTERN VALUE
0136 ;
0085 19        0137      ADD   HL,DE          ;INCREASE PATTERN
0086 DD21261D 0138      LD      IX,PATRAM+6   ;COMPENSATION RAM ADDR.
008A FD2A401D 0139      LD      IY,(STPSC)    ;COMPENSATION ROM ADDR.
0140 ;
0141 ; 10 TIMES COMPENSATION
0142 ;
008E 060A      0143      LD      B,0AH
0090 DD7E00    0144 LOOP1: LD      A,(IX)
0093 5F        0145      LD      E,A
0094 DD5601    0146      LD      D,(IX+1)     ;TEST COMPENSATION
0097 B2        0147      OR      D            ;IF COMPENSATION=0
0098 2875      0148      JR      Z,ICF       ;DON'T COMPENSATION
009A 1B        0149      DEC   DE            ;DECREASE COMPENSATION
009B 7B        0150      LD      A,E          ;TEST COMPENSATION
009C B2        0151      OR      D            ;IF NOT ZERO DON'T
009D 2808      0152      JR      Z,ICOMP     ;COMPENSATION
009F DD7300    0153      LD      (IX),E       ;RESAVE COMPENSATION
00A2 DD7201    0154      LD      (IX+1),D
00A5 1B6B      0155      JR      ICF
00A7 23        0156 ICOMP: INC   HL      ;COMPENSATION PATTERN
00AB FD5E00    0157      LD      E,(IY)       ;BY INCREMENT
00AD DD7300    0158      LD      (IX),E       ;RESTART COMPENSATION
00AE FD5601    0159      LD      D,(IY+1)
00B1 DD7201    0160      LD      (IX+1),D
00B4 DB23      0161      INC   IX            ;POINT TO NEXT
00B6 DB23      0162      INC   IX            ;COMPENSATION ROM AND
00B8 FD23      0163      INC   IY            ;RAM
00BA FD23      0164      INC   IY
00BC 10D2     0165      DJNZ  LOOP1         ;TEST NEXT COMPENSATION
00BE C32001    0166      JP      OUTF
0167 ;
0168 ; DECREMENT PATTERN VALUE
0169 ;
00C1 A7        0170 DCR:  AND   A
00C2 ED52     0171      SBC   HL,DE         ;DECREASE PATTERN
    
```

```

00C4 DD21261D    0172      LD      IX,PATRAM+6    ;COMPENSATION RAM ADDR.
00CB FD2A401D    0173      LD      IY,(STPSC)    ;COMPENSATION ROM ADDR.
                0174 ;
                0175 ; 10 TIMES DECREMENT COMPENSATION
                0176 ;
00CC 060A        0177      LD      B,0AH
00CE DD7E00'      0178 LOOPD: LD      A,(IX)
00D1 5F          0179      LD      E,A
00D2 DD5801      0180      LD      D,(IX+1)      ;TEST COMPENSATION
00D5 B2          0181      OR      D              ;IF COMPENSATION=0,
00D6 2827      0182      JR      Z,DCF         ;DON'T COMPENSATION
00DB 1B          0183      DEC     DE            ;DECREASE COMPENSATION
00D9 7B          0184      LD      A,E           ;TEST COMPENSATION,
00DA B2          0185      OR      D              ;IF NOT ZERO DON'T
00DB 2808      0186      JR      Z,DCOMP      ;COMPENSATION
00DD DD7300      0187      LD      (IX),E        ;RESAVE COMPENSATION
00E0 DD7201      0188      LD      (IX+1),D
00E3 181A      0189      JR      DCF
00E5 2B          0190 DCOMP: DEC     HL      ;COMPENSATION PATTERN
00E6 FD5E00      0191      LD      E,(IY)        ;BY DECREMENT
00E9 DD7300      0192      LD      (IX),E
00EC FD5601      0193      LD      D,(IY+1)
00EF DD7201      0194      LD      (IX+1),D      ;RESTART COMPENSATION
00F2 DD23        0195      INC     IX            ;POINT TO NEXT
00F4 DD23        0196      INC     IX            ;COMPENSATION ROM AND
00F6 FD23        0197      INC     IY            ;RAM
00F8 FD23        0198      INC     IY
00FA 10D2      0199      DJNZ   LOOPD         ;TEST NEXT COMPENSATION
00FC C32001      0200      JP      OUTP
                0201 ;
                0202 ; COMPARE REAL OUTPUT VALUE AND FINAL VALUE ,
                0203 ; IF OUTPUT VALUE < FINAL VALUE , LET OUTPUT
                0204 ; VALUE EQUAL FINAL VALUE
                0205 ;
00FF 3A3F1D      0206 DCF:  LD      A,(PATFIN+1)
0102 BC          0207      CP      H              ;COMPARE HIGH BYTE
0103 381B      0208      JR      C,OUTP
0105 2016      0209      JR      NZ,GETF
0107 3A3E1D      0210      LD      A,(PATFIN)
010A BD          0211      CP      L              ;COMPARE LOW BYTE
010B 3813      0212      JR      C,OUTP
010D 180E      0213      JR      GETF
                0214 ;
                0215 ; COMPARE REAL OUTPUT VALUE AND FINAL VALUE ,
                0216 ; IF OUTPUT VALUE > FINAL VALUE , LET OUTPUT
                0217 ; VALUE EQUAL FINAL VALUE
                0218 ;
010F 3A3F1D      0219 ICF:  LD      A,(PATFIN+1)
0112 BC          0220      CP      H              ;COMPARE HIGH BYTE
0113 3808      0221      JR      C,GETF
0115 2009      0222      JR      NZ,OUTP
0117 3A3E1D      0223      LD      A,(PATFIN)
011A BD          0224      CP      L              ;COMPARE LOW BYTE
011B 3003      0225      JR      NC,OUTP
011D 2A3E1D      0226 GETF: LD      HL,(PATFIN) ;GET FINAL VALUE
                0227 ;
                0228 ; DECREMENT SECTION'S TIME AND TEST IT

```

DROMEMCO EDOS Z80 ASSEMBLER version 02.15

PAGE 0005

```

0120 ED4B3A1D      0229 ;
0124 0B           0230 OUTP: LD      BC, (PATRAM+1AH) ; DEC TIME OF SECTION
0125 ED433A1D      0231 DEC      BC ; ( LOW 2 BYTES )
0129 7B           0232 LD      (PATRAM+1AH), BC
012A B1           0233 LD      A, B ; TEST TIME OF SECTION
012B 202F         0234 OR      C ; (LOW 2 BYTES) = 0 ?
012D ED4B3C1D      0235 JR      NZ, FINSH
0131 7B           0236 LD      .BC, (PATRAM+1CH)
0132 B1           0237 LD      A, B ; TEST TIME OF SECTION
0133 2B05         0238 OR      C ; (HIGH 2 BYTES) = 0 ?
0135 0B           0239 JR      Z, ENDT ; IF NOT EQUAL ZERO
0136 ED433C1D      0240 DEC     BC ; DECREMENT IT
013A 2A3E1D       0241 LD      (PATRAM+1CH), BC ; TIME FINISH THEN
013D 3A221D       0242 ENDT: LD      HL, (PATFIN) ; OUTPUT FINAL VALUE
0140 47           0243 LD      A, (PATRAM+2) ; GET CURRENT NUMBER OF
0141 3A1021        0244 LD      B, A ; SECTION
0144 B8           0245 LD      A, (VIBROM+10H) ; GET TOTAL NUMBER OF
0145 CA5C01        0246 CP      B ; SECTION
0148 D9           0247 JF      Z, FINSH
0149 ED80         0248 EXX ; PATTERN NOT FINISH, GET
014B 11201D       0249 LDIR ; NEXT SECTION'S DATA
014E 012000       0250 LD      DE, PATRAM
0151 FD2A401D     0251 LD      BC, PATLEN
0155 FD09         0252 LD      IY, (STPSC)
0157 FD22401D     0253 ADD     IY, BC ; PREPARE NEXT SECTION'S
015B D9           0254 LD      (STPSC), IY ; ADDRESS AND SAVE IT
015C 22201D       0255 EXX
015F CD2202       0256 FINSH: LD      (PATRAM), HL ; SAVE CURRENT OUTPUT
0162 7D           0257 CALL   VIBRA ; PATTERN PLUS VIBRATION
0163 D380         0258 LD      A, L
0165 7C           0259 OUT    (PIODD), A ; OUT CURRENT PATTERN
0166 D381         0260 LD      A, H ; PLUS VIBRATION
0168 DB81         0261 OUT    (PIODB), A
016A CB6F         0262 IN     A, (PIODB) ; TEST AUTO. OR SWITCH
016C 2005         0263 BIT    5, A ; MODE
016E CDE002       0264 JR      NZ, AUTO1
0171 1B03         0265 CALL   ENDSV ; SWITCH MODE
0173 CD7901       0266 JR      AUTO1+3
0176 FB           0267 AUTO1: CALL  ENDV ; AUTO. MODE
0177 ED4D         0268 EI
0270 RETI
0271 ;
0272 ; END VIBRATION (COMPENSATION) SUBROUTINE
0273 ;
0274 ;
0179 E5           0275 ENDSV: PUSH  HL ; SAVE CURRENT OUTPUT
017A ED4B0A21     0276 LD      BC, (VIBROM+0AH) ; BC--DELTA V / STEP
017E ED5B021D     0277 LD      DE, (VIBRAM+2) ; DE--T/4
0182 7A           0278 LD      A, D
0183 B3           0279 OR      E ; TEST T/4 FINISH ?
0184 2B27         0280 JR      Z, TEST3
0186 1B           0281 DEC     DE ; T/4 NOT FINISH, DEC T/4
0187 ED53021D     0282 LD      (VIBRAM+2), DE ; RESAVE T/4
018B 2A0C1D       0283 LD      HL, (VIBRAM+0CH) ; VIBRATION VALUE PLUS
018E 09           0284 ADD     HL, BC ; DELTA V/STEP
018F 220C1D       0285 LD      (VIBRAM+0CH), HL ; RESAVE VIBRATION VALUE

```

```

0192 7A          0286      LD      A,D
0193 B3          0287      OR      E
0194 CD2F02     0288      CALL   VCOMP1      ; INCREASE COMPENSATION
0197 2075       0289      JR      NZ,DRT3
0199 2A0C21     0290      LD      HL,(VIBROM+0CH) ; T/4=0, LET VIBRATION=
019C 29         0291      ADD    HL,HL         ; 2*VIBRATION AMPLITUDE
019D 220C1D     0292      LD      (VIBRAM+0CH),HL ; AND SAVE TO RAM
01A0 010A00     0293      LD      BC,000AH     ; RESTART VIBRATION
01A3 211221     0294      LD      HL,VIBROM+12H ; COMPENSATION, MOVE
01A6 11121D     0295      LD      DE,VIBRAM+12H ; VIBRATION COMPENSATION
01A9 EDB0       0296      LDIR   ; FROM ROM TO RAM
01AB 1861       0297      JR      DRT3
                0298 ;
                0299 ; FROM T/4 TO 3T/4, VIBRATION VALUE IS DECREMENT
                0300 ;
01AD ED5B061D   0301 TEST3: LD      DE,(VIBRAM+6) ; LOAD 3T/4
01B1 7A         0302      LD      A,D
01B2 B3         0303      OR      E           ; TEST 3T/4 FINISH ?
01B3 2828       0304      JR      Z,TEST4
01B5 1B         0305      DEC    DE           ; 3T/4 NOT FINISH, DEC
01B6 ED530611  0306      LD      (VIBRAM+6),DE ; 3T/4 AND RESAVE IT
01BA 2A0C1D     0307      LD      HL,(VIBRAM+0CH)
01BD A7         0308      AND    A           ; VIBRATION VALUE MINUS
01BE ED42       0309      SEC    HL,BC       ; DELTA V/STEP
01C0 220C1D     0310      LD      (VIBRAM+0CH),HL ; RESAVE VIBRATION
01C3 7A         0311      LD      A,D
01C4 B3         0312      OR      E
01C5 CD6B02     0313      CALL   VCOMP2      ; DECREASE COMPENSATION
01C8 204D       0314      JR      NZ,DRT4
01CA 210000     0315      LD      HL,0        ; 3T/4=0, LET VIBRATION
01CD 220C1D     0316      LD      (VIBRAM+0CH),HL ; =0, AND SAVE TO RAM
01D0 010A00     0317      LD      BC,000AH     ; RESTART VIBRATION
01D3 211221     0318      LD      HL,VIBROM+12H ; COMPENSATION, MOVE
01D6 11121D     0319      LD      DE,VIBRAM+12H ; VIBRATION COMPENSATION
01D9 EDB0       0320      LDIR   ; FROM ROM TO RAM
01DB 183A       0321      JR      DRT4
                0322 ;
                0323 ; FROM 3T/4 TO T VIBRATION VALUE IS INCREMENT
                0324 ;
01DD ED5B081D   0325 TEST4: LD      DE,(VIBRAM+8) ; LOAD T
01E1 1B         0326      DEC    DE           ; DECREMENT T
01E2 ED53081D  0327      LD      (VIBRAM+8),DE ; RESAVE T
01E6 2A0C1D     0328      LD      HL,(VIBRAM+0CH)
01E9 09         0329      ADD    HL,BC       ; VIBRATION+DELTA V/STEP
01EA 220C1D     0330      LD      (VIBRAM+0CH),HL ; RESAVE VIBRATION
01ED 7A         0331      LD      A,D
01EE B3         0332      OR      E
01EF CD2F02     0333      CALL   VCOMP1      ; INCREMENT COMPENSATION
01F2 202C       0334      JR      NZ,RETURN
01F4 ED5B0221   0335      LD      DE,(VIBROM+2) ; FINISH ONE VIBRATION
01FB ED53021D  0336      LD      (VIBRAM+2),DE ; PERIOD, RESAVE T/4,
01FC ED5B0621  0337      LD      DE,(VIBROM+6) ; 3T/4 AND T FROM ROM TO
0200 ED53061D  0338      LD      (VIBRAM+6),DE ; RAM
0204 ED5B0821  0339      LD      DE,(VIBROM+8)
0208 ED53081D  0340      LD      (VIBRAM+8),DE
020C 1812       0341      JR      RETURN
020E ED5B061D   0342 DRT3: LD      DE,(VIBRAM+6)

```

```

0212 1B          0343          DEC     DE          ; DECREMENT 3T/4
0213 ED53061D   0344          LD      (VIBRAM+6),DE ; RESAVE 3T/4
0217 ED5B081D   0345 DRT4:      LD      DE,(VIBRAM+8)
021B 1B          0346          DEC     DE          ; DECREMENT T
021C ED53081D   0347          LD      (VIBRAM+8),DE ; RESAVE T
0220 E1          0348 RETURN:      POP     HL          ; COMPENSATION FINISHED
0221 C9          0349          RET
                0350          ;
                0351          ;
                0352 ; VIBRATION SUBROUTINE
                0353          ;
                0354          ;
0222 ED5B0C1D   0355 VIBRA:      LD      DE,(VIBRAM+0CH) ; GET VIBRATION AMPLITUD
0226 19          0356          ADD     HL,DE        ; + DELTA V /STEP +
0227 ED5B0C21   0357          LD      DE,(VIBROM+0CH) ; COMPENSATION
022B A7          0358          AND     A           ;
022C ED52       0359          SBC     HL,DE        ; SECTION V + VIBRATION
022E C9          0360          RET
                0361          ;
                0362          ;
0230 DD21121D   0363 ; INCREMENT VIBRATION COMPENSATION (AUTO. MODE)
0234 FD211221   0364 ; INPUT:HL--VIBRATION VALUE (NOT COMPENSATION)
                0365 ; OUTPUT:HL--COMPENSATED VIBRATION VALUE
                0366          ;
                0367          ;
022F F5          0368 VCOMPI:      PUSH    AF          ; SAVE FLAG
0230 DD21121D   0369          LD      IX,VIBRAM+12H ; RAM-FIRST COMPENSATION
0234 FD211221   0370          LD      IY,VIBROM+12H ; ROM-FIRST COMPENSATION
                0371          ;
                0372 ; START VIBRATION'S FIVE COMPENSATION
                0373          ;
023B 0605       0374          LD      B,5
023A DD7E00     0375 ILOOP:      LD      A,(IX)
023D 5F         0376          LD      E,A
023E DD5601     0377          LD      D,(IX+1)      ; TEST COMPENSATION
0241 B2         0378          OR      D           ; IF FIRST COMPENSATION
0242 2B22       0379          JR      Z,IRTS      ; =0, DON'T COMPENSATION
0244 1B         0380          DEC     DE          ; DECREASE COMPENSATION
0245 DD7300     0381          LD      (IX),E
0248 DD7201     0382          LD      (IX+1),D     ; RESAVE COMPENSATION
024B 7B         0383          LD      A,E         ; TEST COMPENSATION
024C B2         0384          OR      D           ; IF NOT ZERO DON'T
024D 2017       0385          JR      NZ,IRTS      ; COMPENSATION
024F 23         0386          INC     HL          ; COMPENSATION VIBRATION
0250 FD5E00     0387          LD      E,(IY)      ; BY INCREMENT
0253 DD7300     0388          LD      (IX),E      ; RESTART NTH COMPENSAT
0256 FD5601     0389          LD      D,(IY+1)
0259 DD7201     0390          LD      (IX+1),D
025C DD23       0391          INC     IX          ; POINT TO NEXT
025E DD23       0392          INC     IX          ; COMPENSATION ROM AND
0260 FD23       0393          INC     IY          ; RAM
0262 FD23       0394          INC     IY
0264 10D4       0395          DJNZ   ILOOP        ; TEST NEXT COMPENSATION
0266 220C1D     0396 IRTS:      LD      (VIBRAM+0CH),HL ; RESAVE COMPENSATION
0269 F1         0397          POP     AF          ; LOAD FLAG
026A C9         0398          RET
                0399          ;

```

```

0400 ;
0401 ; DECREMENT VIBRATION COMPENSATION (AUTO. MODE)
0402 ; INPUT:HL--VIBRATION VALUE ( NOT COMPENSATION )
0403 ; OUTPUT:HL--COMPENSATED VIBRATION VALUE
0404 ;
0405 ;
026B F5 0406 VCDMPD: PUSH AF ;SAVE FLAG
026C DD21121D 0407 LD IX,VIBRAM+12H ;RAM-FIRST COMPENSATION
0270 FD211221 0408 LD IY,VIBROM+12H ;ROM-FIRST COMPENSATION
0409 ;
0410 ; START VIBRATION'S FIVE COMPENSATION
0411 ;
0274 0605 0412 LD B,5
0276 DD7E00 0413 DLOOP: LD A,(IX)
0279 5F 0414 LD E,A
027A DD5601 0415 LD D,(IX+1) ;TEST COMPENSATION
027D E2 0416 OR D ;IF FIRST COMPENSATION
027E 2822 0417 JR Z,DRTS ;=0, DON'T COMPENSATION
0280 1B 0418 DEC DE ;DECREASE COMPENSATION
0281 DD7300 0419 LD (IX),E
0284 DD7201 0420 LD (IX+1),D ;RESAVE COMPENSATION
0287 7B 0421 LD A,E ;TEST COMPENSATION
0288 B2 0422 OR D ;IF NOT ZERO DON'T
0289 2017 0423 JR NZ,DRTS ;COMPENSATION.
028B 2B 0424 DEC HL ;COMPENSATION VIBRATION
028C FD5E00 0425 LD E,(IY) ;BY DECREMENT.
028F DD7300 0426 LD (IX),E ;RESTART NTH COMPENSAT
0292 FD5601 0427 LD D,(IY+1)
0295 DD7201 0428 LD (IX+1),D
0298 DD23 0429 INC IX ;POINT TO NEXT
029A DD23 0430 INC IX ;COMPENSATION ROM AND
029C FD23 0431 INC IY ;RAM.
029E FD23 0432 INC IY
02A0 10D4 0433 DJNZ DLOOP ;TEST NEXT COMPENSATION
02A2 220C1D 0434 DRTS: LD (VIBRAM+0CH),HL ;RESAVE COMPENSATION.
02A5 F1 0435 POP AF ;LOAD FLAG.
02A6 C9 0436 RET
0437 ;
0438 ;
0439 ;SYSTEM INITIALIZATION SUBROUTINE.
0440 ;
0441 ;PIO PORT-A: OUTPUT MODE
0442 ;PIO PORT-B: BIT CONTROL MODE
0443 ; : BIT 0 (OUTPUT)
0444 ; : BIT 1 (OUTPUT)
0445 ; : BIT 2 (UNUSED)
0446 ; : BIT 3 (LOW POSITION LIMIT SW.)
0447 ; : BIT 4 (HIGH POSITION LIMIT SW.)
0448 ; : BIT 5 (AUTO. MODE=1 / SWITCH MODE=0)
0449 ; : BIT 6 (0.1 SECOND INTERRUPT)
0450 ; : BIT 7 (START PUSH BOTTOM)
0451 ;
02A7 CDC102 0452 SYSINI: CALL CRAM ;CHECK RAM
02AA 3EFF 0453 LD A,OFFH
02AC D383 0454 OUT (PIOCB),A ;PORT B - BIT CONTROL
02AE 3EFC 0455 LD A,OFCH
02B0 D383 0456 OUT (PIOCB),A ;IN:PB7-PB2,OUT:PB1-PB0

```

```

02B2 3E97      0457      LD      A,97H
02B4 D3B3      0458      OUT    (PIOCB),A      ;EI,OR,LOW,MASK FOLLOW
02B6 3EBF      0459      LD      A,0BFH
02BB D3B3      0460      OUT    (PIOCB),A      ; INTERRUPT FROM PB6
02BA 3E0F      0461      LD      A,0FH
02BC D3B2      0462      OUT    (PIOCA),A      ; PORT A OUTPUT MODE
02BE C30600     0463      JP     CONT
                0464 ;
                0465 ;
                0466 ; CHECK RAM
                0467 ;
                0468 ;
02C1 210018     0469 CRAM:   LD      HL,1800H      ; RAM CHECK SUBROUTINE
02C4 010008     0470      LD      BC,800H      ; FROM 1800H TO 1FFFH
02C7 CDD302     0471 RAMT:   CALL   RAMCK        ; CHECK ONE BYTE
02CA 2B01      0472      JR     Z,TNEXT      ; THE BYTE IS OK.
02CC 76        0473      HALT                ; BAD RAM, STOP PROGRAM
02CD EDA1      0474 TNEXT:  CPI
02CF EAC702     0475      JP     PE,RAMT      ; DEC BC,INC HL
02D2 C9        0476      RET
                0477 ;
                0478 ; FUNCTION: CHECK RAM FUNCTION
02D3 3E00      0483 RAMCK: LD      A,0
02D5 77        0484      LD      (HL),A
02D6 7E        0485      LD      A,(HL)
02D7 FE00      0486      CP     0             ; CHECK ZERO
02D9 C0        0487      RET     NZ
02DA 2F        0488      CPL
02DB 77        0489      LD      (HL),A
02DC 7E        0490      LD      A,(HL)
02DD FEFF      0491      CP     0FFH        ; CHECK FF
02DE C9        0492      RET
                0493 ;
                0494 ;
                0495 ; END VIBRATION ON SWITCH MODE
                0496 ;
                0497 ;
02E0 E5        0498 ENDVS: PUSH   HL             ; SAVE CURRENT OUTPUT
02E1 2A0C1D     0499      LD      HL,(VIBRAM+0CH) ; VIBRATION AMPLITUDE
02E4 ED4B0A21   0500      LD      BC,(VIBROM+0AH) ; VIBRATION DELTA V/STEP
02E8 3A431D     0501      LD      A,(UDFLAG)
02EB A7        0502      AND    A             ; TEST UP/DOWN FLAG
02EC 2B1F      0503      JR     Z,UP
02EE DBB1      0504      IN     A,(PIODB)     ; DOWN COMPENSATION ,
02F0 CB5F      0505      BIT    3,A           ; TEST LOW SW. IF SW. IS
02F2 2011      0506      JR     NZ,CDOWN      ; OFF, CONTINUE DOWN.
02F4 AF        0507      XOR    A             ; IF SW. ON, SET UP/DOWN
02F5 32431D     0508      LD      (UDFLAG),A   ; FLAG=0, PREPARE TO UP.
02F8 010A00     0509      LD      BC,000AH     ; RESTART VIBRATION
02FB 211221     0510      LD      HL,VIBROM+12H ; COMPENSATION, MOVE
02FE 11121D     0511      LD      DE,VIBRAM+12H ; VIBRATION COMPENSATION
0301 EDB0      0512      LDIR
0303 1B29      0513      JR     DONE

```

CROMEMCO CD05 Z80 ASSEMBLER version 02.15

PAGE 0010

```

0305 A7          0514 CDOWN:  AND    A           ;CONTINUE DOWN.
0306 ED42       0515          SBC    HL,BC       ;VIBRATION-DELTA V/STEP
0308 CD6B02     0516          L    L     VCOMP D   ;DECREASE COMPENSATION.
030B 1B71       0517          JR    DONE
030D DB81       0518 LP:    IN    A,(PIODB)   ;UP-COMPENSATION, TEST
030F CB47       0519          BIT    4,A         ;HIGH SW. IF SW. IS OFF
0311 2017       0520          JR    NZ,CUP     ; , CONTINUE UP.
0313 AF         0521          XOR   A         ;SWITCH IS ON. START
0314 ED42       0522          SBC    HL,BC       ;COMPENSATION DOWN.
0316 220C1D     0523          LD    (VIBRAM+0CH),HL ;SAVE COMPENSATION.
0319 3C         0524          INC   A         ;SET UP/DOWN FLAG=1,
031A 32431D     0525          LD    (LDFLAG),A   ;PREPARE START DOWN,
031D 010A00     0526          LD    BC,000AH    ;RESTART VIBRATION
0320 211221     0527          LD    HL,VIBROM+12H ;COMPENSATION; MOVE
0323 11121D     0528          LD    DE,VIBRAM+12H ;VIBRATION COMPENSATION
0326 EDB0       0529          LDIR  ;FROM ROM TO RAM.
0328 1B04       0530          JR    DONE
032A 09         0531 CUP:    ADD    HL,BC       ;CONTINUE UP.
032B CD2F02     0532          CALL VCOMP I     ;INCREASE COMPENSATION.
032E E1         0533 DONE:   POP   HL         ;GET CURRENT OUTPUT.
032F C9         0534          RET

```

Errors 0

附錄 C 補償的資料說明

TIME	OUT	REAL	DIFFER	TIME	OUT	REAL	DIFFER
1	19.56	24	4.44	46	1095.36	1104	8.64
2	39.12	48	8.88	47	1114.92	1128	13.08
3	68.46	72	3.54	48	1144.26	1152	7.74
4	88.02	96	7.98	49	1163.82	1176	12.18
5	107.58	120	12.42	50	1183.38	1200	16.62
6	136.92	144	7.08	51	1212.72	1224	11.28
7	156.48	168	11.52	52	1232.28	1248	15.72
8	176.04	192	15.96	53	1251.84	1272	20.16
9	215.16	216	.84	54	1290.96	1296	5.04
10	234.72	240	5.28	55	1310.52	1320	9.48
11	254.28	264	9.72	56	1330.08	1344	13.92
12	283.62	288	4.38	57	1359.42	1368	8.58
13	303.18	312	8.82	58	1378.98	1392	13.02
14	322.74	336	13.26	59	1398.54	1416	17.46
15	352.08	360	7.92	60	1427.88	1440	12.12
16	371.64	384	12.36	61	1447.44	1464	16.56
17	391.2	408	16.8	62	1467	1488	21
18	430.32	432	1.68	63	1506.12	1512	5.88
19	449.88	456	6.12	64	1525.68	1536	10.32
20	469.44	480	10.56	65	1545.24	1560	14.76
21	498.78	504	5.22	66	1574.58	1584	9.42
22	518.34	528	9.66	67	1594.14	1608	13.86
23	537.9	552	14.1	68	1613.7	1632	18.3
24	567.24	576	8.76	69	1643.04	1656	12.96
25	586.8	600	13.2	70	1662.6	1680	17.4
26	606.36	624	17.64	71	1682.16	1704	21.84
27	645.48	648	2.52	72	1721.28	1728	6.72
28	665.04	672	6.96	73	1740.84	1752	11.16
29	684.6	696	11.4	74	1760.4	1776	15.6
30	713.94	720	6.06	75	1789.74	1800	10.26
31	733.5	744	10.5	76	1809.3	1824	14.7
32	753.06	768	14.94	77	1828.86	1848	19.14
33	782.4	792	9.6	78	1858.2	1872	13.8
34	801.96	816	14.04	79	1877.76	1896	18.24
35	821.52	840	18.48	80	1897.32	1920	22.68
36	860.64	864	3.36	81	1936.44	1944	7.56
37	880.2	888	7.8	82	1956	1968	12
38	899.76	912	12.24	83	1975.56	1992	16.44
39	929.1	936	6.9	84	2004.9	2016	11.1
40	948.66	960	11.34	85	2024.46	2040	15.54
41	968.22	984	15.78	86	2044.02	2064	19.98
42	997.56	1008	10.44	87	2073.36	2088	14.64
43	1017.12	1032	14.88	88	2092.92	2112	19.08
44	1036.68	1056	19.32	89	2112.48	2136	23.52
45	1075.8	1080	4.2	90	2151.6	2160	8.4

TIME	OUT	REAL	DIFFER	TIME	OUT	REAL	DIFFER
91	2171.16	2184	12.84	136	3256.74	3264	7.26
92	2190.72	2208	17.28	137	3276.3	3288	11.7
93	2220.06	2232	11.94	138	3305.64	3312	6.36
94	2239.62	2256	16.38	139	3325.2	3336	10.8
95	2259.18	2280	20.82	140	3344.76	3360	15.24
96	2288.52	2304	15.48	141	3374.1	3384	9.9
97	2308.08	2328	19.92	142	3393.66	3408	14.34
98	2327.64	2352	24.36	143	3413.22	3432	18.78
99	2366.76	2376	9.24	144	3452.34	3456	3.66
100	2386.32	2400	13.68	145	3471.9	3480	8.1
101	2405.88	2424	18.12	146	3491.46	3504	12.54
102	2435.22	2448	12.78	147	3520.8	3528	7.2
103	2454.78	2472	17.22	148	3540.36	3552	11.64
104	2474.34	2496	21.66	149	3559.92	3576	16.08
105	2503.68	2520	16.32	150	3589.26	3600	10.74
106	2523.24	2544	20.76	151	3608.82	3624	15.18
107	2542.8	2568	25.2	152	3628.38	3648	19.62
108	2591.7	2592	.3	153	3667.5	3672	4.5
109	2611.26	2616	4.74	154	3687.06	3696	8.94
110	2630.82	2640	9.18	155	3706.62	3720	13.38
111	2660.16	2664	3.84	156	3735.96	3744	8.04
112	2679.72	2688	8.28	157	3755.52	3768	12.48
113	2699.28	2712	12.72	158	3775.08	3792	16.92
114	2728.62	2736	7.38	159	3804.42	3816	11.58
115	2748.18	2760	11.82	160	3823.98	3840	16.02
116	2767.74	2784	16.26	161	3843.54	3864	20.46
117	2806.86	2808	1.14	162	3882.66	3888	5.34
118	2826.42	2832	5.58	163	3902.22	3912	9.78
119	2845.98	2856	10.02	164	3921.78	3936	14.22
120	2875.32	2880	4.68	165	3951.12	3960	8.88
121	2894.88	2904	9.12	166	3970.68	3984	13.32
122	2914.44	2928	13.56	167	3990.24	4008	17.76
123	2943.78	2952	8.22	168	4019.58	4032	12.42
124	2963.34	2976	12.66	169	4039.14	4056	16.86
125	2982.9	3000	17.1	170	4058.7	4080	21.3
126	3022.02	3024	1.98	171	4097.82	4104	6.18
127	3041.58	3048	6.42	172	4117.38	4128	10.62
128	3061.14	3072	10.86	173	4136.94	4152	15.06
129	3090.48	3096	5.52	174	4166.28	4176	9.72
130	3110.04	3120	9.96	175	4185.84	4200	14.16
131	3129.6	3144	14.4	176	4205.4	4224	18.6
132	3158.94	3168	9.06	177	4234.74	4248	13.26
133	3178.5	3192	13.5	178	4254.3	4272	17.7
134	3198.06	3216	17.94	179	4273.86	4296	22.14
135	3237.18	3240	2.82	180	4312.98	4320	7.02

TIME	OUT	REAL	DIFFER
181	4332.54	4344	11.46
182	4352.1	4368	15.9
183	4381.44	4392	10.56
184	4401	4416	15
185	4420.56	4440	19.44
186	4449.9	4464	14.1
187	4469.46	4488	18.54
188	4489.02	4512	22.98
189	4528.14	4536	7.86
=====			
190	4547.7	4560	12.3
191	4567.26	4584	16.74
192	4596.6	4608	11.4
193	4616.16	4632	15.64
194	4635.72	4656	20.28
195	4665.06	4680	14.94
196	4684.62	4704	19.38
197	4704.18	4728	23.82
198	4743.3	4752	8.7
=====			
199	4762.86	4776	13.14
200	4782.42	4800	17.58
201	4811.76	4824	12.24
202	4831.32	4848	16.68
203	4850.88	4872	21.12
204	4880.22	4896	15.78
205	4899.78	4920	20.22
206	4919.34	4944	24.66
207	4958.46	4968	9.54
=====			
208	4978.02	4992	13.98
209	4997.58	5016	18.42
210	5026.92	5040	13.08
211	5046.48	5064	17.52
212	5066.04	5088	21.96
213	5095.38	5112	16.62
214	5114.94	5136	21.06
215	5134.5	5160	25.5
216	5183.4	5184	.6
=====			

附錄 D 實際的資料及波形

*2100.211F

2100- 01 00 05 00 0A 00 0F 00
 2108- 14 00 14 00 66 00 07 0A
 2110- 04 0D 03 00 06 00 06 00
 2118- 06 00 06 00 0F 03 01 08

*2200.227F

2200- CC 00 01 00 02 00 02 00
 2208- 09 00 0D 00 1A 00 1A 00
 2210- 1A 00 1B 00 1D 00 6A 0A
 2218- 4A 0E 64 00 00 00 CC 01
 2220- CC 01 02 00 00 00 02 00
 2228- 2A 00 7D 00 96 FF 3D FF
 2230- ED FF 1D FF CD FF 01 FF
 2238- 01 FF F4 01 00 00 CC 02
 2240- CC 02 03 00 00 00 00 00
 2248- 00 00 00 00 00 00 00 00
 2250- 00 00 00 00 00 00 00 00
 2258- 00 00 58 02 00 00 CC 02
 2260- CC 02 04 01 00 00 02 00
 2268- 02 00 03 00 05 00 06 00
 2270- 06 00 06 00 06 00 06 00
 2278- 06 00 58 02 00 00 CC 00

記憶體內的資料為經 BASIC 計算後，所

得的結果，所設定的 PATTERN 為：

第一段落：2 V，10 秒

第二段落：4.5V，50 秒

第三段落：7 V，1 分

第四段落：7 V，1 分

結束電壓：2 V

擺動電壓振幅：1 V

擺動電壓週期：2 秒

波形圖的水平刻度：0.2 分/cm

垂直刻度：2 V/cm

