

DIGITAL LOGIC CIRCUIT DESIGN



### 最新 數位邏輯電路設計



#### 本書特色

- 1. 本書將整個數位邏輯的設計理念及其發展趨向做循序漸進、有系統且深入淺出的討論。
- 2. 幫助讀者建立一個完整的數位邏輯設計基礎。

ISBN 957-21-3934-7



9 789572 139349

NT / 480



00480

# 最新數位邏輯電路設計

林灶生 劉紹漢 劉新民 編著

RT  
448.62  
7223-1  
144396

華

05292

國立勤益技術學院圖書館



144396

DIGITAL LOGIC CIRCUIT DESIGN

# 最新 數位邏輯電路設計



林灶生  
劉紹漢  
劉新民 編著

全華科技圖書股份有限公司 印行



448.62  
RT  
448.62  
7223-1  
144396

# 最新數位邏輯電路設計

林灶生 劉紹漢 劉新民 編著



全



印行



# 一 序 言

最新數位邏輯電路設計

生活在 e 世代的環境裏到處充滿著數位化的商品 (如電腦、PDA、手機、數位照相機……等)，這些日新月異的多元化產品給予數位電路設計者無限的發展空間與使命感，當然要從事較深入的電路設計就必須要有一個正確且穩固的數位基礎，有鑑於此本人撰寫了一系列有關這方面的書籍，從最基本的數位邏輯電路設計到目前廣泛被使用在晶片設計的“硬體描述語言”……等，“最新數位邏輯電路設計”一書就是針對想要從事數位硬體電路設計的初學者所撰寫，其內容總共分成六章，主要是將整個數位邏輯的設計理念及其發展趨向做循序漸進，有系統且深入淺出的討論，目的是幫助初學者建立一個完整的數位邏輯設計基礎，而其每一章節的內容如下。

第一章：本章的目的在介紹於電腦內部時常用到的各種數目系統 (如二進制、八進制、…… R 進制)，各種數碼 (如 BCD 碼、加三碼、格雷碼、ASCII、EBCDIC……等)，不帶符號及帶符號資料 (如 R 的補數、R - 1 的補數……等)，偵錯碼 (如同位、漢明碼)……等。

第二章：本章的重點在討論使用在電腦硬體部分的各種邏輯閘 (如 NOT、AND、OR……等) 之特性及互換……等，常用的第摩根定理，對偶性定律，布林代數表示法，化簡時所使用的卡諾圖、列表法及派翠克方法……等，以期達到將硬體電路簡化到最簡單。

第三章：本章的目的在介紹如何利用前面兩章的基本知識來從事組合邏輯電路的設計，而我們所舉的設計例子都是 CPU 內部常使用到的控制電路，如二進制與十進制的加、減器，前瞻進位器、比較器、解碼器、解多工器、編碼器、同位產生及校正器……等，以及利用中型 IC MSI 來設計組合邏輯電路的原理……等。





# 編輯部序

「系統編輯」是我們的編輯方針，我們所提供給您的，絕不只是一本書，而是關於這門學問的所有知識，它們由淺入深，循序漸進。

本書主要是將整個數位邏輯的設計理念及其發展趨向做循序漸進、有系統且深入淺出的討論，以幫助讀者建立一個完整的數位邏輯設計基礎。內容共分六章：第一章的目的在於介紹電腦內部時常用到的各種數目資料、數碼等，第二章重點在討論使用電腦硬體部份的各種邏輯閘之特性及互換等，第三章重點在介紹如何從事組合邏輯電路的設計，第四章在討論各式各樣正反器的內部結構、真值表、激勵表等，第五章在介紹 Moore 與 Mealy Machine 的不同點，第六章則在告訴讀者，隨著產品多元化，電路已經由傳統的 Gate Level 提升到以軟體方式來規劃現成 VLSI 元件的 PLD 時代，與傳統的電路設計中間的關係如何？！適用於技術學院電子、電機系「數位邏輯設計」課程使用。

同時，為了使您能有系統且循序漸進研習相關方面的叢書，我們以流程圖方式，列出各有關圖書的閱讀順序，以減少您研習此門學問的摸索時間，並能對這門學問有完整的知識。若您在這方面有任何問題，歡迎來函連繫，我們將竭誠為您服務。

第四章：本章的重點在討論各式各樣正反器的內部結構、真值表、激勵表……等，並進一步利用它們來設計一些時常用到的同步及非同步，甚至是混合型之序向電路(如上數及下數計數器，可預置的向左及向右移位暫存器……等)。

第五章：本章的目的在介紹 Moore 與 Mealy Machine 的不同點，並進一步設計這兩種控制電路，同時討論如何才可以設計出硬體電路最簡單的 Moore 及 Mealy Machine……等。

第六章：本章的重點在告訴讀者，隨著產品的多元化，電路設計已經由傳統的 Gate Level 提升到以軟體方式來規劃現成 VLSI 元件的 PLD 時代，而它們是依據什麼理念？與傳統的電路設計中間的關係如何……。

雖然數位電路的設計已經進入 PLD 時代，但畢竟它所運用的理念皆來自第一章到第五章的內容，因此讀者必須把重心放在前面五章，只要基本數位設計的理念建立起來，將來要進一步從事 PLD 的電路設計即可駕輕就熟，很快就可以進入狀況，畢竟 PLD 的理念也是來自第一章到第五章的精神。

作者：

林灶生

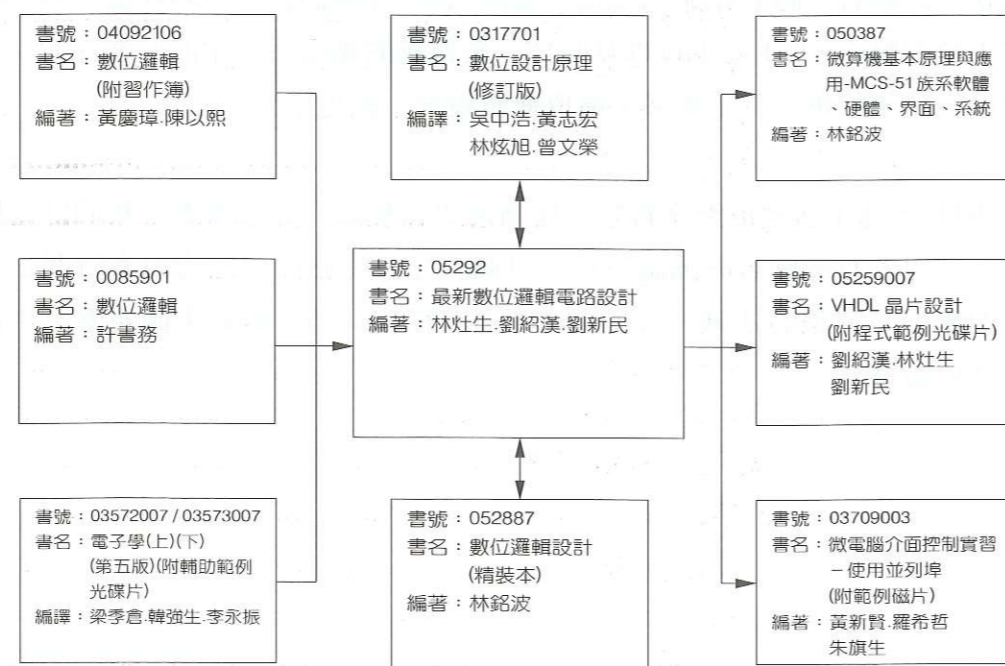
劉紹漢



## 相關叢書介紹

- |   |   |  |
|---|---|--|
| 書號：03445017<br>書名：數位邏輯實作與系統設計 DIY<br>手冊－理論、實務、CAD<br>(修訂版)(附範例光碟片)<br>編著：沈鴻哲、金明浩、林啓元<br>16K/568 頁/550 元 | 書號：05066007<br>書名：數位控制系統設計－使用 VHDL<br>(附範例光碟片)<br>編著：林明權、王瑞祿、蔡國瑞、<br>黃俊岳、陳朝烈<br>16K/312 頁/350 元 | 書號：0324501<br>書名：最新 74 系列 IC 規格表<br>編譯：高敏雄<br>橫 20/400 頁/300 元 |
| 書號：05053007<br>書名：數位系統設計(附光碟片)<br>編著：葉榮木<br>20K/464 頁/390 元   | 書號：05069007<br>書名：VHDL 概論：由模擬到合成<br>編譯：吳中浩<br>20K/528 頁/480 元                                   |  |
| 書號：051687<br>書名：數位系統設計－原理、實務<br>與 ASIC 實現(精裝本)<br>編著：林銘波<br>18K/912 頁/750 元                             | 書號：0325001<br>書名：最新 CMOS IC 規格表<br>編譯：高敏雄<br>橫 20/480 頁/320 元                                   | ◎上列書價若有變動，請以<br>最新定價為準。  |

## 流程圖



# 目錄

## 1 二進制系統與各種數碼

1-1 為什麼是二進制.....	1-2
1-2 各種數目系統.....	1-3
二進制數目系統.....	1-4
八進制數目系統.....	1-5
十進制數目系統.....	1-5
十六進制數目系統.....	1-6
R 進制數目系統.....	1-6
1-3 數目系統互換.....	1-7
R 進制轉換成十進制.....	1-7
十進制轉換成 R 進制.....	1-9
R 進制轉換成 R 進制.....	1-12
二、八、十六進制互換.....	1-13
1-4 二進制的算術運算.....	1-14
1-5 數值資料表示法.....	1-16
不帶符號 Unsigned.....	1-16
帶符號 Signed.....	1-17
絕對值表示法.....	1-18
基數補數表示法.....	1-19
基數減一補數表示法.....	1-20
1-6 加減運算.....	1-23
補數表示法的討論.....	1-23
1 的補數.....	1-24
2 的補數.....	1-25



<b>1-7</b>	溢位與進位 .....	<b>1-27</b>
<b>1-8</b>	常見的數碼 .....	<b>1-30</b>
	二進碼 Binary Code .....	1-31
	BCD 碼 .....	1-31
	加三碼 Excess-3 .....	1-31
	格雷碼 Gray Code .....	1-31
	二進碼轉換成格雷碼 .....	1-33
	格雷碼轉換成二進碼 .....	1-34
<b>1-9</b>	美國標準資訊交換碼 ASCII .....	<b>1-36</b>
	控制碼 .....	1-37
	數字 0~9 .....	1-37
	英文大寫 A~Z .....	1-38
	英文小寫 a~z .....	1-39
<b>1-10</b>	IBM PC 的數碼與 EBCDIC 碼 .....	<b>1-41</b>
<b>1-11</b>	同位偵錯 .....	<b>1-44</b>
	偶同位 Even Parity .....	1-45
	奇同位 Odd Parity .....	1-46
<b>1-12</b>	漢明碼 Hamming Code .....	<b>1-49</b>
	漢明碼的編碼 .....	1-49
	漢明碼的偵錯與校正 .....	1-54

## 2 基本邏輯閘與布林代數

<b>2-1</b>	基本邏輯閘 .....	<b>2-2</b>
	緩衝器 Buffer (1 個輸入) .....	2-3
	反相器 Not Gate (1 個輸入) .....	2-3
	或閘 OR Gate (兩個輸入) .....	2-4
	及閘 AND Gate (兩個輸入) .....	2-5
	反或閘 NOR Gate (兩個輸入) .....	2-6
	反及閘 NAND Gate (兩個輸入) .....	2-7
	互斥或閘 XOR Gate (兩個輸入) .....	2-8

	反互斥或閘 EX-NOR Gate (兩個輸入) .....	2-9
	史密特邏輯閘 Schmitt Trigger Gate .....	2-13
	開集極邏輯閘 Open Collector Gate .....	2-13
	三態輸出 TRI-State .....	2-14
<b>2-2</b>	邏輯閘互換與正負邏輯 .....	<b>2-16</b>
	通用閘 Universal Gate .....	2-18
	正、負邏輯 .....	2-19
<b>2-3</b>	邏輯運算與第摩根定理 .....	<b>2-20</b>
	NOT Gate .....	2-20
	OR Gate .....	2-21
	AND Gate .....	2-21
	XOR Gate .....	2-21
	第摩根定理 Demorgan's Law .....	2-23
	對偶性定律 .....	2-25
<b>2-4</b>	布林代數函數式 .....	<b>2-27</b>
	積項 Product Term .....	2-28
	和項 Sum Term .....	2-28
	最小項 Minterm .....	2-29
	最大項 Maxterm .....	2-29
	標準型式 Standard Form .....	2-30
	積項之和 Sum of Product .....	2-30
	和項之積 Product of Sum .....	2-30
	標準的積項之和 Standard Sum of Product .....	2-30
	標準的和項之積 Standard Product of Sum .....	2-31
	正規型式 Canonical Form .....	2-31
	互補函數 .....	2-34
<b>2-5</b>	化簡 Simplification .....	<b>2-35</b>
	布林代數的化簡 .....	2-36
	卡諾圖 Karnaugh Map .....	2-39
	一個輸入變數 $2^1 = 2$ .....	2-39
	二個輸入變數 $2^2 = 4$ .....	2-40



三個輸入變數 $2^3 = 8$ .....	2-40
四個輸入變數 $2^4 = 16$ .....	2-41
五個輸入變數 $2^5 = 32$ .....	2-42
不完全指定函數 .....	2-46
隱含項、質隱項、必要質隱項 .....	2-48
隱含項 Implicant Term .....	2-49
質隱項 Prime Implicant Term .....	2-50
必要質隱項 Essential Prime Implicant Term .....	2-50
卡諾圖化簡 .....	2-52
<b>2-6 列表法 Quine McCluskey .....</b>	<b>2-63</b>
<b>2-7 Petrick 方法 .....</b>	<b>2-73</b>

### 3 組合邏輯

組合邏輯電路 .....	3-2
序向邏輯電路 .....	3-2
<b>3-1 布林代數與邏輯電路 .....</b>	<b>3-3</b>
<b>3-2 組合邏輯電路的設計 .....</b>	<b>3-11</b>
表決器 .....	3-11
<b>3-3 算術運算電路 .....</b>	<b>3-13</b>
半加器 Half Adder .....	3-13
全加器 Full Adder .....	3-14
多位元並加器 .....	3-17
多位元串加器 .....	3-19
<b>3-4 二進制加/減器 .....</b>	<b>3-20</b>
1 的補數加/減器 .....	3-20
2 的補數加/減器 .....	3-21
<b>3-5 十進制 BCD 加法器 .....</b>	<b>3-23</b>
9 的補數產生器 .....	3-28
十進制 BCD 加減器 .....	3-30
<b>3-6 連波進位與前瞻進位 .....</b>	<b>3-31</b>

<b>3-7 比較器 (Comparactor) .....</b>	<b>3-35</b>
比較器的擴展 .....	3-45
<b>3-8 解碼器 (Decoder) .....</b>	<b>3-45</b>
高態動作 2 對 4 解碼器 .....	3-46
低態動作 2 對 4 解碼器 .....	3-47
帶有 Enable 2 對 4 解碼器 SN74139 .....	3-48
BCD 碼對十進制解碼器 SN7442 .....	3-50
加三碼對十進碼解碼器 SN7443 .....	3-51
BCD 碼對七段顯示解碼器 .....	3-53
解碼器的擴接 .....	3-60
利用解碼器設計組合邏輯電路 .....	3-61
<b>3-9 多工器 Multiplexer .....</b>	<b>3-65</b>
帶有致能 Enable 的多工器 .....	3-69
2 組對 1 組(每組 4 BIT)的多工器 SN74157 .....	3-70
多工器的擴接 .....	3-72
利用多工器設計組合邏輯電路 .....	3-74
<b>3-10 解多工器 (Demultiplexer) .....</b>	<b>3-82</b>
解碼器與解多工器 .....	3-86
解多工器的擴接 .....	3-87
利用解多工器來設計組合邏輯 .....	3-88
<b>3-11 編碼器 (Encoder) .....</b>	<b>3-90</b>
編碼器的擴接 .....	3-96
<b>3-12 同位產生校正器 .....</b>	<b>3-97</b>
2 BIT 偶同位產生器 .....	3-98
3 BIT 偶同位產生器 .....	3-98
3 BIT 奇同位產生器 .....	3-101
同位產生器與校正器 .....	3-104

### 4 序向電路

<b>4-1 各種正反器 .....</b>	<b>4-2</b>
------------------------	------------



R-S 柙鎖 Latch.....	4-3
彈跳及反彈跳電路.....	4-6
週期、頻率、責任週期、方波.....	4-8
帶有 CLOCK 的 R-S 正反器.....	4-9
CLOCK 的種類與符號.....	4-11
高態動作 (觸發) Active High.....	4-11
低態動作 (觸發) Active Low.....	4-12
正緣動作 (觸發) Positive Trigger.....	4-12
負緣動作 (觸發) Negative Trigger.....	4-13
高態動作 D 型正反器.....	4-13
<b>JK 正反器.....</b>	<b>4-15</b>
正緣觸發 <b>J-K</b> 正反器.....	4-18
主僕式 <b>JK</b> 正反器.....	4-20
<b>T</b> 型正反器.....	4-20
具有清除與預置的正反器.....	4-22
<b>4-2 正反器的特徵方程與激勵表.....</b>	<b>4-23</b>
<b>JK</b> 正反器.....	4-24
<b>R-S</b> 正反器.....	4-28
<b>D</b> 型正反器.....	4-29
<b>T</b> 型正反器.....	4-29
<b>4-3 序向電路.....</b>	<b>4-31</b>
同步電路.....	4-31
非同步電路.....	4-33
<b>4-4 同步計數器(Synchronous Counter).....</b>	<b>4-34</b>
有規則計數器.....	4-34
上數計數器 UP Counter.....	4-35
下數計數器 Down Counter.....	4-48
上、下數計數器 Up Down Counter.....	4-53
沒有規則計數器.....	4-56
<b>4-5 非同步計數器(Asynchronous Counter).....</b>	<b>4-65</b>
非同步上數計數器.....	4-65

非同步下數計數器.....	4-69
非同步上、下數計數器.....	4-72
非同步 $0 \sim N - 1$ 的計數器.....	4-74
同步、非同步混合電路.....	4-75
<b>4-6 移位記錄器(Shift Register).....</b>	<b>4-78</b>
強生計數器 Johnson Counter.....	4-79
環形計數器 Ring Counter.....	4-81
向左旋轉記錄器.....	4-83
左、右旋轉記錄器.....	4-84
旋轉與移位記錄器.....	4-86
可預置、暫停、向左、向右移位記錄器.....	4-87
<b>4-7 常用的移位暫存器.....</b>	<b>4-92</b>
串列輸入/串列輸出 SISO.....	4-92
串列輸入/並列輸出 SIPO.....	4-93
並列輸入/串列輸出 PISO.....	4-96
並列輸入/並列輸出 PIPO.....	4-99

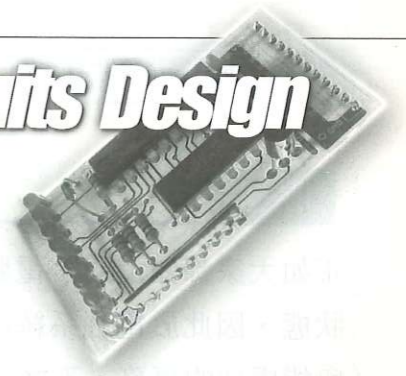
## 5 Moore 與 Mealy Machine

<b>5-1 Moore Machine.....</b>	<b>5-2</b>
<b>5-2 Mealy Machine.....</b>	<b>5-23</b>
<b>5-3 去除多餘的狀態.....</b>	<b>5-49</b>
<b>5-4 使用 Implication Table 找尋等效狀態.....</b>	<b>5-53</b>
<b>5-5 使用 K - partition 去除多餘狀態.....</b>	<b>5-62</b>
<b>5-6 狀態電位的指定.....</b>	<b>5-72</b>

## 6 可程式化邏輯電路設計

<b>6-1 唯讀記憶體 ROM.....</b>	<b>6-2</b>
MASK ROM.....	6-4
PROM.....	6-6
EPROM.....	6-7





# 1

## 二進制系統與各種數碼

EEPROM 與 Flash ROM.....	6-9
<b>6-2 使用 ROM 設計組合邏輯電路.....</b>	<b>6-9</b>
<b>6-3 可程式化邏輯裝置 PLD.....</b>	<b>6-12</b>
PROM Programmable ROM.....	6-14
PLA Programmable Logic Array.....	6-16
PAL Programmable Array Logic.....	6-17
PEEL Programmable Electrically Erasable Array.....	6-18
<b>6-4 FPGA Field Programmable Gate Array.....</b>	<b>6-29</b>
電路圖設計方式.....	6-32
有限狀態機器 FSM.....	6-32
訊號波形輸入方式 Waveform.....	6-33
硬體描述語言.....	6-34
<b>6-5 結 論.....</b>	<b>6-46</b>

- 1-1 為什麼是二進制
- 1-2 各種數目系統
- 1-3 數目系統互換
- 1-4 二進制的算術運算
- 1-5 數值資料表示法
- 1-6 加減運算
- 1-7 溢位與進位
- 1-8 常見的數碼
- 1-9 美國標準資訊交換碼 ASCII
- 1-10 IBM PC 的數碼與 EBCDIC 碼
- 1-11 同位偵錯
- 1-12 漢明碼 Hamming Code