

教育部教學實踐研究計畫成果報告
Project Report for MOE Teaching Practice Research Program

計畫編號/Project Number : PEE1110121

學門專案分類/Division : 工程學門

計畫年度 : 111 年度一年期 110 年度多年期

執行期間/Funding Period : 2022.08.01 – 2023.07.31

(計畫名稱/Title of the Project) IC 佈局精進與產業鏈結教學:學用合一最後一哩

(配合課程名稱/Course Name) IC 實體佈局設計、IC 佈局分析與產業實務

計畫主持人(Principal Investigator) : 洪玉城

協同主持人(Co-Principal Investigator) :

執行機構及系所(Institution/Department/Program) : 國立勤益科技大學 電子系

成果報告公開日期 : 立即公開 延後公開 (統一於 2025 年 7 月 31 日公開)

繳交報告日期(Report Submission Date) : 2023/ 08 /15

(IC 佈局精進與產業鏈結教學:學用合一最後一哩)

報告大綱

一. 本文 Content

1. 研究動機與目的 Research Motive and Purpose
2. 研究問題 Research Question
3. 文獻探討 Literature Review
4. 教學設計與規劃 Teaching Planning
5. 研究設計與執行方法 Research Methodology
6. 教學暨研究成果 Teaching and Research Outcomes
 - (1) 教學過程與成果
 - (2) 教師教學反思
 - (3) 學生學習回饋
7. 建議與省思 Recommendations and Reflections

二. 參考文獻 References

三. 附件 Appendix

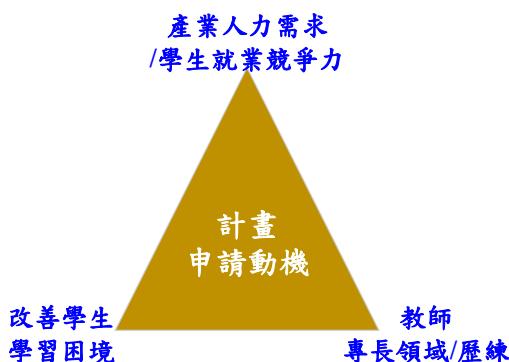
(計畫名稱：IC 佈局精進與產業鏈結教學:學用合一最後一哩)

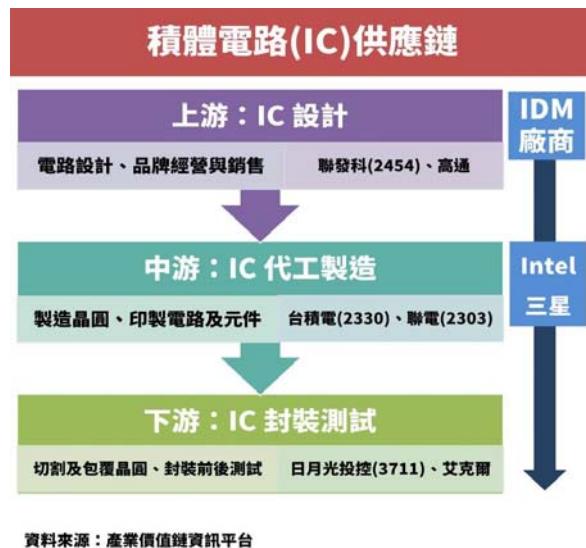
一. 本文 (Content)

1. 研究動機與目的(Research Motive and Purpose)

台灣 IC 整體產值在 2022 年超過新台幣 4.8 兆元，創下歷史新高，占國內生產毛額 GDP 15%，影響台灣總體經濟發展。預計在人工智慧、電動車、與雲端運算持續需求下，半導體產業發展仍可期待。因此，半導體人才培育須持續加強與紮根，才能穩定厚植半導體產業之發展動能。網路資訊與一些報章雜誌統計數據顯示，大學端之專業教育與產業界能力需求，呈現一部分學用落差問題！此計畫研究動機明確，主要在三方面 ①滿足產業人力需求，加強學生就業競爭力、②改善學生學習困境、與③計畫推動所需，吻合教師相關教學歷練。

- (1) 晶片設計與佈局技術對半導體產業發展十分重要，隸屬在此產業鏈之上游部份，產業界需求人力迫切。申請教師所服務學校，系所亦把晶片人才培育為一重要發展學程，每年均有培育大學部與碩班學生畢業後投入從事 IC 半導體產業。因此，提升學生就業競爭力與吻合產業界之專業需求，是重要教育職責。
- (2) 現行晶片教育教材，主要以國外英文書籍為主，但每位學生具有不同程度專業基礎與語言能力。在有限上課時間內，若考量學習弱勢學生下，把教學進度放慢，則整體教學內容相對偏少。但若顧及教學進度下，加快整體教學進度，則部分學習弱勢學生學習上相對辛苦，其副作用將降低其後續學習興趣。因此，藉由此次計畫執行，學生能在教師引導下，先了解一些半導體產業基本情況與晶片佈局整體全貌。計畫並規劃讓學生在課堂與活動中，彼此能相互學習。教師嘗試開發一些合適教材，讓學生在聽得懂前提下，逐次累積各項學習成果。
- (3) 申請教師現行授課主要以晶片電路設計與 IC 佈局課程，已有數年授課經驗。有感於現行技職學生他們心態是願意學的，也是有心想學，若能提出一個吻合他們現有知識能銜接的教學方法，學生若能有效學習，畢業後就能有機會成為半導體晶片領域新的一份子，我們惟一就是需改變教學方法。





半導體產業鏈上中下游 及 相關代表廠商 ↑

本計畫著重半導體上游技術：晶片佈局，期能(1)降低學用落差，與(2)培養 IC 佈局專業人才，提升學生就業競爭力。

IC佈局精進 與 產業鏈結教學：學用合一最後一哩

研究動機 與 目的：

● 培育晶片佈局技能

● 強化學生就業能力



學校端

→ 橋接 →

產業界

研究動機與目的 ↑

2. 研究問題 (Research Question)

現行技職校院學生多元入學，大約有統測、推甄、技優、海外招生、身心障礙、類繁星、陸生、離島… 等等入學管道。整體學生數理基礎/專業背景水平有一定差異性，觀察班上學生之學習成效也有一定落差。初步探討諸多影響因素中：基礎能力差異、課程內容過深/過淺、教師授課表達方式、課程重要性、班上整體學習風氣 …，這些因素或多或少均會影響學生學習態度。本計畫不追求高深或先進教學策略，也不是實現或驗證某些新穎教學理論，我們純以如何提高學生學習成效與如何強化就業競爭力為主。因此，本計畫嘗試在教學科目/內容、授課進行方式、

與教材內容上做一些改良，才能適時提供一把「梯子」，讓學生在必要時藉由這把梯子，有能力克服職場就業能力需求。



圖、學用落差現狀 與 教學改良：提供學生“梯子” 邁向職場！

因此，計畫推動嘗試跳脫傳統單向教學模式，以五個教學策略強化授課品質。授課內容將與產業界基本能力作鏈結，引導學生學習各項佈局技術。規劃課程內容引進業界佈局實務經驗，學長學習經驗分享，學生群體學習共同成長。

3. 文獻探討(Literature Review)

本計畫推動教師為工程領域，並非具備研究教育方法領域方面專長，因此所提教學策略是以多年在科技大學教學現場與學生互動中，認為是較可行的改良授課方式。相關參考文獻，我們採取快速瀏覽碩博士公開網站，相關工程教育、晶片佈局、與學用落差等研究文獻，並摘錄整理如下。

REF 1. 技專院校學生參與校外實習之學習態度及學習成效之研究

國立彰化師範大學／工教系／碩士論文／教育學門 (研究生:范綱憲 指導教授:陳繁興)

REF 2. 技專校院學生的課業壓力、壓力反應與壓力因應方式之相關研究

國立彰化師範大學／工教系／博士論文／教育學門 (研究生:林英明 指導教授:陳繁興)

REF 3. 概念改變教學策略運用在簡單直流電路教學上之成效探討

國立屏東科技大學／技術及職教研究所／碩士論文／教育學門 (研究生:張家絃 教授:鄭明長)

REF 4. 以網路教學改進高職生學習基本電學交流電單元的困難度之研究

國立臺灣師範大學／工業教育學系／碩士論文／教育學門 (研究生:廖文雄 指導教授:莊謙本)

REF 5. 合作學習在體育課中不同分組方式對動作技能學習成效與學習動機之影響

國立臺灣師範大學／體育學系／碩士論文／教育學門 (研究生:呂亦航 指導教授:林靜萍)

REF 6. 臺灣高等教育「學用落差」之探究

國立政治大學／教育學系／博士／教育學門 (研究生:呂虹霖 教授:吳政達/郭昭佑)

REF 7. 學用落差實務之研究-以半導體產業為例

國立臺北科技大學／經營管理系／碩士／商業管理學門 (研究生:曾淑明 教授:呂正欽/邱志洲)

REF 8. 技專校院人才培育學用落差改善之研究-以 NB 代工產業觀點為例

國立臺北科技大學／機電整合研究所／碩士／工程學門 (研究生:黃松輝 教授:莊賀喬)

REF 9. 以台灣連鎖服務業觀點探討技職院校人才培育學用落差問題

國立臺北科技大學／機電整合研究所／碩士／工程學門 (研究生:黃冠博 教授:陸元平)

REF10. 應用於 IC 佈局優化之 TCL/Calibre 程式設計

國立高雄科技大學／電子工程系／碩士／工程學門 (研究生:劉翔仁 教授:王鴻猷)

REF11. 應用於 LCD Driver 之 OPA 設計與 IC 佈局

中華大學／電機工程學系／碩士／工程學門 (研究生:陳健雄 教授:田慶誠)

REF12. 高頻變壓器線圈繞置與晶片磁耦合佈局之探討

國立勤益科技大學／電子工程系／碩士／工程學門 (研究生:劉俊祥 教授:董秋溝 / 洪玉城)

REF13. 基於 U 型結構之 CMOS 電晶體佈局探討

國立勤益科技大學／電子工程系／碩士／工程學門 (研究生:古明諭 教授:洪玉城)

REF14. 中華國際人才職能認證推廣協會 , <https://iccpa.org.tw/2019/01/19/職能基本知識>

REF15. 冰山模型 資料來源：Spencer & Spencer(1993), Competence At Work: Models for Superior Performance, New York: John Wiley & Sons, p.11.

參考文獻 REF 1~5 是工程教育領域上創新教學策略探討，文獻 REF 6~9 是探討台灣高等教育「學用落差」與改善策略建議，REF 10~13 探討晶片佈局技術，REF12 與 13 為申請教師本身為指導老師或共同指導之學生碩士論文，主要討論一些 MOS 元件佈局與基本觀念。REF14 與 REF15 探討就業職能訓練與教育學習之冰山模型。

在【學用落差】之探討上：文獻 6 論文研究發現：臺灣高等教育「學用落差」為「實質」的「學用落差」，約有 29% 無法在工作中發揮所學。建議大學教育在學校發展特色下，對焦國家經濟政策及產業人力需求，定期檢視並適當調整院系所及課程內容。文獻 7 針對半導體產業實務進行實例研究，發現大學課程無法完全滿足業界技能所需，建議定期檢視課程內容進行調整，特別專業技能可使用學程模式機動規劃。文獻 8 訪談四位 NB 代工產業主管與業界專家，以產業界觀點看學用落差問題，加強師資產業實務經驗與教學內容務實化，期幫助學生增加實務能力。

提升學生就業能力而言，文獻 REF15 研究顯示，員工能力可以五項基本特性表示：「知識」

和「技能」、「動機」、「人格特質」、以及「自我概念」等，如下圖以冰山模型。



(圖節錄自 Source: <https://iccpa.org.tw/2019/01/19/職能基本知識>)

- 「知識」和「技能」位於冰山表面，顯而易見，可透過「訓練」來發展。
- 「動機」、「人格特質」、及「自我概念」是人格中深層隱藏部分，相對較難被衡量。

(資料來源 REF35 : Spencer & Spencer(1993), Competence At Work: Models for Superior Performance, New York: John Wiley & Sons, p.11.)

因此，產業界人員之外顯能力部分，例如「知識」與「技能」，我們仍可藉由學校教育或訓練而提升，這也是本計畫可努力之處。各論文論述方向與研究重點不太一樣，探討出發點不同，要解決問題點或面臨到困難也不盡相同。但在第一線教育現場，我們仍需以「學生」為學習主體，開發合適當合適的教材與教具(此處強調是適合學生學習銜接，不是適合老師備課方便)，猶其我們對學習弱勢學生需多加關心。綜合以上文獻探討，本計畫期能適度調整教材內容與授課方式，以關懷取代責罵，以課堂互動方式 取代 單向傳遞模式，建立學生主動學習心態，一起努力拉住學生進入教師所規劃之教學情境。

4. 教學設計與規劃 (Teaching Planning)

整體課程規劃與推動精神為【知其然亦知其所以然，給學生一把梯子】。一般 IC 佈局教學往往採取讓學生操作與熟悉 EDA 佈局軟體工具為主，雖然可讓學生在短時間快速擁有佈局基礎能力，但往往會讓學生知其然但不知其所以然！如此，當學生畢業後面臨電子產品線快速變化與更高精密度製程挑戰時，往往會欠缺如何快速應變與推理之能力，將會受限於現有之佈局經驗，無法將目前佈局知識彈性衍伸至新知識，將會限制其職場後續發展機會。

為讓學生「降低學用落差」與「知其然亦知其所以然」兩大教學目標，此計畫我們採取以下教學策略來加以克服。

教學策略 1：確認職場就業門檻與能力需求 (此項未進行)

說明：因計畫開始執行後，與業界人士討論，各公司因產品線差異頗大，對員工佈局技術能力需求、佈局方法、與佈局特性著重點未盡相同，同時又有一些公司資料機密性與佈局技術敏感性之考量，在現階段難以整合成統一規範之佈局技能評量。

教學策略 2：基於學生現有知識水平，逐步延伸知識深度：

- 我們先不講複雜學理，先談觀念與技術應用領域。
- 教學深度先不急、先求引起學習興趣與了解學習目的。

教學理念：先開一扇門：讓學生感覺我目前程度是進得來，是沒問題。

教學策略 3：引導式教學技巧，見樹又見林：

→ 引導教學，鼓勵學生需自我思考，這是什麼原理？為什麼他人佈局如此規劃？我們又該如何達成目的(功耗、延遲、變異考量)？

- 相關討論結果整理，學生可依循基礎準則，後續能靈活應用與自我衍伸。

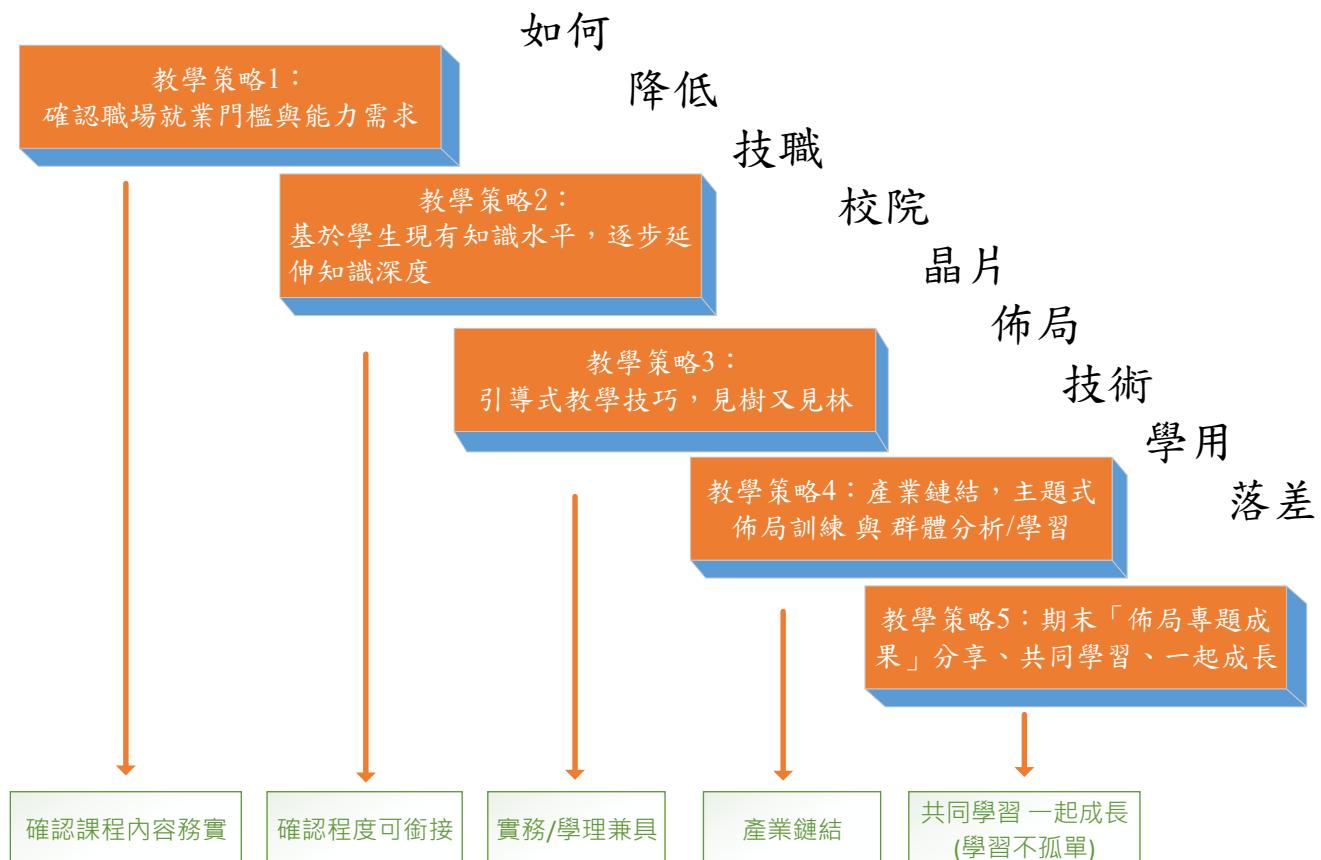
教學策略 4：產業鏈結，主題式佈局訓練 與 群體分析/學習：

- 針對目前 IC 產業界幾個常用佈局主題/範例作佈局練習 (Adder、OPA、...)。
- 分析各佈局優缺點。
- 說明業界規劃方式。

教學策略 5：期末「佈局專題成果」分享、共同學習、一起成長：

- 期末佈局專題成果分享。
- 同學群體討論，分析佈局優缺點。
- 群體共同學習，一同提升追求就業競爭力。

因此，計畫整體 教學策略概念，整理如下圖所示。



本計畫所規畫兩課程為：「IC 實體佈局設計」與「IC 佈局分析與產業實務」。各分別上課一學期，上課時間 18 周共 54 小時，每周 3 小時，3 學分數課程。

111_1 課程一：「IC 實體佈局設計」	每周一 13:10 ~ 16:00
111_2 課程二：「IC 佈局分析與產業實務」	每周三 15:10 ~ 18:00

5. 研究設計與執行方法 (Research Methodology)

本計畫核心精神為 IC 佈局精進專業 與 鏈結產業需求，我們從教學面與教學技巧作改善。因課程規畫內容結合學生日後升學所需與就業職場準備，課程規劃需強化學生就業競爭力，期學生能將課程融合並能獲得一技之長。因此，本計畫設計與改良教學步驟，說明如下。

- 面向(一)：首先需讓學生了解為何要學？本計畫所規劃佈局課程，是晶片設計領域之重要基礎，對學生日後升學或就業均有幫助。我們需讓學生了解，學習是為了培養自己的專業技能，並不是為了他人念書。授課時我們將數理先擺一邊，先導入基礎觀念。
- 面向(二)：我們改良授課進行方式。教師在課堂說明時，第一要務需讓學生「聽得懂」與「看得懂」，學生才願意持續關注下一個學習主題。但重點是如何讓學生聽得懂與看得懂？我們教育理念是每一學習議題先嘗試讓學生感到趣味性，同時學生本身也是本次學習的共同參與者。讓學生成為學習主角，先讓學生思考一下為何他人如何佈局規劃，課程先不說明較佳佈局解法，而是引領學生去搜尋與組合自己較佳佈局規劃。
- 面向(三)：引入國內外影像語音輔助教材，搭配業師設計經驗適度融入課程內容，減少課程枯燥性增加實務經驗說明。鼓勵同學利用手機上網搜尋相關知識，整理提出自己看法，藉此融入課堂學習過程。
- 面向(四)：讓上課氛圍改成為大家團體一起學習，讓反應快之績優組別分享設計經驗，讓學習快的同學帶領學習慢的同學，同學彼此鼓勵共同成長。

本計畫改良傳統平面教材與單向傳授，改為以引導方式讓學生自我思考適合的佈局規劃。課堂教學過程中，藉由不斷提問與引導，搭配網路多媒體資訊補充，減少課程枯燥性，鼓勵同學上網搜尋相關佈局技術，自我整理資訊後加以分享，學生不僅是學習者，亦是知識之共同建立者。學生參與佈局知識建立過程中，可作為其他修課同學之學習觀摩，進一步能提升成就感，期能營造出學生在整個學習過程不是孤單之學習氛圍。

【為學生開一扇門】，讓學生在畢業前擁有 IC 佈局技術能力，能順利就業也能順利銜接升學，是本計畫理念推動之動力來源。

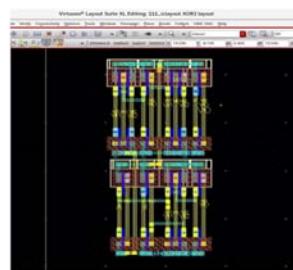
6. 教學暨研究成果 (Teaching and Research Outcomes)

(1) 教學過程與成果

整體課程執行概要 ↓

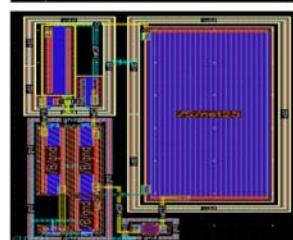
● 課程一：

- 111_1 「IC 實體佈局設計」
- 30人選修 工程館E544
- 晶片佈局基礎



● 課程二：

- 111_2 「IC佈局分析與產業實務」
- 25人選修 工程館E544
- 晶片佈局技術與產業鏈結



課程一： 111_1 「IC 實體佈局設計」 ↓



課程二： 111_2 「IC佈局分析與產業實務」



產業鏈結推動（業界人士授課與分享）↓

聯發科技股份有限公司

詒鑑科技股份有限公司

茂達科技股份有限公司

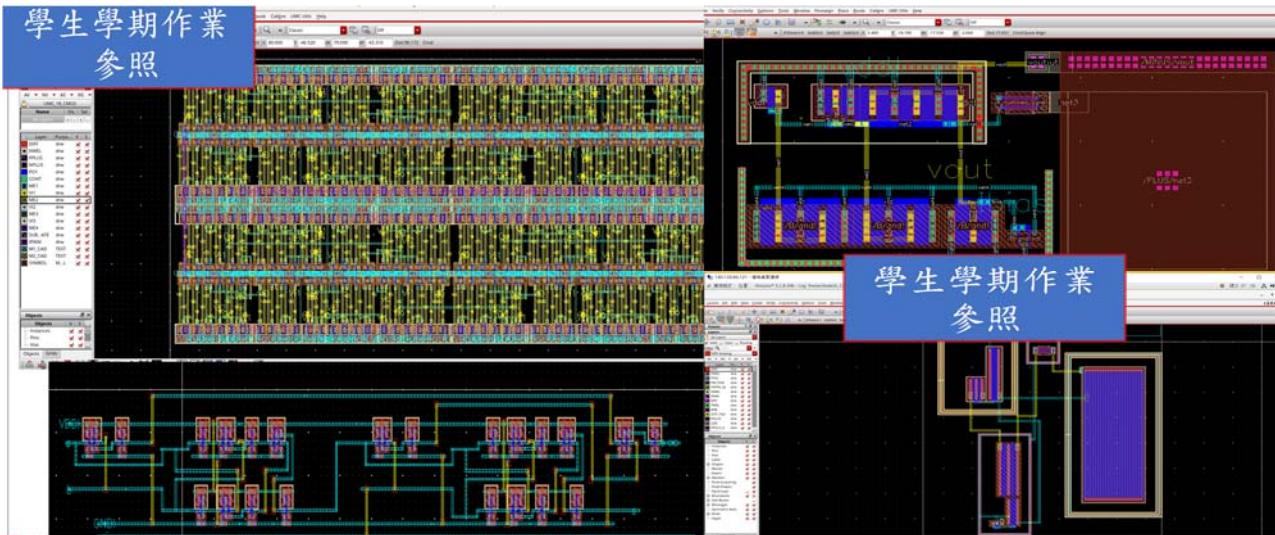
円星科技公司

鈺太科技股份有限公司

TOPIC5：本職學科的有

- ▶ 半導體製程
- ▶ IC工作原理
- ▶ 讀懂DRC所列說明決定修或是不修
- ▶ 讀懂LVS所列結果與修正
- ▶ ERC
- ▶ SOFTCHACK
- ▶ ANT
- ▶ LVL
- ▶ SHIELD
- ▶ 獨立電位是什麼
- ▶ 平坦化
- ▶ 應力問題及SOLT
- ▶ ESD
- ▶ LATCH UP
- ▶ IC工作原理
- ▶ 什麼是差動
- ▶ 什麼是電流鏡
- ▶ MATCH的擺置
- ▶ LINUX與VI基本的操作
- ▶ 軟體操作
- ▶ TOP METAL厚度
- ▶ METAL電阻

學生佈局成果範例 ↓



課程溝通 Line 群組平台 ↓

課程教材產出 ↓

- 建立 MOS 電晶體結構 vs 佈局 PPT 教材
- 建立 **製程之設計規則 基本說明 一式
- 建立 IC Layout(Virtuoso)教學 PPT 說明 一式
- 建立 OPA 佈局補充教材 PPT 說明 一式
- 建立 電阻/電容佈局 教材說明 一式

晶片佈局證照考試 輔導說明 ↓ (取自 NARL 網站公開資訊)

(2) 教師教學反思

執行本計畫一整年時間後，期末課程結束後，雖然瞬間感覺心力有點累，但看到學生回饋意見與看到學生有學到佈局技術，內心卻感到很有成就感。課堂內師生大家一起努力，總算呈現一定學習成效。自評整體計畫執行成果，已達到原先規劃目標。教師自評學生對 IC 佈局技術整體學習有效性，評估如下。

- 課程一: IC 實體佈局設計 預期目標: 90+ %
- 課程二: IC 佈局分析與產業實務 預期目標: 85+ %

在整個計畫執行過程，可感覺到學生是有學習慾望，重點是教師要如何有效激發其學習動機。也發現到學生學習意願與投入課程時間，將會主導整體專業技能之學習效果。另外教師若努力改良教學教材、並以較活潑之口頭表達、多鼓勵學生少一點責難、鼓勵學長以過來人經驗回饋交流、與產業界現形從業人員參與課堂授課，增加學生學習上動機是具有一定說服力。這些教學策略，確實能有助於強化學生學習動機與提升學習成效。

因本課程需要用到個人電腦實習設備，因此提供一良好教學環境，確實會影響學習與教學成效。此外，教師若在教材努力尋求改善，與在教學方法與上課流程思考改善，本計畫中我們觀察學生回饋評量資料，確實可發現學生實際上對課程改善是有感覺的，值得教師們在授課職責上多費心思，有助於讓學生專注力能回到課堂上。

我們知道規劃一完整性課程內容是很重要的，但有時多少會與現行學校修課制度有牽連，例如擋修議題，先修某一課程 A，才能續修某一課程 B，本次計畫確實影響到教師一些原定授課進度，教師額外多費一定時間與心力，為少數未修基礎課程同學作基礎補強，但這也影響到原來佈局基礎已學會同學權益。雖然可擴增修課人數與擴增潛在參與佈局產業人口，但授課品質與深淺將難以兩全。

另外開課時間/開課時段之考量，本計畫第二課程在第二學期開在 15:10 ~ 18:00 時段，因本校位在台中太平(較偏山區邊緣)，位置離高鐵站與台鐵站有一定距離，因此為方便教師接送業界人士來校，正式上課時段前，需規劃一段空堂時間做為交通轉運用途，所以上課時間規劃 15:10 才開始。但側面了解確實影響到部分學生續修之意願，因學生在 17:00 後有時會有社團、交通、工讀、校外打工等問題，因此，超過 17:00 時間之課程，多少將會影響學生選修之意願，值得教師們開課時考量。

最後，十分感謝 教育部與計畫辦公室規劃此一連續性計畫，提供一些教學資源與經費上之實質協助。計畫辦公室行政人員默默支持與協助，學校研發處與系所之行政資源，均一併致謝。教育路程上，有您們一起支持與陪伴前進，我想教師們會更有信心與更多意願貢獻微薄心力，為年輕學子打下更札實基礎，感恩大家。

(3) 學生學習回饋

此處提供學生期末教學評量回饋意見，如下所示。學生整體反映頗正面回饋。

國立勤益科技大學		學生回饋：教師教學評量						
國立勤益科技大學 111學年度.第1學期 教學意見統計表 一般課程]								
教師代碼	13041	教師名稱	洪玉城	開課代碼	1309	有效卷數	25	
年級班別	四子三選	科目名稱	IC實體佈局設計					
部別名稱	日間部	學制名稱	四技日間部			填答率	86.67%	
開課單位	電子工程系	教師單位	電子工程系					
上課狀況								
性別	男：80.77 %	女：19.23 %						
我的出席狀況	全勤：76 %	缺課1~4次：20 %	缺課5~8次：4 %	缺課9次以上：0 %				
在課餘時間,我每週花 在本科目的時間有	6 小時以上： 8 %	3-6 小時： 32 %	1-3 小時： 40 %	1 小時以內： 20 %				
我投入課程的態度	很用心：40 %	還算用心：48 %	普通：12 %	不用心：0 %				
國立勤益科技大學 111學年度.第1學期 教學意見統計表 一般課程]								
14.課堂作業或測驗,教師會發還學生做檢討,	教師代碼	13041	教師名稱	洪玉城	開課代碼	1309	有效卷數	25
15.教師評量學生學習成果(如作業、測驗、報告 在本課程的學習表現。	年級班別	四子三選	科目名稱	IC實體佈局設計				
16.老師在教學時,能關心學生學習情況,適時	部別名稱	日間部	學制名稱	四技日間部		填答率	86.67%	
17.老師在教學時,不關心學生學習情況。	開課單位	電子工程系	教師單位	電子工程系				
18.教師在課堂上能接受學生提問問題,								
19.有問題時,我可以向老師請益課業或生活								
20.修習此教師的課,有助於學生的知識或能								
21.綜合而言,我對這門課的整體教學感到滿意								
總平均 4.57 分	學生質化意見							
	意見 1. 這不但是門課程,也可以當作未來的一技之長,學長的業界分享跟老師經驗讓我更了解市場的需求 跟所具備的能力 2. 老師非常棒,謝謝老師這學期的教導							

另整體計畫之執行成效，針對三面向作分析檢討，效度與信度均滿足統計學要求，具代表性。

- (1) 「專業學習成效」面向，10 題選項。
- (2) 「課程整體規劃」面向，5 題選項。
- (3) 「產業鏈結規劃與成效」面向，5 題選項。

整體教學三面向 成效評量：

- 「專業學習成效」面向
➤ 10 題選項
- 「課程整體規劃」面向
➤ 5 題選項
- 「產業鏈結規劃與成效」面向
➤ 5 題選項
- 自我評估投入時間&心力
- 修課歷程(只修一門或完整兩門)

「教育部111教學實踐研究補助計畫」

期末問卷 (IC佈局分析與產業實務)

無記名問卷，無關成績，請同學 放心填答！(3分鐘即填完)

登入 Google 即可儲存進度。瞭解詳情

你IC佈局課程，修課狀況？

上/下學期 均有修到課

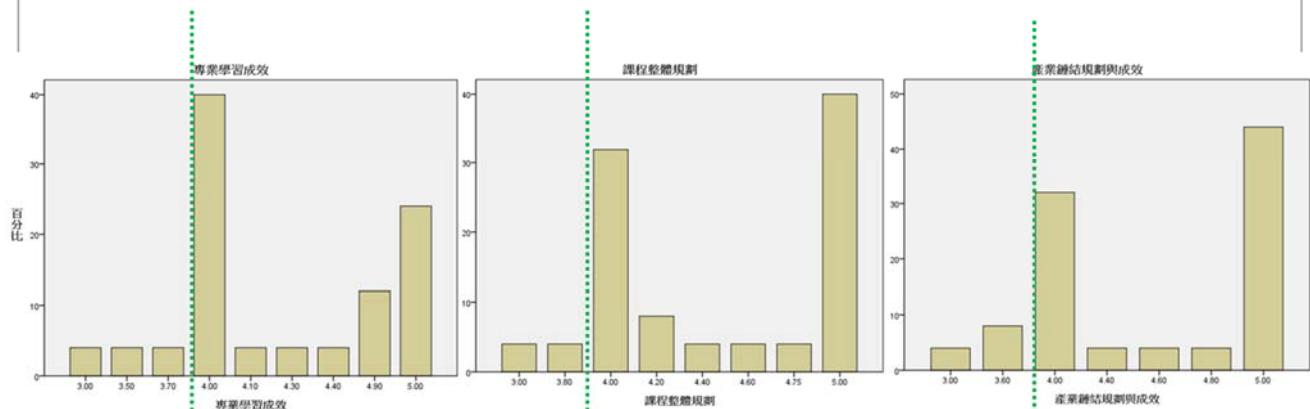
僅本學期修課 (上學期沒選修)

	很清楚	滿意	普通	不清楚	十分不清楚
是否了解，台灣半導體產業 與產業分工？	<input type="radio"/>				
是否了解，晶 片製作流程？	<input type="radio"/>				
是否了解，晶 片佈局觀念？	<input type="radio"/>				
是否了解，光 罩使用目的？	<input type="radio"/>				
是否了解， Virtuoso EDA 工具 使用目的 (Layout)	<input type="radio"/>				
是否了解， OrCAD EDA工 具 使用目的？ (DRC/LVS)	<input type="radio"/>				
是否了解，LVS 觀念 & 目的？	<input type="radio"/>				

整體教學三面向 成效評量：(By IBM SPSS 軟體分析)

敘述統計

	N	範圍	最小值	最大值	平均值	標準差	變異
專業學習成效	25	2.00	3.00	5.00	4.3080	.56489	.319
課程整體規劃	25	2.00	3.00	5.00	4.4380	.55552	.309
產業鏈結規劃與成效	25	2.00	3.00	5.00	4.4400	.60000	.360
有效的 N (listwise)	25						

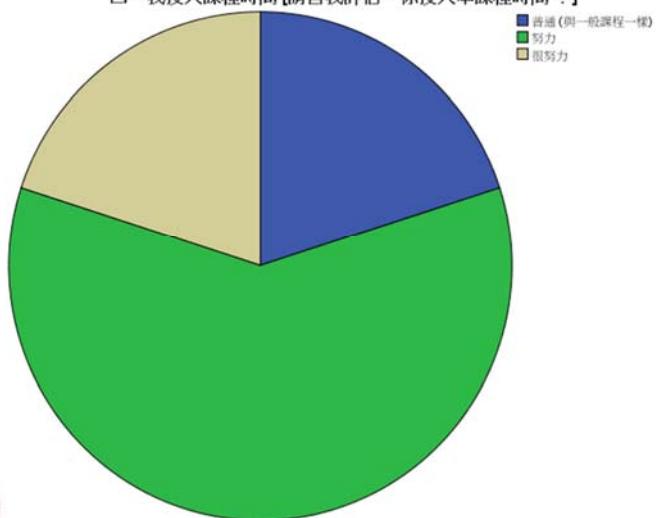


整體教學三面向 成效評量：(By IBM SPSS 軟體分析)

四、我投入課程時間【請自我評估，你投入本課程時間？】

次數分配表	百分比	有效百分比	累積百分比
普通 (與一般課程一樣)	5	20.0	20.0
努力	15	60.0	80.0
很努力	5	20.0	100.0
總計	25	100.0	100.0

四、我投入課程時間【請自我評估，你投入本課程時間？】



整體教學三面向 成效評量：(By IBM SPSS 軟體分析)

信度(Reliability) α 分析

學習成效 10 問題 可靠性統計量		課程規劃 5 問題 可靠性統計量		產業鏈結 5 問題 可靠性統計量	
Cronbach 的 Alpha	項目數	Cronbach 的 Alpha	項目數	Cronbach 的 Alpha	項目數
.973	10	.957	5	.949	5
區隔效度 分析					
信度大於相關係數，且顯著性<0.05					

「教育部111教學實踐研究補助」

整體教學三面向 成效評量：(By IBM SPSS 軟體分析)

相關性

	專業學習成效	課程整體規劃	產業鏈結規劃與成效	四、我投入課程時間[請自我評估，你投入本課程時間？]
專業學習成效	皮爾森(Pearson)相關性 顯著性(雙尾) N	.808** .000 25	.660** .000 25	.514** .009 25
課程整體規劃	皮爾森(Pearson)相關性 顯著性(雙尾) N	.808** .000 25	.762** .000 25	.558** .004 25
產業鏈結規劃與成效	皮爾森(Pearson)相關性 顯著性(雙尾) N	.660** .000 25	.762** .000 25	.323 .116 25
四、我投入課程時間[皮爾森(Pearson)相關性 請自我評估，你投入 顯著性(雙尾) 本課程時間？]	N	.514** .009 25	.558** .004 25	.323 .116 25

**. 相關性在 0.01 層級上顯著(雙尾)。

修一門課 vs 修兩門課同學，對問卷回覆之差異：

觀察值摘要^a

	專業學習成效	課程整體規劃	產業鏈結規劃與成效
你IC佈局課程，只修一門(產業鏈結)修課狀況？	平均值	4.1167	4.1958
完整修讀(基礎與產業)	平均值	4.4846	4.6615
總計	N	25	25
	平均值	4.3080	4.4380

a. 限制為前 100 個觀察值。

學生投入時間，對學習成效之差異：

觀察值摘要^a

	專業學習成效	課程整體規劃	產業鏈結規劃與成效
四、我投入課程時間[請自我評估，你投入本課程時間？]	普通(與一般課程一樣)	平均值	4.0800
	努力	平均值	4.1600
	很努力	平均值	4.9800
總計	N	25	25
	平均值	4.3080	4.4380

a. 限制為前 100 個觀察值。

7. 建議與省思 (Recommendations and Reflections)

計畫一年執行後，已順利完成兩門課程教學與推動，相關學習成效自評已達到計畫原始規劃目標。整體課程授課情形，整理如下。

課程一：	課程二：
111_1 「IC 實體佈局設計」	111_2 「IC 佈局分析與產業實務」
30 人選修@勤益科大 工程館 E544	25 人選修@勤益科大 工程館 E544
說明：晶片佈局基礎	說明：晶片佈局技術與推動產業鏈結
期末專案作業：八位元漣波加法器 26 人完成(共 30 人修課)，完成率：86.7%	期末專案作業：二級運算放大器(OPA) 24 人完成 (共 25 人修課)，完成率：96%

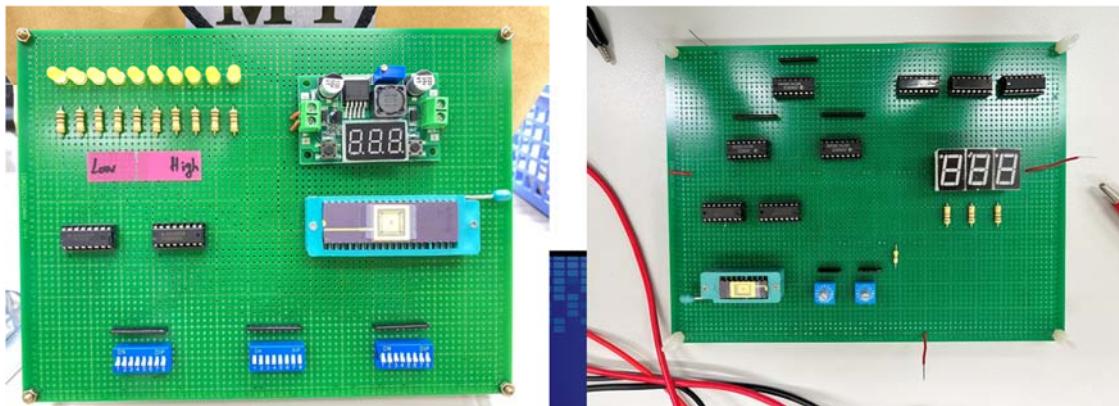
計畫執行過程，兩門課學生期末教師教學反應上均十分正向與肯定教學流程，對此教師亦感欣慰。因執行計畫相對教學活動較平常增加不少，計畫推動過程相關教學活動規劃與安排，大都是第一次嘗試，無法以舊有教學經驗應對，因此需花費不少心力作細部調整。另邀請業師與安排接送、教材改善等，均需教師逐步推動。但看到整體計畫執行經師生共同努力而略有成果，心中亦滿滿的正能量。感謝多位碩生/兼任助理於每次上課時協助，承蒙教育部/學校/系所行政資源支援，特別是教學實踐研究計畫專案辦公室人員行政協助，均有助於提升學生整體學習成效。

最後，學生具體學習成效，以下特別列舉兩項說明。

實體 執行成效

✓ 學生成功面試至產業界校外實習(聯發科技)，本年共5人。(前年4人)

✓ 學生具體晶片成果(改良型加法器晶片 & 乘法器晶片) (提前約半年)



二. 參考文獻(References)

針對教學策略理論與方法，全球學術界不斷出現一些創新方法或改善策略，讓身處在工程領域教學的我們，著實有追趕不上相關理論與資訊之惶恐。但個人感覺萬變不離其宗，針對學習效能，個人還是謹守哪種教學策略能讓學生學得多，就是好的學習方式，此觀念雖然不新穎，但仍然是務實教學一條大路。分析這些參考文獻，其研究出發點與探討之處均不同。本計畫略瀏覽以下資料，相關文獻整理如以下所列。本計畫所參閱之參考文獻，已列於之前本文內容 3. 文獻探討 (Literature Review) 內。

REF 1. 技專院校學生參與校外實習之學習態度及學習成效之研究

國立彰化師範大學／工教系／碩士論文／教育學門 (研究生:范綱憲 指導教授:陳繁興)

REF 2. 技專校院學生的課業壓力、壓力反應與壓力因應方式之相關研究

國立彰化師範大學／工教系／博士論文／教育學門 (研究生:林英明 指導教授:陳繁興)

REF 3. 概念改變教學策略運用在簡單直流電路教學上之成效探討

國立屏東科技大學／技術及職教研究所／碩士論文／教育學門 (研究生:張家絃 教授:鄭明長)

REF 4. 以網路教學改進高職生學習基本電學交流電單元的困難度之研究

國立臺灣師範大學／工業教育學系／碩士論文／教育學門 (研究生:廖文雄 指導教授:莊謙本)

REF 5. 合作學習在體育課中不同分組方式對動作技能學習成效與學習動機之影響

國立臺灣師範大學／體育學系／碩士論文／教育學門 (研究生:呂亦航 指導教授:林靜萍)

REF 6. 臺灣高等教育「學用落差」之探究

國立政治大學／教育學系／博士／教育學門 (研究生:呂虹霖 教授:吳政達/郭昭佑)

REF 7. 學用落差實務之研究-以半導體產業為例

國立臺北科技大學／經營管理系／碩士／商業管理學門 (研究生:曾淑明 教授:呂正欽/邱志洲)

REF 8. 技專校院人才培育學用落差改善之研究-以 NB 代工產業觀點為例

國立臺北科技大學／機電整合研究所／碩士／工程學門 (研究生:黃松輝 教授:莊賀喬)

REF 9. 以台灣連鎖服務業觀點探討技職院校人才培育學用落差問題

國立臺北科技大學／機電整合研究所／碩士／工程學門 (研究生:黃冠博 教授:陸元平)

REF10. 應用於 IC 佈局優化之 TCL/Calibre 程式設計

國立高雄科技大學／電子工程系／碩士／工程學門 (研究生:劉翔仁 教授:王鴻猷)

REF11. 應用於 LCD Driver 之 OPA 設計與 IC 佈局

中華大學／電機工程學系／碩士／工程學門 (研究生:陳健雄 教授:田慶誠)

REF12. 高頻變壓器線圈繞置與晶片磁耦合佈局之探討

國立勤益科技大學／電子工程系／碩士／工程學門 (研究生:劉俊祥 教授:董秋溝 / 洪玉城)

REF13. 基於 U 型結構之 CMOS 電晶體佈局探討

國立勤益科技大學／電子工程系／碩士／工程學門 (研究生:古明諭 教授:洪玉城)

REF14. 中華國際人才職能認證推廣協會，<https://iccpa.org.tw/2019/01/19/職能基本知識>

REF15. 冰山模型 資料來源：Spencer & Spencer(1993), Competence At Work: Modles for Superior Performance, New York: John Wily & Sons, p.11.

三. 附件(Appendix) 研究計畫相關之研究成果資料，可補充於附件，如學生評量工具、訪談問題等

【課程一 授課概要說明】：

【IC 實體佈局設計】 課程說明

Lecturer: Yu-Cherng Hung (洪玉城)

教室地點：E544 Sept. 2022

*本課程參與 教育部 111 年補助大專院校院教學實踐研究計畫 (IC 佈局精進與產業鏈結教學:學用合一最後一哩)

修課即表同意參與本研究計畫，相關研究成果不會涉及個資與相關隱私。不願參與可於學校規定時程辦理退選。

Course Objective:

介紹積體電路全客戶設計流程、佈局觀念、佈局工具、佈局技巧→ 學工具軟體/應用 IC 佈局。

Textbook/References:

1. 國家實驗研究院 CIC/教育部 MSD Training material
2. 李博明, 唐經洲, VLSI 設計概論/實務, 高立圖書有限公司, 2005 (prefer textbook)
3. CMOS IC 佈局設計：原理、方法與工具, Dan Clein 著, 許軍 譯, 劉傳- 修訂 (五南圖書), 2005, 6 初版
(Dan Clein, "CMOS IC Layout : Concepts, Methodologies, and Tools" (原版))
4. Alan Hastings, "Art of Analog Layout (2nd Edition)" (有一定基礎後 進階學習使用)

Course Contents:

【佈局觀念】

1. Full-Custom IC Design Concept
2. CMOS Technology Review / CMOS Layout Concept

【模擬工具】

3. Simulation Tools: SPICE (基礎說明)
4. Unix Command (基礎說明)

【佈局工具】

5. Layout Tools (Cadence: Virtuso 或 Laker)
 - Build a Schematic Diagram
 - Build a Layout Diagram

【IC 佈局驗證工具】

6. IC Verification
 - Electrical Rule Check (ERC)/Design Rule Check (DRC)
 - Layout vs Schematic (LVS)
 - Layout Parasitic Extract (LPE/PXE)

【佈局後模擬】

- Post-layout Simulation

【晶片下線前前置作業】

- Stream out /Tape out
- IO PAD Arrangement
- TSRI 下線說明

【佈局技巧】

7. Layout Tricks (若時間允許)

Final Score:

- | | | | |
|---------------------------------|-----|--------------------------------|-----|
| 1. Mid-Term Exam./Project | 20% | 2. Final Project /Presentation | 50% |
| 3. Homeworks and Class Activity | 30% | | |

Office: 工程館 E526 室 Tel: ~7374 (O) E-mail: ychung@ncut.edu.tw

※※※ 此門課程【真的花時間】，欲修課同學務必有心理準備！！ ※※※ ☺☺☺ ☺☺☺

【課程二 授課概要說明】：

【IC 佈局分析與產業實務】 課程說明

Lecturer: Yu-Cherng Hung (洪玉城)

教室地點：E544 Feb. 2023

*本課程參與 教育部 111 年補助大專院校院教學實踐研究計畫 (IC 佈局精進與產業鏈結教學:學用合一最後一哩)

上學期：【IC 實體佈局設計】 下學期：【IC 佈局分析與產業實務】

有修課即表同意參與本研究計畫，相關研究成果不會涉及個資與相關隱私問題。若不願參與可於學校規定時程辦理退選。

Course Objective:

積體電路進階佈局技術、技巧與觀念，課程融入產業界業師演講輔導，提升就業佈局競爭能力。

Textbook/References:

- 教育部顧問室 MSD 聯盟 _超大型積體電路與系統設計教育改進計畫課程“基礎類比電路設計”
(Fundamental Analog Integrated Circuits Design) 黃弘一 教授
- CMOS IC 佈局設計：原理、方法與工具, Dan Clein 著, 許軍 譯, 劉傳- 修訂 (五南圖書), 2005, 6 初版
(Dan Clein, "CMOS IC Layout : Concepts, Methodologies, and Tools" (原版))
- Alan Hastings, "Art of Analog Layout (2nd Edition)" (有一定基礎後 進階學習使用)

Course Contents:

【佈局觀念回顧】

- Review Full-Custom IC Design Concept
- Review CMOS Technology
- Review CMOS Layout Concept

【佈局技巧】

- 電晶體佈局考量 (匹配、溫度差異、方向性考量)
- 電阻佈局
- 電容佈局
- 電源與訊號走線
- Floor Plan 考量
- 接觸孔(contact)考量

【業師輔導與產業經驗】

- 業界常用重要佈局：運算放大器(OPA)佈局、相鎖迴路(PLL)佈局、快閃類比數位轉換器(Flash ADC)佈局、I/O Driver 佈局、FinFET 佈局晶片電晶體。

【證照考試說明】

- 說明 TSRI (國研院台灣半導體研究中心) 證照與學科考試。

【期末專題作業】

- 期末作業專題（會預留時間 1~3 周給同學做佈局專題）

【佈局資料檔案保存與匯入】

- 說明佈局檔匯入與匯出

Final Score:

- 課堂作業、互動與到課率 50%
- 期末專題 50%

Office: 工程館 E526 室 Tel: ~7374 (O) E-mail: ychung@ncut.edu.tw

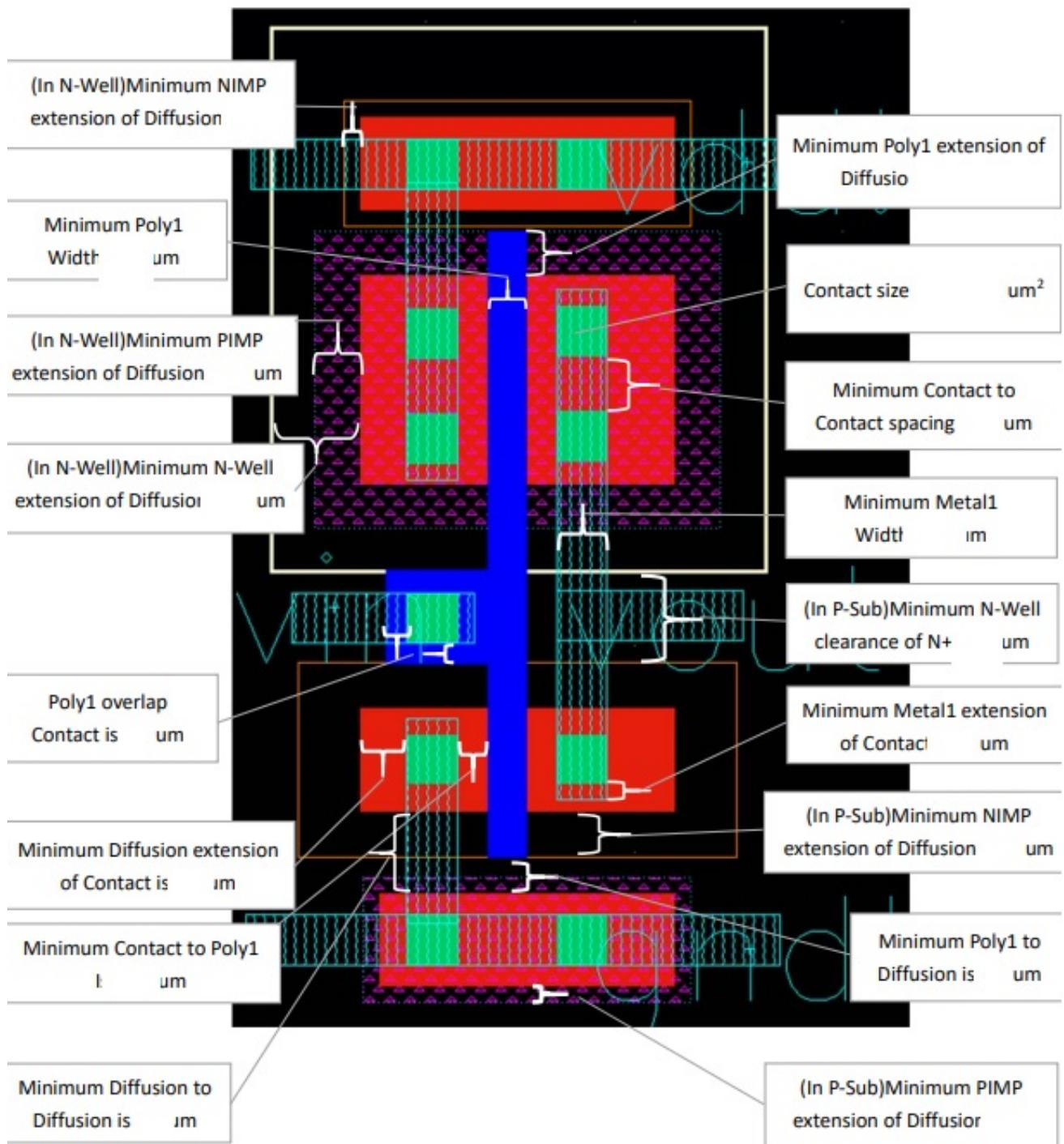
※※※ 此門課程為【IC 佈局進階課程】，歡迎同學修課 與 投入時間！！ ※※※

歡迎大家！為自己將來升學/就業多一份選擇、多一點競爭力，同學與老師一起努力～好不好！

IC 佈局範本說明

$(W/L)_N =$

$(W/L)_P =$

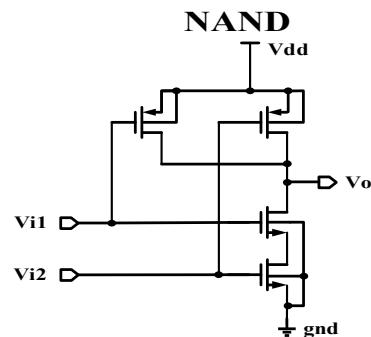
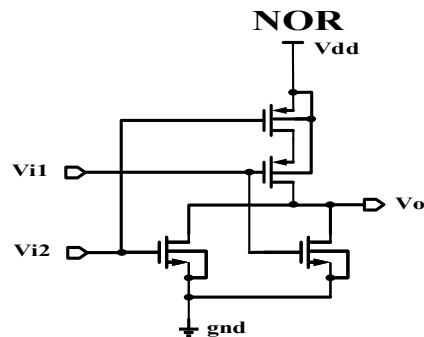
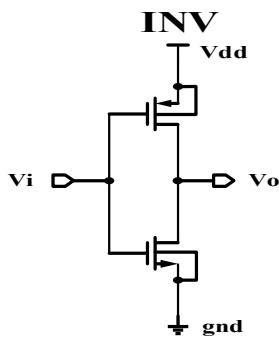


【IC 實體佈局設計】期末作業 八位元漣波加法器 (8-Bit Ripple Carrier Adder)

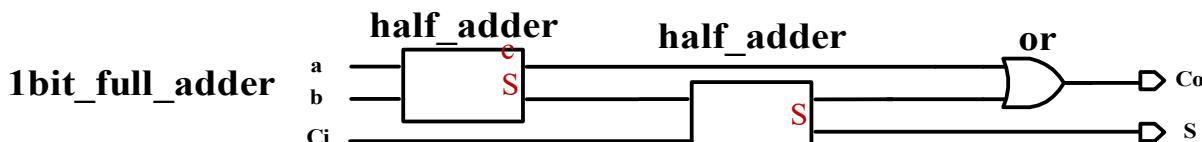
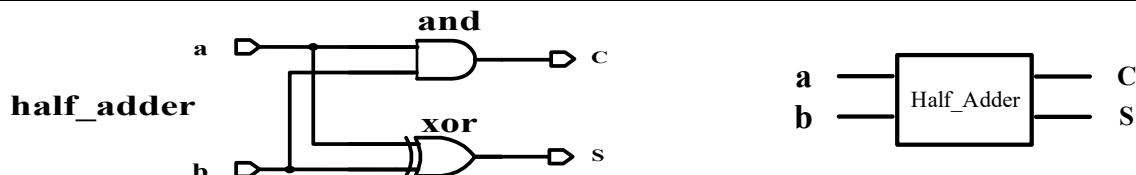
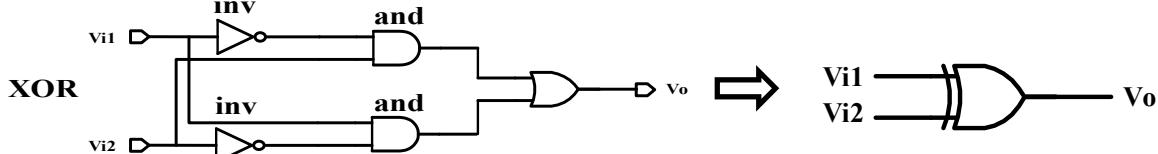
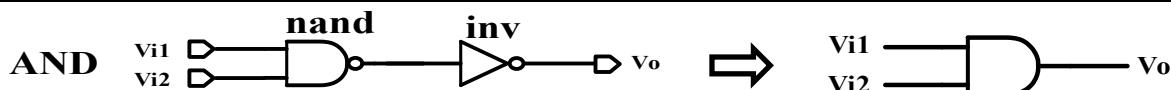
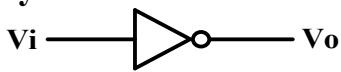
Dead Line : 12 月 30 日(五) 16:30 ; 佈局圖+DRC 結果+LVS 結果 拍照貼於 Word 內成電子檔，檔名：學號姓名.docx 繳交期限前 Email 至教師信箱 ychung@ncut.edu.tw, 遲交以零分計算。(教師收到檢查 OK 後，會回一確認訊息給你，你即完成本學期所有學習任務!)

Schematic

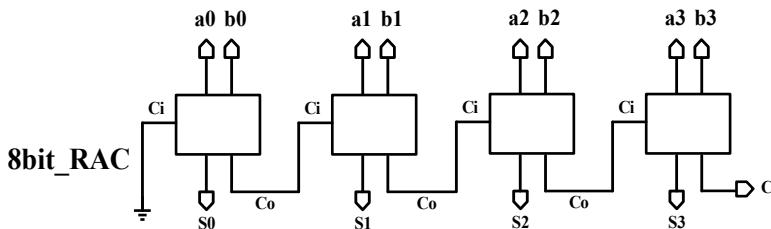
NMOS 尺寸(W/L)_n=0.5u/0.18u , PMOS 尺寸(W/L)_p=1u/0.18u



Symbol



Final Term Project : 8-Bit RCA Layout

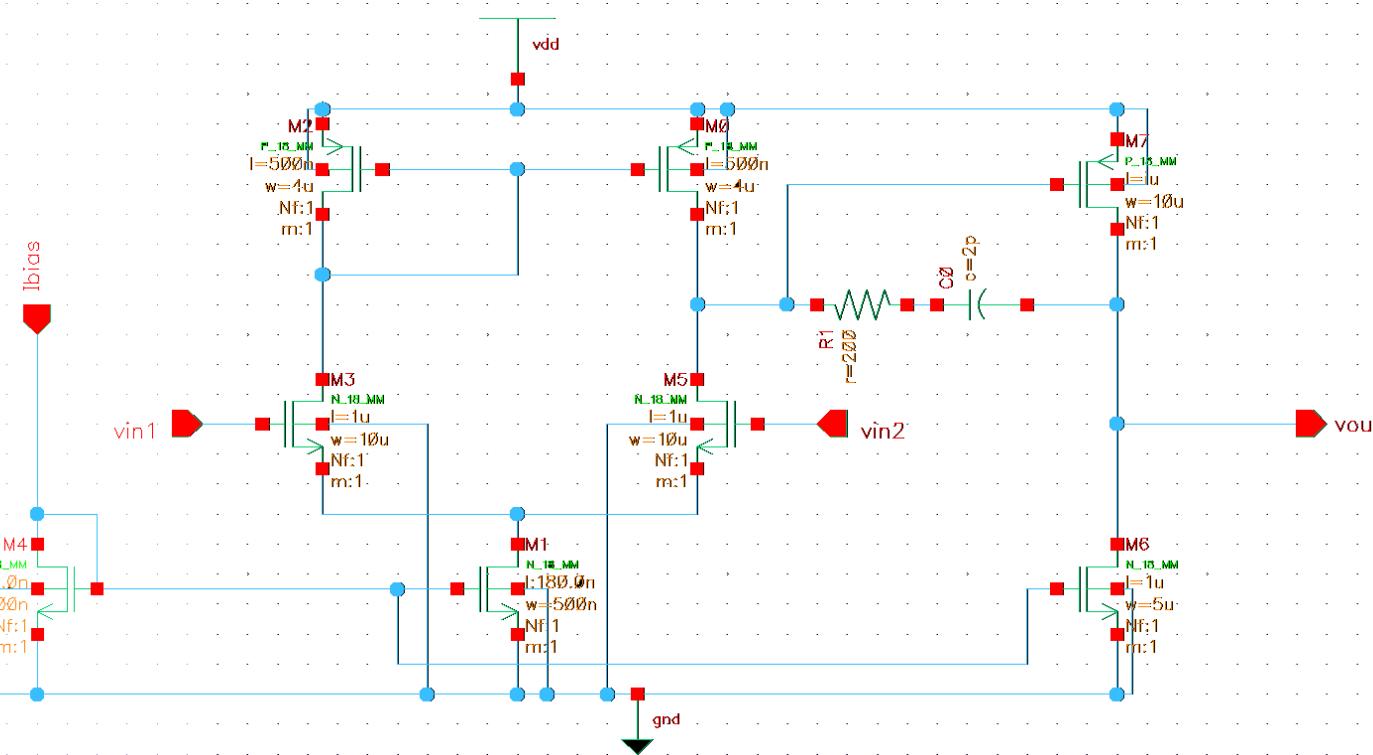


要求：以 U18 製程，需通過 DRC, LVS
繳交：Layout 圖+DRC 畫面+LVS 畫面。
評分：
 ①面積 ②規劃 ③繳交順序
 完成 XOR 佈局(通過 DRC/LVS) → 作業 50 分
 完成 half_adder 佈局(DRC/LVS) → 作業 60 分
 完成 full_adder 佈局(DRC/LVS) → 作業 70 分
 完成 8-bit adder 佈局(DRC/LVS) → 作業 80 分
 完成佈局 格局方整&面積小 → 作業 90 分↑

溫馨提示：【大家辛苦了！ 但為自己學一技能，拚了吧 ...】 Good Luck !

【IC 佈局分析與產業實務】期末 OPA 佈局

- ✧ 利用個人專屬帳號，依期中時所建 OPA 電路圖，如下，利用 Virtuoso 畫出相對應佈局圖。
- ✧ Due Date: 2023/6/21(三) 18:00
- ✧ 【完成後，將”期末佈局報告” Email 至教師信箱 ychung@ncut.edu.tw】



NMOS :

$$(W/L)_{M3} = (W/L)_{M5} = 10\mu / 1\mu$$

$$(W/L)_{M1} = 0.5\mu / 0.18\mu$$

$$(W/L)_{M4} = 0.5\mu / 0.18\mu$$

$$(W/L)_{M6} = 5\mu / 1\mu$$

PMOS :

$$(W/L)_{M0} = (W/L)_{M2} = 4\mu / 0.5\mu$$

$$(W/L)_{M7} = 10\mu / 1\mu$$

【電阻 與 電容值】，可自訂。

建議 R : 200 Ω 或 (288 Ω 可使用 RNNPO W=1u L=2u Rs=134.5Ω)

建議 C : 2 pf 或 (0.1pF 可使用 MIMCAPS_MM W=10u L=10u)

計畫期末問卷

網址：<https://forms.gle/3Vbfn1gvvKkK7sLH8>

期末問卷 (IC佈局分析與產業實務)

無記名問卷，無關成績，請同學 放心填答！(3分鐘即填完)

ychung@gm.ncut.edu.tw 切換帳戶



✉ 未共用的項目

你IC佈局課程，修課狀況？

- 上/下 學期 均有修到課
- 僅本學期修課 (上學期沒選修)

一、課程內容&學習，自我評估：

	很滿意	滿意	普通	不滿意	十分不滿意
是否了解，台灣半導體產業鏈與產業分工？	<input type="radio"/>				
是否了解，晶片製作流程？	<input type="radio"/>				
是否了解，晶片佈局觀念？	<input type="radio"/>				
是否了解，光罩使用目的？	<input type="radio"/>				
是否了解，Virtuoso EDA 工具 使用目的？ (Layout)	<input type="radio"/>				
是否了解，Calibre EDA 工具 使用目的？ (DRC/LVS))	<input type="radio"/>				

是否了解, DRC 觀念 & 目 的?	<input type="radio"/>				
是否了解, LVS 觀念 & 目的?	<input type="radio"/>				
是否了解, MOS電晶體匹 配之技巧?	<input type="radio"/>				
是否了解, 如 何利用佈局技 巧, 可適度改 善因IC製程誤 差所造成影 響?	<input type="radio"/>				

二、課程對你後續學習影響

	很滿意	滿意	普通	不滿意	十分不滿意
整體而言, 本 課程有助於 我了解, IC 佈局技巧?	<input type="radio"/>				
整體而言, 本 課程有助於 我, 日後職場 就業方向選擇 ?	<input type="radio"/>				
整體而言, 我 喜歡這門課程 內容規劃?	<input type="radio"/>				
整體而言, 對 教師授課表達 方式, 滿意 否?	<input type="radio"/>				
整體而言, 本 課程有助於 我, 後續更願 意投入IC各領 域學習?	<input type="radio"/>				

三、業師演講與產業界資訊

	很滿意	滿意	普通	不滿意	十分不滿意
業師授課，是否有助於了解半導體產業相關資訊？	<input type="radio"/>				
業師授課，是否有助於了解晶片佈局相關技術？	<input type="radio"/>				
業師授課，是否讓你更加願意投入晶片佈局產業？	<input type="radio"/>				
業師授課，時間與次數是否合適？	<input type="radio"/>				
業師授課，演講主題是否合適與有助學習？	<input type="radio"/>				

四、我投入課程時間

	很努力	努力	普通 (與一般課程一樣)	無太多興趣，投入時間少	十分不感興趣，沒投入時間，只求課程順利結束
請自我評估，你投入本課程時間？	<input type="radio"/>				

五、給老師一句話，對教師/課程，任何建議，好壞均歡迎。

您的回答

提交

第 1 頁，共 1 頁

清除表單